

Etude du comportement en commutation douce de semiconducteurs assemblés en série

Nicolas Lapassat

▶ **To cite this version:**

Nicolas Lapassat. Etude du comportement en commutation douce de semiconducteurs assemblés en série. Energie électrique. Université de Montpellier 2, 1998. Français. NNT : . tel-03385577

HAL Id: tel-03385577
https://cea.hal.science/tel-03385577

Submitted on 19 Oct 2021

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Numéro d'Identification

ACADEMIE DE MONTPELLIER

UNIVERSITE MONTPELLIER II
- SCIENCES ET TECHNIQUES DU LANGUEDOC-

THESE

Présentée à l'université de Montpellier II Sciences et Techniques du Languedoc
pour obtenir le diplôme de DOCTORAT

Spécialité : ELECTRONIQUE, OPTRONIQUE ET SYSTEMES
Formation Doctorale : ELECTRONIQUE
Ecole Doctorale : SCIENCES POUR L'INGENIEUR

ETUDE DU COMPORTEMENT EN COMMUTATION DOUCE DE SEMI-CONDUCTEURS ASSEMBLES EN SERIE

par

Nicolas LAPASSAT

INGENIEUR ESIM

SOUTENUE LE 14 OCTOBRE 1998, devant un jury composé de :

M. FOREST François	Président
M. CHATROUX Daniel	Examinateur
M. GLAIZE Christian	Examinateur
M. LAFORE Dominique	Examinateur
M. MEYNARD Thierry	Rapporteur
M. ROUDET James	Rapporteur

Thèse préparée au laboratoire d'électronique de puissance du CEA Pierrelatte
et au département EEPS de l'ESIM, dans l'équipe électronique de puissance.

AVANT PROPOS

Le sujet de cette thèse résulte d'une collaboration entre le Commissariat à l'Energie Atomique de Pierrelatte, L'Ecole Supérieure d'Ingénieurs de Marseille, et la société CENTRALP AUTOMATISMES.

Pour avoir prêté intérêt à cette étude je tiens à remercier :

Monsieur F. FOREST, Professeur au Laboratoire d'Electricité Signaux et Robotique de l'Ecole Normale supérieure de Cachan pour avoir accepté la présidence du jury.

Monsieur T. MEYNARD, Directeur de Recherche au Laboratoire d'Electrotechnique et d'Electronique Industrielle de l'ENSEEIHT, rapporteur de mes travaux.

Monsieur J. ROUDET, Professeur au Laboratoire d'Electrotechnique de Grenoble de l'ENSIEG, également rapporteur de mes travaux.

Monsieur C. GLAIZE, professeur au Laboratoire d'Electrotechnique de Montpellier de l'USTL et membre du jury.

Messieurs L. GARNIER et R. MILLY, de la société CENTRALP AUTOMATISMES, coparticipants financier de ma thèse.

Monsieur D. CHATROUX, ingénieur au Commissariat à l'Energie Atomique de Pierrelatte, pour m'avoir accueilli dans son laboratoire et m'avoir proposé cette thèse.

Monsieur D. LAFORE, responsable de l'Equipe Electronique de Puissance à l'ESIM et directeur de ma thèse, pour son soutien et sa très grande disponibilité. Je remercie également l'équipe EEPS avec laquelle j'ai eu l'occasion de travailler.

Je remercie également les membres du laboratoire pour la bonne humeur dont ils ont fait preuve durant ces trois années, à savoir Phillipe & Phillip, Serge & Evelyne, Bernard, Christian, Luc, Jean Pierre, Guy, Michel, Pascal, Fredi Fredo, Joan, Jean François, et Yvan.

SOMMAIRE

INTRODUCTION GENERALE.....6

PREMIERE PARTIE :
ETUDE DU COMPORTEMENT EN COMMUTATION DOUCE
DE SEMI-CONDUCTEURS ASSEMBLES EN SERIE

I. ELEMENTS D'ANALYSE 10

I.1. CARACTERISATION DES INTERRUPTEURS 10
I.2. MODELISATION SIMPLIFIEE DE LA COMMUTATION 12
I.3. LOI D'ASSOCIATION DE COMPOSANTS EN REGIME DYNAMIQUE.....12

II. MISE EN SERIE DE COMPOSANTS.....14

II.1. ANALYSE DES DESEQUILIBRES D'UNE MISE EN SERIE DIRECTE EN COMMUTATION DURE 14
II.1.1. Déséquilibres en tension.....15
II.1.1.1. Etat ouvert 15
II.1.1.2. Fermeture.....15
II.1.1.3. Ouverture.....16
II.1.2. Influence des capacités parasites avec l'environnement 16
II.1.2.1. Fermeture.....16
II.1.2.2. Ouverture.....17
II.2. TECHNIQUES DE MISE EN SERIE.....18
II.2.1. Maître/esclave 19
II.2.2. Mise en série de convertisseurs 19
II.2.3. Structures multiniveaux.....19
II.2.4. Mise en série directe.....20
II.3. OBJECTIFS DE L'ETUDE 21

III. COMMUTATION DOUCE ET MISE EN SERIE 22

III.1. LA COMMUTATION DOUCE 22
III.1.1. Commutations sans pertes.....22
III.1.2. Interrupteurs sans pertes de commutation.....23
III.1.2.1. Interrupteurs trois segments 24
III.1.2.2. Interrupteurs deux segments sans pertes de commutation 27
III.2. LA MISE EN SERIE EN COMMUTATION DOUCE.....28
III.2.1. Principe de l'étude 28
III.2.2. Cas de commutation.....28

IV. INFLUENCE DES DISPERSIONS DES TEMPS ET DES VITESSES DE COMMUTATION SUR LES DESEQUILIBRES EN TENSION 29

IV.1. INFLUENCE DE L'INDUCTANCE D'AIDE SUR LES DESEQUILIBRES EN TENSION A LA FERMETURE 29
IV.1.1. Etude sur un interrupteur 30
IV.1.2. Inductance localisée 30
IV.1.2.1. Etude sur deux interrupteurs 30
IV.1.2.2. Mise en série de n étages 36
IV.1.3. Inductance répartie 37
IV.1.4. Conclusion 38
IV.2. INFLUENCE DE LA CAPACITE D'AIDE SUR LES DESEQUILIBRES EN TENSION A L'OUVERTURE 38
IV.2.1. Etude sur un interrupteur 39
IV.2.2. Capacité localisée 39
IV.2.2.1. Deux interrupteurs 39
IV.2.2.2. Etude sur n étages 44
IV.2.3. Capacité répartie 44
IV.2.3.1. Etude sur deux étages 44
IV.2.3.2. Etude sur n étages 46
IV.2.4. Conclusion 47
IV.3. TOPOLOGIES A INDUCTANCE ET CAPACITE REPARTIES 48
IV.3.1. Fermeture 49
IV.3.1.1. Etude sur deux interrupteurs 49
IV.3.1.2. Etude sur n étages 50
IV.3.2. Phase résonnante associée 50
IV.3.3. Ouverture 51
IV.4. AUTRES CAS DE COMMUTATION 53
IV.4.1. Commutations spontanées 53
IV.4.1.1. Amorçage d'une mise en série de diodes 53
IV.4.1.2. Blocage d'une mise en série de diodes 53
IV.4.1.3. Blocage en mode thyristor diode 53
IV.4.2. Commutations internes aux interrupteurs trois segments 54
IV.4.2.1. Mode thyristor 54
IV.4.2.2. Thyristor diode 55
IV.4.2.3. Thyristor dual 55
IV.4.2.4. Thyristor diode dual 56
IV.4.3. Etat ouvert 56
IV.5. CONCLUSION 56

V. INFLUENCE DES CAPACITES PARASITES AVEC L'ENVIRONNEMENT 57

V.1. FERMETURE 57
V.1.1. Courants parasites 57
V.1.1.1. Inductance localisée 58
V.1.1.2. Inductance répartie 60
V.1.2. Comparaison 62
V.1.3. Fonctionnement en commutation douce 63
V.1.4. Recyclage de l'énergie 65

V.1.5. Conclusion 66
V.2. PHASE RESONNANTE ASSOCIEE 67
V.2.1. Déséquilibres lors de la phase résonnante 67
V.2.2. Problème de l'équilibrage 68
V.2.3. Ordre de grandeur tolérable sur les capacités 69
V.3. OUVERTURE 72
V.3.1. Modélisation du problème 72
V.3.2. Ordre de grandeur tolérable sur les capacités parasites 74
V.4. CONCLUSION 75

VI. CONCLUSION 76

Références bibliographiques 77

DEUXIEME PARTIE : APPLICATION DE LA MISE EN SERIE DANS DES CONVERTISSEURS DC/DC FONCTIONNANT EN COMMUTATION DOUCE

I. ENVIRONNEMENT DES COMMUTATEURS HAUTE TENSION 80

I.1. AUTRES ELEMENTS DU CONVERTISSEUR 80
I.1.1. Eléments de filtrage 80
I.1.1.1. Inductance 80
I.1.1.2. Capacité 81
I.1.2. Diode 82
I.2. COMMANDE 82
I.2.1. Commande rapprochée 83
I.2.2. Génération des ordres de commande 84
I.2.3. Transformateur d'impulsion 86
I.2.3.1. Isolation directe 86
I.2.3.2. Isolation cascadée 87
I.2.3.3. Isolation chaînée 88
I.3. REFROIDISSEMENT ET MECANIQUE 89
I.3.1. Refroidissement 89
I.3.2. Mécanique 89
I.4. CONCLUSION 90

II. ETUDE DES HACHEURS FONCTIONNANT EN COMMUTATION DOUCE 91

II.1. DEFINITION DU BESOIN 91
II.2. TOPOLOGIES MONOINTERRUPTEURS 92
II.2.1. Interrupteurs quasi-résonnants commutant au zéro de tension 92
II.2.2. Interrupteurs quasi-résonnants commutant au zéro de courant 93
II.2.3. Convertisseur multirésonnant à zéro de tension 95
II.2.4. Conclusion 96
II.3. TOPOLOGIES FONCTIONNANT A FREQUENCE FIXE 96
II.3.1. Interrupteurs dérivés des quasi résonnants 96

II.3.2. Topologies sans surcontrainte sur l'interrupteur principal 98
II.3.2.1. Topologie quasi résonnante sans surcontrainte en courant 98
II.3.2.2. Zero voltage transition PWM 100
II.3.2.3. Convertisseur zéro tension PWM utilisant une inductance de retour 101
II.3.3. Topologie fonctionnant à fréquence constante utilisant des interrupteurs possédant deux commutations commandées aidées 102
II.3.3.1. Topologie sans surcontrainte en tension 102
II.3.3.2. Topologie sans surcontrainte en courant 103
II.4. CONCLUSION 104

III. DEVELOPPEMENT D'UN HACHEUR QUASI RESONNANT 105

III.1. DESCRIPTION DE LA STRUCTURE 105
III.1.1. Fonctionnement 105
III.1.2. Fonction de transfert 107
III.2. DIMENSIONNEMENT 108
III.2.1. Eléments résonnants 108
III.2.1.1. Valeur de l'inductance et de la capacité 108
III.2.1.2. Réalisation des éléments 108
III.2.2. Semi-conducteurs 109
III.2.2.1. IGBTs 109
III.3. REALISATION DE L'INTERRUPTEUR EN HAUTE TENSION 112
III.4. REALISATION D'UNE MAQUETTE ALIMENTEE EN 1,5KV 112
III.5. EXPERIMENTATIONS 113
III.5.1. Formes d'ondes obtenues 114
III.5.2. Résultats 115
III.6. CONCLUSION 115

IV. DEVELOPPEMENT D'UNE STRUCTURE A DEUX COMMUTATIONS AIDEES 116

IV.1. DESCRIPTION DE LA STRUCTURE 116
IV.1.1. Fonctionnement 116
IV.1.2. Formes d'onde 119
IV.1.3. Fonctionnement en commutation douce 120
IV.1.4. Durée des différentes phases 120
IV.1.5. Fonction de transfert 121
IV.1.5.1. Conduction continue 121
IV.1.5.2. Fonctionnement à faible charge 123
IV.2. DIMENSIONNEMENT DES ELEMENTS 124
IV.2.1. Eléments résonnants 124
IV.2.1.1. Dimensionnement de l'inductance 124
IV.2.1.2. Dimensionnement de la capacité 124
IV.2.2. Semi-conducteurs 126
IV.2.2.1. IGBTs 126
IV.2.2.2. Diodes de l'interrupteur résonnant 126
IV.2.2.3. Diode de roue libre 127
IV.3. UTILISATION DANS LA MISE EN SERIE 127
IV.3.1. Interrupteur haute tension 127

IV.3.2. Effets cumulés sur plusieurs périodes des déséquilibres 128
IV.3.2.1. Réponse à un déséquilibre ponctuel 129
IV.3.2.2. Déséquilibre cyclique 131
IV.3.2.3. Conclusion sur l'évolution des déséquilibres 134
IV.3.3. Développement d'une alimentation commutant 9kV 135
IV.3.3.1. Maquette 135
IV.3.3.2. Dispositif expérimental 137
IV.3.4. Conclusion 142

V. CONCLUSION 143

Références bibliographiques 144

CONCLUSION GENERALE 146

ANNEXES 149
Annexe 1 : Banc d'essais 150
Annexe 2 : Caractérisation des éléments 153

INTRODUCTION GENERALE

INTRODUCTION GENERALE

L'électronique de puissance s'est imposée dans les différents systèmes de conversion d'énergie dès l'apparition des premiers transistors de puissance et thyristors dans les années soixante. Son développement s'est poursuivi avec l'amélioration des performances des composants, et l'apparition de nouveaux interrupteurs, tels le MOS, le GTO et l'IGBT. Ces progrès permettent d'accroître le domaine d'influence des alimentations à découpage haute fréquence sur des secteurs tels que la haute tension.

Les alimentations haute tension continues sont basées sur plusieurs principes. Le premier concerne les alimentations basse fréquence (fréquence du secteur, soit 50Hz), utilisant des thyristors. On rencontre des systèmes à gradateurs associés à un transformateur élévateur puis à un redresseur pour générer une haute tension continue. Ces systèmes sont pénalisés par leur fréquence réduite, qui limite les performances de la régulation, et nécessite l'utilisation de capacités de filtrage stockant une énergie importante.

Un second principe repose sur l'utilisation de régulateurs linéaires haute tension, avec en particulier les tétrodes : c'est l'une des technologies les plus anciennes. Ce principe possède les avantages et les inconvénients du mode linéaire : une tension de sortie précise, mais des pertes importantes. Il peut être utilisé en association avec une prérégulation basse fréquence. De plus, la durée de vie limitée d'un tube à vide tel que la tétrode limite la fiabilité, et conduit à des prix d'exploitation élevés.

L'un des principes les plus courants que l'on rencontre dans la littérature repose sur l'utilisation d'un onduleur moyenne fréquence (quelques dizaines de kHz) associé à un transformateur qui peut alors être de taille réduite. L'avantage de cette moyenne fréquence est d'améliorer très nettement la régulation et de réduire la taille du filtre de sortie. Cette technologie a été utilisée pour l'alimentation des tubes à rayons X, à 140kV, avec une fréquence de découpage variant de 18 à 50kHz [1].

Les convertisseurs moyenne fréquence commutant directement une tension supérieure à quelques kV sont plus rares. Leur avantage est de limiter les courants traités. Ils nécessitent souvent la mise en série de composants. On peut citer ici les structures multiniveaux utilisées en redressement à absorption sinusoïdale, ou des hacheurs commutant plusieurs kV [2][3]. Une solution intermédiaire consiste, par exemple, à associer un onduleur sous moyenne tension à un transformateur élévateur de rapport réduit.

Indépendamment de la haute tension, de nombreuses études ont tenté de réduire la taille et le poids des filtres utilisés dans les convertisseurs en augmentant les fréquences de découpage, ce qui nécessite la réduction des pertes de commutation. Deux voies ont été explorées. La première consiste à accroître les vitesses de commutation des semi-conducteurs pour limiter leurs pertes de commutation. La seconde cherche à créer au niveau du convertisseur des conditions favorables pour le composant : c'est le concept de commutation douce. Ce type de structure a été utilisé jusqu'à une puissance de 1MW pour 20kHz [4].

Les travaux présentés dans ce mémoire concernent l'utilisation des deux principes exposés ci-dessus, à savoir : la mise en série dans les convertisseurs haute tension, alliée aux conditions de la commutation douce. Le domaine d'application visé concerne les alimentations haute tension (quelques dizaines de kV), de forte puissance (quelques dizaines à quelques centaines de kW) et découpant à des fréquences supérieures à 20kHz.

La première partie de ce mémoire explore les principes de connexion des composants en série avec les éléments réactifs nécessaires à la commutation douce. La seconde partie se penche sur les moyens de leur mise en œuvre dans le cadre de la conversion DC/DC.

Dans la première partie nous étudierons en particulier :
- Les déséquilibres liés à la commande et aux composants (chapitre IV).
- L'influence des capacités parasites avec l'environnement (chapitre V).

Dans ces études, nous mettrons en avant l'importance du placement des éléments réactifs, à savoir leur localisation ou leur répartition autour des semi-conducteurs.

La seconde partie expose des éléments technologiques de réalisation de convertisseurs en haute tension, avec deux applications de hacheurs abaisseurs résonnants.

PREMIERE PARTIE : ETUDE DU COMPORTEMENT EN COMMUTATION DOUCE DE SEMI-CONDUCTEURS ASSEMBLES EN SERIE

INTRODUCTION

L'objectif de cette première partie est de définir des principes de connexion de semi-conducteurs assemblés en série dans le cadre de la commutation douce.

Dans un premier temps, nous effectuerons un bref rappel des éléments d'analyse utilisés dans cette étude.

Dans un second temps, nous balaierons l'état de l'art de la mise en série, afin de positionner nos travaux de recherche.

Le troisième chapitre présente la commutation douce et son analyse dans la mise en série.

Le quatrième chapitre se penche sur les déséquilibres liés à des décalages de commande et des différences de caractéristiques des composants. Nous verrons notamment comment tirer partie, pour la mise en série, des éléments réactifs utilisés en commutation douce.

La cinquième partie, enfin, présente l'effet des capacités parasites avec l'environnement. Là encore, la disposition géométrique des éléments réactifs sera étudiée.

I. ELEMENTS D'ANALYSE

I.1. CARACTERISATION DES INTERRUPTEURS

En considérant l'interrupteur comme un dipôle avec les conventions récepteur, la caractéristique statique Ik (Vk) comporte deux branches situées dans les cadrans 1 et 3 [5]. Une des branches est proche de l'axe des Ik (état passant) tandis que l'autre est proche des Vk (état bloqué). Hormis les cas triviaux du court circuit et du circuit ouvert, tout interrupteur a une caractéristique qui comporte au moins deux demi-axes (que l'on nomme également segments) orthogonaux. On peut alors classer les interrupteurs en trois catégories suivant leur caractéristique statique : les interrupteurs deux segments (monodirectionnels en tension et courant), les trois segments (bidirectionnels exclusivement en courant ou en tension) et les quatre segments (bidirectionnels en tension et courant).

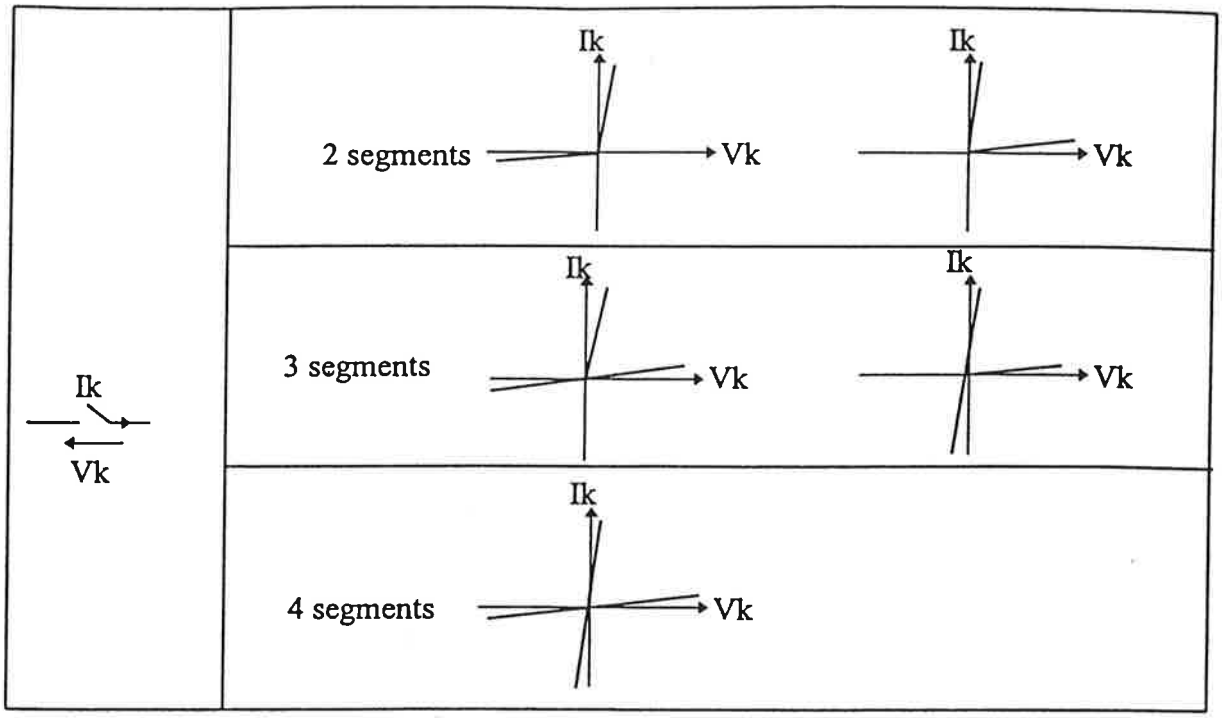


Figure I-1 : Classification des interrupteurs.

Le passage d'un demi-axe à l'autre va définir la caractéristique dynamique d'un interrupteur : il s'agit de la trajectoire du point de fonctionnement dans le plan $I_K(V_K)$. On distingue deux modes de fonctionnement :

- La commutation commandée où l'on peut provoquer un changement d'état par action sur une électrode de commande.
- La commutation spontanée où le point de fonctionnement de l'interrupteur se déplace le long des axes V_K et I_K. Elle se caractérise par un changement d'état provoqué par des conditions externes du circuit de puissance.

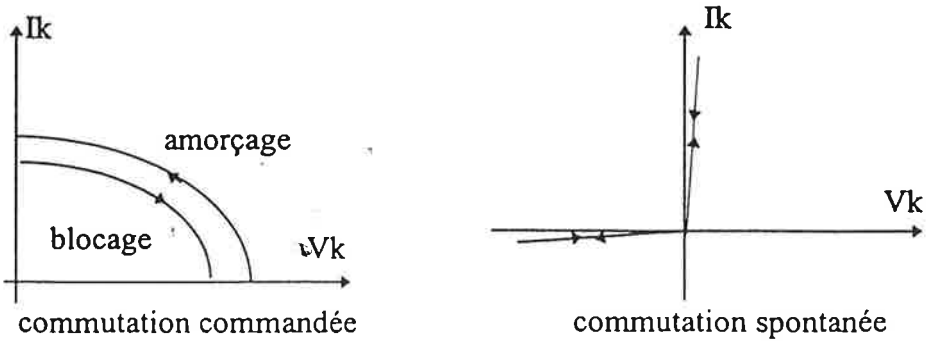


Figure I-2 : Commutations commandée et spontanée.

I.2. MODELISATION SIMPLIFIEE DE LA COMMUTATION

En simplifiant, les interrupteurs sont des éléments susceptibles de se trouver sous deux modes extrêmes [6] :

- Le mode tension (MT) où la tension aux bornes de l'interrupteur K est imposée par l'extérieur et où K impose le courant.
- Le mode courant (MC) où le courant traversant l'interrupteur K est imposé par l'extérieur et où K impose la tension à ses bornes.

Une commutation est le passage d'un mode à un autre.

Exemple : amorçage en commutation dure.
Dans cette modélisation, un seul paramètre peut varier à la fois. Dans le cas d'un amorçage, on est initialement en mode tension. La commutation peut être alors commandée ou spontanée. Le courant croît alors sous la tension Vk=Vext. Lorsque le courant Ik atteint la valeur Iext imposée par l'extérieur (blocage de la diode de roue libre), on passe en mode courant. Le courant Ik est alors imposé par l'extérieur tandis que la tension Vk décroît jusqu'à sa valeur statique.

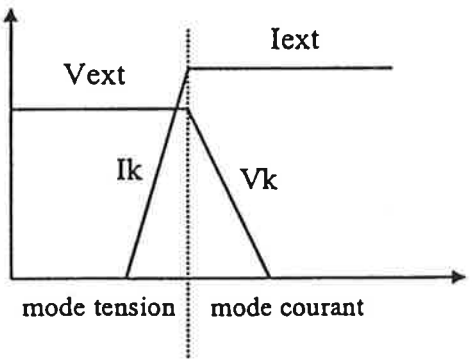


Figure I-3 : Mode tension et mode courant d'un interrupteur.

I.3. LOI D'ASSOCIATION DE COMPOSANTS EN REGIME DYNAMIQUE

Les travaux présentés en [6] décrivent une loi d'association des composants en régime dynamique intéressante pour les associations série ou parallèle et les CALC. On utilise une approche des commutations où les évolutions du courant et de la tension sont assimilées à des droites. Cela conduit à considérer l'interrupteur comme un élément ayant la capacité de limiter les évolutions temporelles du courant le traversant ou de la tension à ses bornes. On assimile l'interrupteur à un limiteur dynamique de courant (tension). La tension (courant) qui lui est imposée par l'extérieur peut être modélisée par un générateur.

En mode courant, le générateur externe est un générateur de courant ayant deux limiteurs de tension (statique et dynamique) en parallèle. En mode tension, le générateur externe est un générateur de tension ayant deux limiteurs (statique et dynamique) de courant en série.

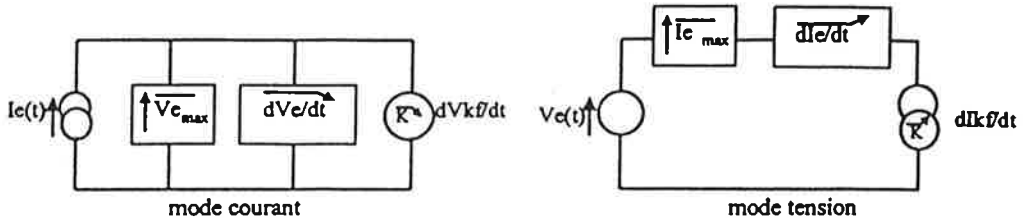


Figure I-4 : Loi de résolution des associations de limiteurs.

La loi générale de résolution des associations de limiteurs s'exprime alors de façon simple en fonction du sens d'évolution :

Croissant ==> le plus lent s'impose

Décroissant ==> le plus rapide s'impose

Exemple : fonctionnement d'un circuit d'aide à la commutation (CALC) inductif.

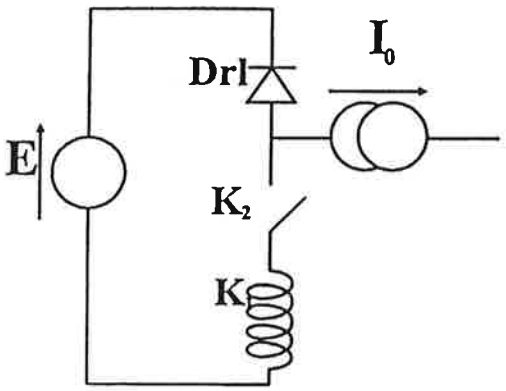


Figure I-5 : Aide inductive.

La loi de résolution des limiteurs s'applique de la façon suivante dans le cas où un semi-conducteur K s'amorce sur une inductance série L d'aide à la commutation : si le semi-conducteur a une vitesse de montée de courant $(dIk/dt)_{max}$ inférieure à la vitesse maximale E/L de montée du courant dans l'inductance L, alors il impose la vitesse du courant dIk_{max}/dt. La tension à ses bornes chute alors de L $(dIk/dt)_{max}$. Si, à l'inverse, la vitesse maximale de montée du courant dans le semi-conducteur K est inférieure à E/L, alors l'inductance impose sa vitesse et supporte toute la tension E. Le fonctionnement du CALC capacitif est dual.

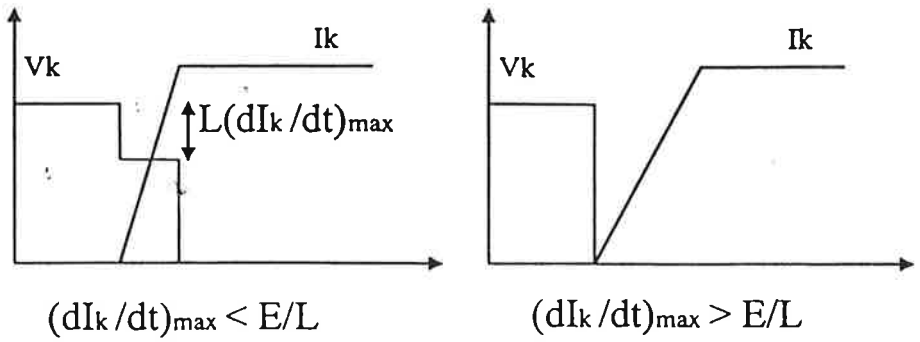


Figure I-6 : Fermeture d'un interrupteur connecté en série à une inductance.

II. MISE EN SERIE DE COMPOSANTS

La mise en série de composants permet d'obtenir des interrupteurs haute tension, dont l'utilisation se justifie pour les raisons suivantes :
- Réalisation d'interrupteurs à des tensions inaccessibles pour un composant unique.
- Utilisation de semi-conducteurs de plus faible calibre et donc plus performants en vitesse (la vitesse de la mise en série peut être celle, individuelle, de chacun de ses éléments) voire en caractéristiques statiques (pour les MOS).
- Amélioration des formes d'ondes par l'exploitation d'un degré de liberté supplémentaire au niveau de la commande : c'est le cas des structures multiniveaux.
- Amélioration de la fiabilité d'une structure, car la destruction en court-circuit d'un composant ne met pas nécessairement hors service l'ensemble de la mise en série.

Pour un macrointerrupteur réalisé par mise en série, la première question qui se pose est de savoir comment se répartit la tension globale E sur les différents composants. Deux philosophies existent : dans la première, l'équilibrage entre les composants doit être assuré par la structure (mise en série de convertisseurs, convertisseurs multicellulaires). Dans la seconde (mise en série directe), on tolère les déséquilibres (modérés) pour peu que les composants restent dans leur aire de sécurité [7].

II.1. ANALYSE DES DESEQUILIBRES D'UNE MISE EN SERIE DIRECTE EN COMMUTATION DURE

Un cycle de commutation dure comporte quatre phases :
- Fermeture.
- Etat passant.
- Ouverture.
- Etat ouvert.

A l'état passant, les composants sont soumis au même courant, et cet état ne pose pas de problème dans la mise en série. Par contre, des déséquilibres peuvent intervenir dans les trois autres phases. Ils sont dus aux décalages liés aux commandes et aux composants. L'autre source de problème est l'influence des capacités parasites avec l'environnement.

II.1.1.Déséquilibres en tension

II.1.1.1.Etat ouvert

Lorsqu'une mise en série de composants à l'état ouvert est soumise à une tension E, le courant de fuite est imposé par le composant ayant le plus faible courant de fuite [8]. Du fait des dispersions intrinsèques entre les composants et les écarts thermiques, les caractéristiques de courants de fuite peuvent être extrêmement différents. Ainsi, les composants ayant les courants de fuite les plus élevés peuvent voir leur tension s'annuler. De ce fait, les composants ayant les courants de fuite les moins élevés peuvent subir des surtensions, c'est à dire une tension supérieure à V_{ext}/n.

Des résistances d'équilibrage en parallèle sur les interrupteurs peuvent être utilisées. Elles doivent être dimensionnées pour absorber un courant supérieur d'un ordre de grandeur au plus grand courant de fuite. Elles consomment donc une énergie appréciable, ce qui rend leur emploi peu intéressant. Il faut noter cependant, que l'avalanche d'un composant sous faible courant n'est pas nécessairement destructrice, et que les constantes de temps mises en jeu sont longues vis-à-vis des périodes de découpage habituellement rencontrées. De ce fait l'état statique n'apparaît qu'à l'arrêt du convertisseur.

II.1.1.2.Fermeture

A la fermeture, les composants en retard subissent des surtensions. Pour la fermeture de deux composants en série (figure II-1), on obtient les formes d'ondes ci-dessous.

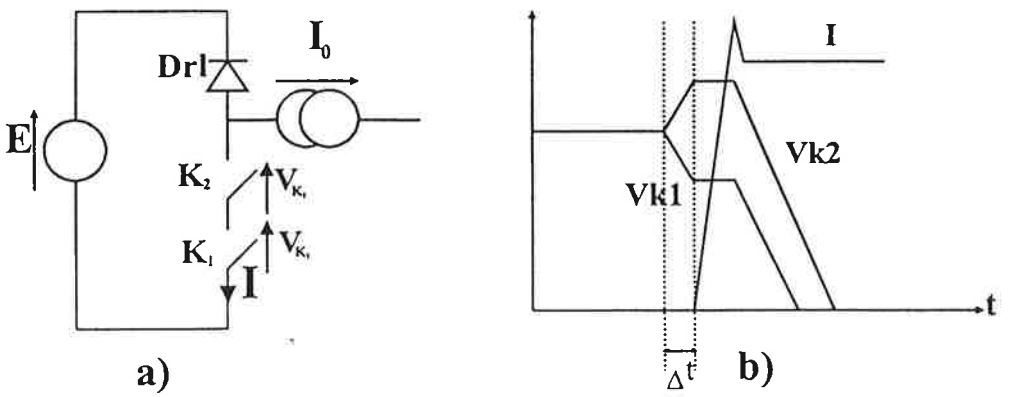


Figure II-1 : a) : Schéma de mise en série de deux composants dans une cellule de commutation dure.
b) : Fermeture désynchronisée d'une mise en série de deux interrupteurs en commutation dure.

En considérant que le premier interrupteur se ferme avec un dV/dt constant α, pour un retard Δt, le second composant subit une surtension $\Delta V=\alpha\Delta t$. Dans le cas de n composants en série, un retard sur un composant introduira une surtension de $\Delta V=(n-1)\alpha\Delta t$.

II.1.1.3.Ouverture

A l'ouverture, les composants en avance ou ayant des vitesses plus élevées subissent des surtensions.

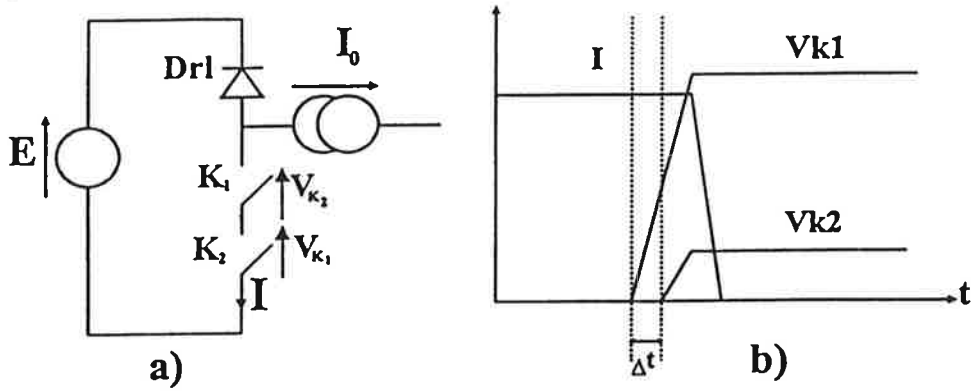


Figure II-2 : a) : Schéma de mise en série de deux composants dans une cellule de commutation dure.
b) : Ouverture désynchronisée d'une mise en série de deux interrupteurs en commutation dure.

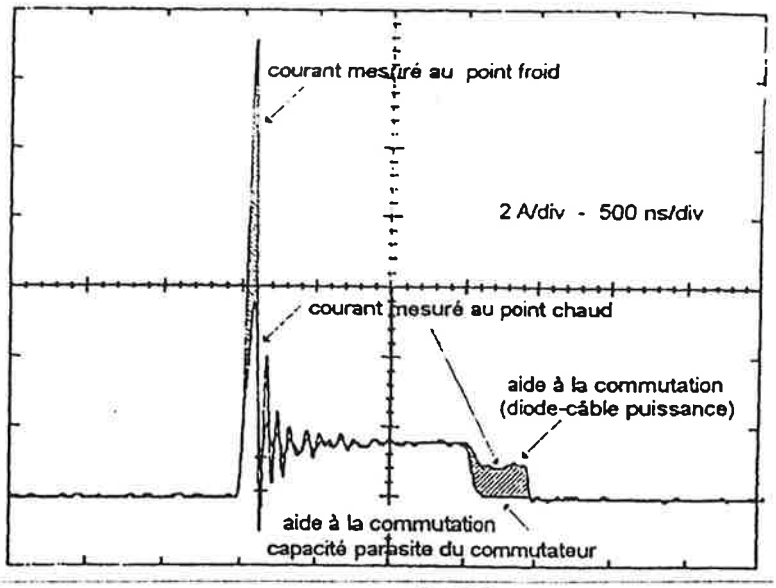
A l'ouverture, deux phénomènes sont responsables des dispersions en tension : le décalage Δt, et les différences de vitesses. Ces deux phénomènes sont en fait liés, car, lorsqu'un composant s'ouvre en avance, il commence à accepter de la tension et sa capacité parasite de sortie diminue. Lorsque l'autre composant s'ouvre alors, sa capacité étant supérieure, sa vitesse sera plus faible, et le déséquilibre se creusera d'autant plus.

Un autre phénomène intervenant concerne le cas des IGBTs : les composants ayant le moins de charges stockées s'ouvrent plus vite et subissent des surtensions [9]. Ce type de comportement se retrouve sur d'autres composants tels que le MCT [10].

II.1.2. Influence des capacités parasites avec l'environnement

II.1.2.1.Fermeture

A la fermeture, des dV/dt importants apparaissent au point chaud. Des courants parasites élevés sont alors générés, ils se concentrent au point froid de la mise en série. L'oscillogramme II-1 [8] montre les courants aux points chauds et froids d'une mise en série de 40 MOS en commutation dure.



Oscillogramme II-1 : Courant au point chaud et au point froid dans un commutateur fait de 40 MOSFETs en série sous 10kV/2A.

La répartition des courants n'est donc pas homogène à la fermeture. Le schéma ci-dessous traduit ce phénomène.

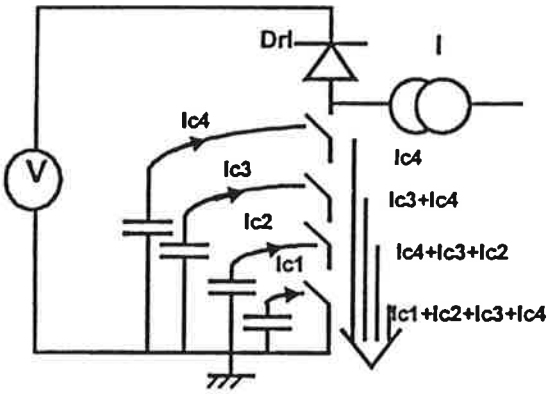


Figure II-3 : Répartition des courants à la fermeture.

II.1.2.2.Ouverture

A l'ouverture, le courant de puissance est détourné par les capacités parasites. Les étages du point chaud seront donc moins sollicités en courant et leurs dV/dt seront ralentis. A l'inverse, pour les étages du point chaud, l'ouverture s'opère sur le courant de puissance, et ceux-ci subissent des surtensions.

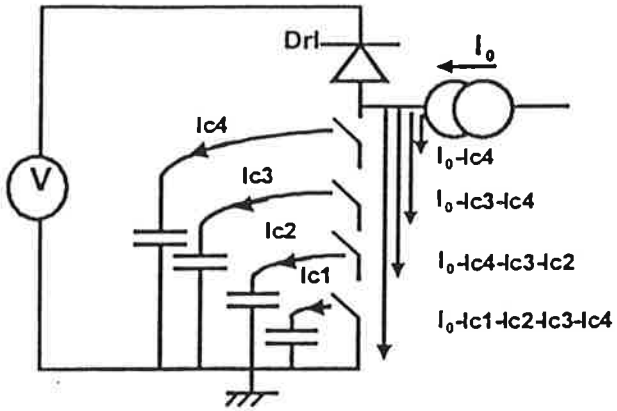


Figure II-4 : Charge des capacités parasites par rapport à l'environnement lors de l'ouverture d'une mise en série de semi-conducteurs.

L'équipe de la Rand Afrikaans University en fournit un exemple dans la figure ci-dessous [11], qui représente la distribution en tension d'une mise en série de 20 thyristors.

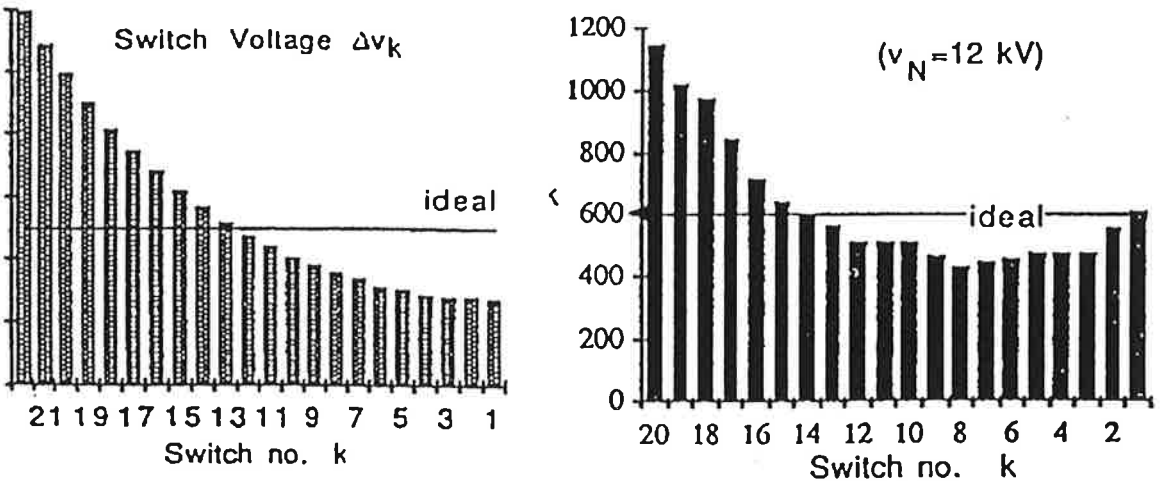


Figure II-5 : A droite, calcul de la répartition des tensions à l'ouverture d'une mise en série de 22 composants, à gauche, mesure des tensions aux bornes de 20 thyristors en série.

II.2. TECHNIQUES DE MISE EN SERIE

Plusieurs voies ont été explorées pour associer les composants en série [12] :

- Maître esclave.
- Mise en série de convertisseurs.
- Multiniveaux.
- Mise en série directe.

II.2.1. Maître/esclave

Le cascode est une structure dans laquelle on commande un seul interrupteur de la mise en série. La commutation de chaque étage se fait en réaction à la commutation de l'étage précédent. Les ordres sont donc décalés, la commutation du macrointerrupteur lente, et ce montage est limité de ce fait à un nombre d'étages faible.

II.2.2. Mise en série de convertisseurs

Cette solution consiste à connecter en série un certain nombre de convertisseurs élémentaires.

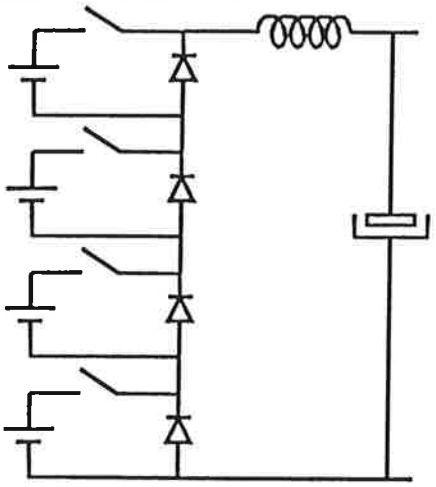


Figure II-6 : Mise en série de quatre hacheurs abaisseurs.

Cette solution a été utilisée pour réaliser des signaux analogiques de forte puissance pour les radars [13]. Dans cette application, 48 hacheurs sont connectés en série. La stratégie de commande permet ici de tirer partie du nombre d'étages afin de moduler plus finement la tension de sortie. La modulation est faite à la fois en amplitude (niveaux) en en largeur d'impulsions.

L'avantage de cette solution est d'éviter tout déséquilibre. Par contre, elle nécessite un nombre d'alimentations isolées égal au nombre d'étages. Il s'agit en fait d'un convertisseur multiniveaux au sens stricte.

II.2.3. Structures multiniveaux

Il s'agit d'une mise en œuvre particulière du principe précédent permettant de générer l'équivalent des sources individuelles à partir d'une source haute tension unique. Ces structures, qui génèrent en sortie plusieurs niveaux de tension, présentent le double avantage d'assurer une répartition équitable des tensions, et d'exploiter les degrés de libertés offerts par le nombre d'étages.

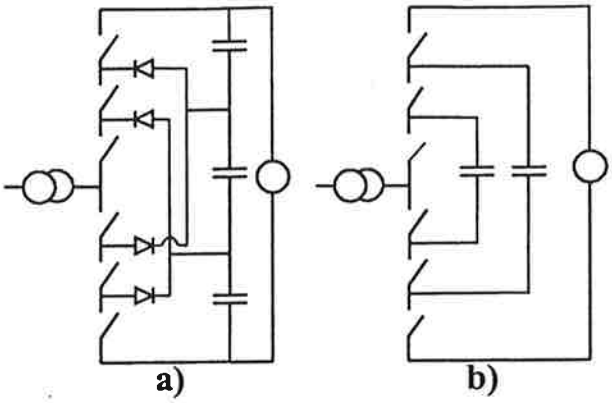


Figure II-7 : Structures multiniveaux. A droite, structure clampée par le neutre, à gauche, structure multicellulaire.

Dans les structures multicellulaires, pour un nombre d'étages égal à p, des commandes décalées de $2\pi/p$ permettent d'améliorer le contenu harmonique des tensions ou courant de sortie : les seules harmoniques apparaissent alors aux fréquences $k \times p \times f_c$ [14]. Des rapports cycliques égaux entre les étages permettent d'équilibrer les tensions aux bornes des condensateurs flottants.

Un exemple d'application, présenté ci-dessous, est un redresseur MLI à absorption sinusoïdale [15].

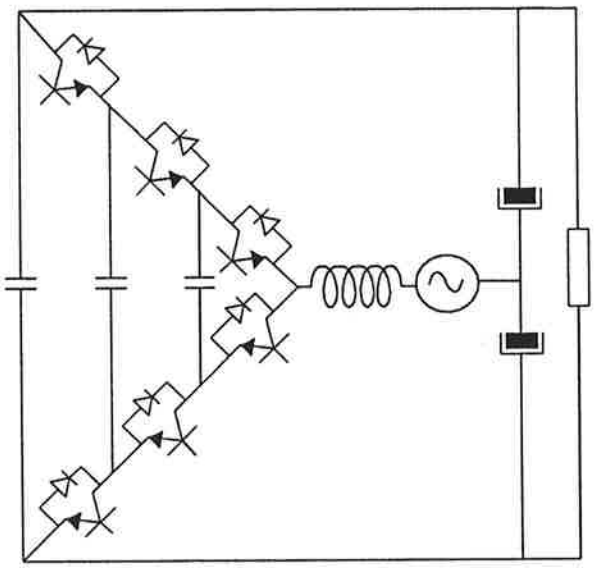


Figure II-8 : Redresseur MLI à absorption sinusoïdale

II.2.4. Mise en série directe

La mise en série peut également s'opérer en connectant directement les composants. L'un des intérêts principaux de ce type de solution est qu'elle permet d'obtenir des vitesses de commutation importantes, la vitesse de commutation du macro - interrupteur étant voisine de celle d'un composant unique. Cela permet, en utilisant des MOS 500V rapides, de commuter 25kV en 20ns à 5kHz [7]. Les instants de commutation des différents composants doivent être

synchrones. Des décalages temporels produisent des surtensions (cf. II.1.1). Néanmoins, pour de faibles décalages, les surtensions restent dans des limites acceptables.

Pour des composants ayant des temps stockage longs, les instants de commutation peuvent être assez espacés, et on trouve des solutions de commandes décalées permettant de resynchroniser les instants de commutation [2] ou, éventuellement, le tri des composants peut être une autre direction de solution.

La mise en série des composants modernes à stockage court est plus aisée. Une commande synchrone entre les différents étages est suffisante. Pour ce, un transformateur d'impulsions garantit, de façon simple, des ordres relativement synchrones.

Certains artifices externes peuvent également être utilisés afin de favoriser l'équilibrage des tensions. Le premier repose sur l'utilisation de circuits d'aide à l'ouverture RCD : la capacité d'aide a tendance à limiter et à égaliser les dV/dt [16]. Une autre solution consiste à effectuer un écrêtage actif (cf. figure II-9): lorsque la tension aux bornes d'un composant dépasse une tension de seuil, la diode zener s'amorce, permettant de recharger la grille de l'interrupteur, évitant ainsi l'accroissement de la tension à ses bornes. Le premier avantage de cette technique, par rapport à la simple connexion d'une zener en parallèle sur l'interrupteur, est d'éviter l'échauffement de la transil (la puissance est alors dissipée dans l'interrupteur), et donc d'éviter l'élévation du seuil d'écrêtage. Le second avantage est d'obtenir une tension d'écrêtage fiable car le courant de zener est faible et constant.

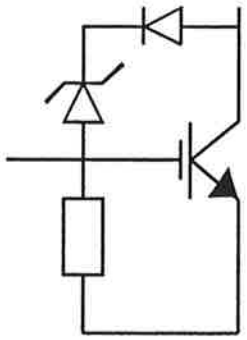


Figure II-9 : Ecrêtage actif.

II.3. OBJECTIFS DE L'ETUDE

La motivation de cette étude concerne le domaine des convertisseurs de quelques centaines de kW, fonctionnant quelques dizaines de kHz, et de réalisation aisée. Les points ci-dessous ont été déterminants pour le choix de la mise en série :

- Traiter la puissance d'un convertisseur plutôt en haute tension (donc à faible courant) permet de réaliser les montages sur circuit imprimés, facilitant ainsi le montage mécanique.

- La redondance apportée par la mise en série (la destruction d'un composant en court circuit ne met pas hors service le macro - interrupteur [16bis]) accroît la fiabilité et la disponibilité de l'équipement comparé aux mises en parallèle. Cet avantage est un des points principaux qui

ont amené ABB à utiliser la mise en série d'IGCTs pour la réalisation d'un onduleur très forte puissance [17] : la redondance apportée par la mise en série permet de tolérer la défaillance de composants qui peuvent alors être remplacés lors d'opérations de maintenance.

- La commutation douce, en réduisant fortement les pertes de commutation, facilite le fonctionnement à une fréquence de découpage supérieure à 20kHz.

Ces points nous ont conduit à étudier les possibilités offertes par l'utilisation de la commutation douce dans la mise en série. Notamment, deux points clés seront abordés :

- L'apport de la commutation douce au niveau des déséquilibres en tension.
- L'apport de la commutation douce au niveau des déséquilibres en courant liés aux capacités parasites avec l'environnement.

Cette approche sera opérée de manière assez générale sur les différents cas de commutation douce. Un degré de liberté supplémentaire offert par la mise en série est de multiplier les possibilités géométriques de connexion des éléments réactifs.

III. COMMUTATION DOUCE ET MISE EN SERIE

III.1. LA COMMUTATION DOUCE

III.1.1.Commutations sans pertes

Une commutation est sans pertes lorsqu'au moment de la commutation, l'un au moins des paramètres (courant / tension), imposé par l'extérieur au semi-conducteur, est nul [5]. Une commutation est caractérisée par le fait que l'interrupteur est, avant la commutation, soumis à une contrainte (courant / tension) imposée par l'extérieur (contrainte initiale), et qu'après celle-ci, il est soumis à la contrainte duale (contrainte finale). De ce fait, une commutation sans pertes est liée à une des conditions suivantes :

- Le paramètre initialement imposé par l'extérieur est nul (contrainte initiale nulle).
- Le paramètre imposé par l'extérieur après la commutation (contrainte finale) est nul : c'est le cas des commutations commandées aidées.
- Les paramètres imposés par l'extérieur avant et après la commutation sont nuls.

La figure III-1 fournit des exemples de commutations sans pertes.

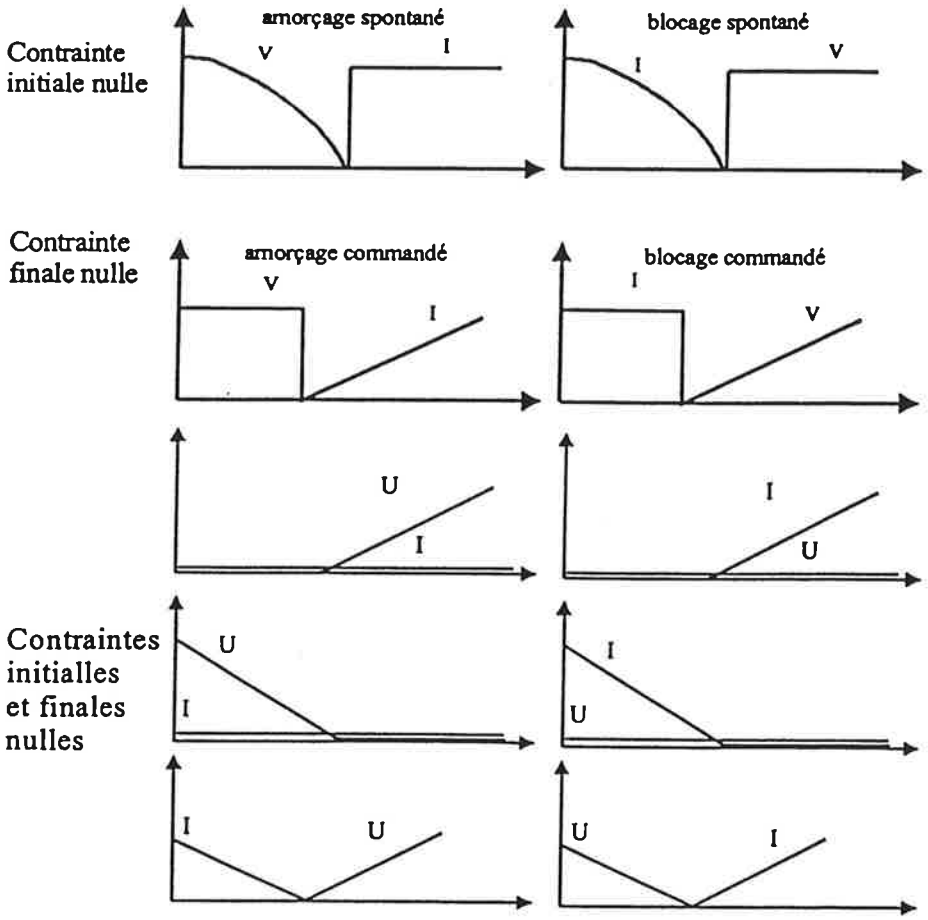


Figure III-1 : Commutations sans pertes.

III.1.2.Interrupteurs sans pertes de commutation

Pour être sans pertes, une commutation commandée doit être aidée par un CALC (Circuit d'Aide à La Commutation) approprié. Le problème posé par un CALC est qu'il optimise une commutation au détriment de la commutation duale [18]. Par exemple, considérons une cellule où un interrupteur est muni d'un CALC inductif. Le blocage de cet interrupteur tendra à créer une discontinuité de courant induisant une tension pouvant être très élevée, l'énergie stockée dans l'inductance ($\frac{1}{2}$ Li^2) étant dissipée dans l'interrupteur. Le cas de l'aide capacitive au blocage est dual.

III.1.2.1.Interrupteurs trois segments

III.1.2.1.1.Principe

Une solution au problème présenté ci-dessus consiste à annuler l'énergie contenue dans le CALC au moment de la commutation duale. Un tel interrupteur, pour fonctionner en commutation douce, doit posséder au plus une commutation commandée (qui est alors aidée), et au moins une commutation spontanée.

Il existe deux familles dans la commutation trois segments :

- La commutation au zéro de courant (ZCS), où l'amorçage est commandé et le blocage spontané.
- La commutation au zéro de tension (ZVS), où le blocage est commandé et l'amorçage spontané.

Deux voies sont développées pour générer les conditions favorables à la commutation douce :

- Autour de l'interrupteur (interrupteurs quasi résonnants).
- Au niveau des sources ou de la charge.

Deux solutions sont utilisées :

- Utilisation d'éléments réactifs et de diodes : une seule commutation est commandée. La régulation d'énergie s'opère alors à fréquence variable.
- Utilisation d'éléments réactifs L C, de diodes et d'autres interrupteurs : on peut alors gagner un degré de liberté permettant le fonctionnement à fréquence fixe.

III.1.2.1.2.Synthèse des interrupteurs trois segments

Il existe quatre sortes interrupteurs possédant des caractéristiques trois segments. Le seul interrupteur présentant naturellement une caractéristique trois segments est le thyristor. Ses caractéristiques dynamiques empêchent son emploi (limitation en fréquence). En pratique, les interrupteurs trois segments sont synthétisés à partir d'interrupteurs deux segments bicommandables (IGBT, MOS,...) et de diodes (cf. figure III-2).

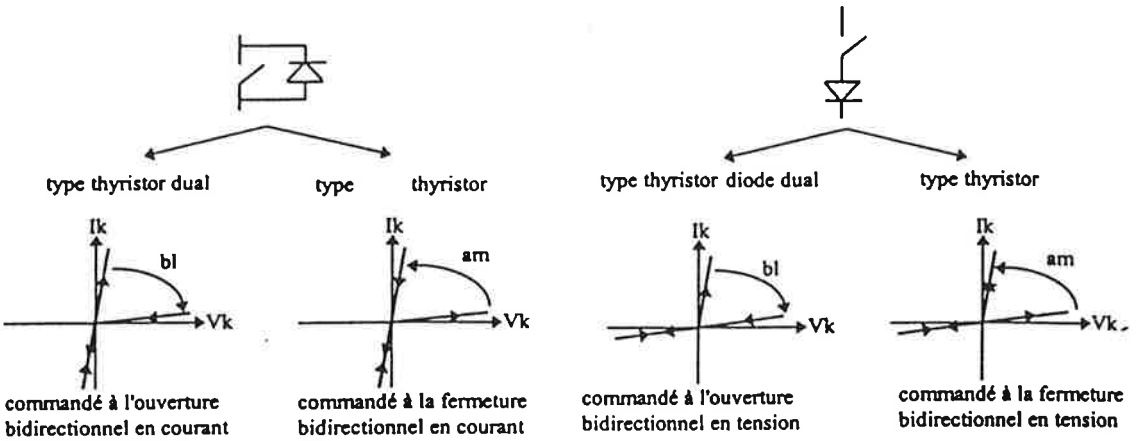


Figure III-2 : Synthèse des interrupteurs trois segments.

En pratique, cela va entraîner une troisième commutation, interne à l'interrupteur trois segments. Elle correspond au passage du paramètre réversible (tension ou courant) d'un semi-conducteur à l'autre.

Par exemple, pour un interrupteur trois segments réversible en courant commandé à l'amorçage (type thyristor diode), on observe un blocage naturel de l'interrupteur commandable au passage par zéro du courant et amorçage de la diode antiparallèle :

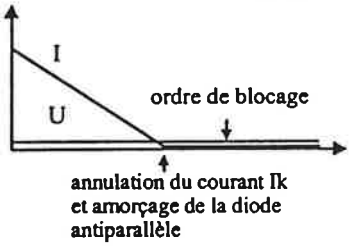


Figure III-3 : Commutation interne en mode thyristor diode.

Pour chacun des interrupteurs trois segments, un ordre de préconditionnement doit intervenir. Pour les interrupteurs commandés à l'amorçage (blocage), un préconditionnement au blocage (amorçage) est nécessaire.

Exemples de commutations trois segments :

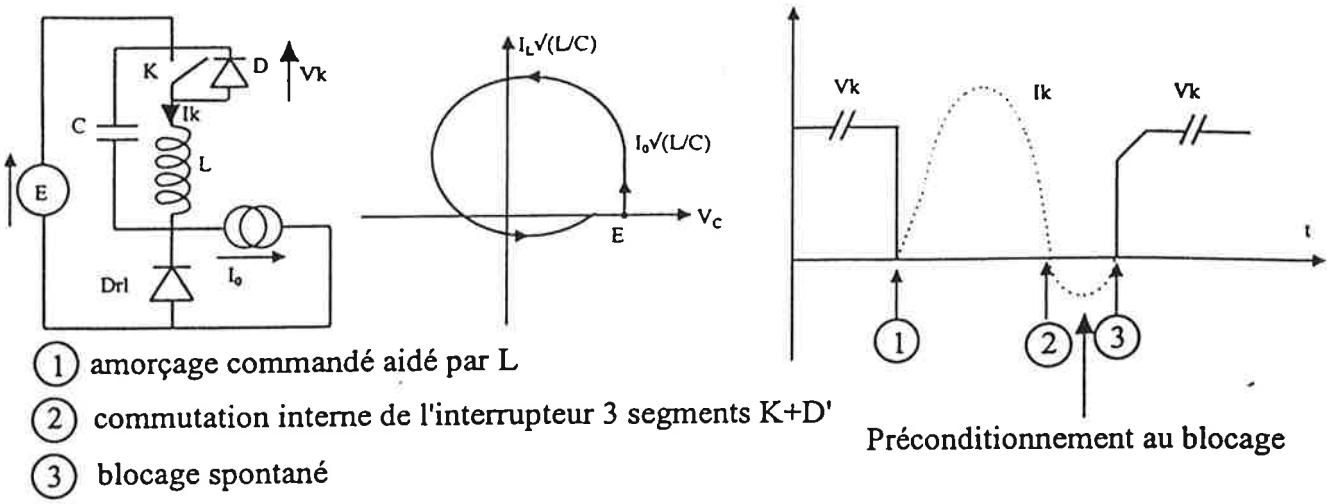


Figure III-4 : Fonctionnement d'un interrupteur de type thyristor diode.

En intervertissant dans les formes d'ondes le courant et la tension, on obtient les commutations de type thyristor diode dual.

Circuit MLI résonnant utilisant un interrupteur ZV bidirectionnel en courant [19] (type thyristor dual) :

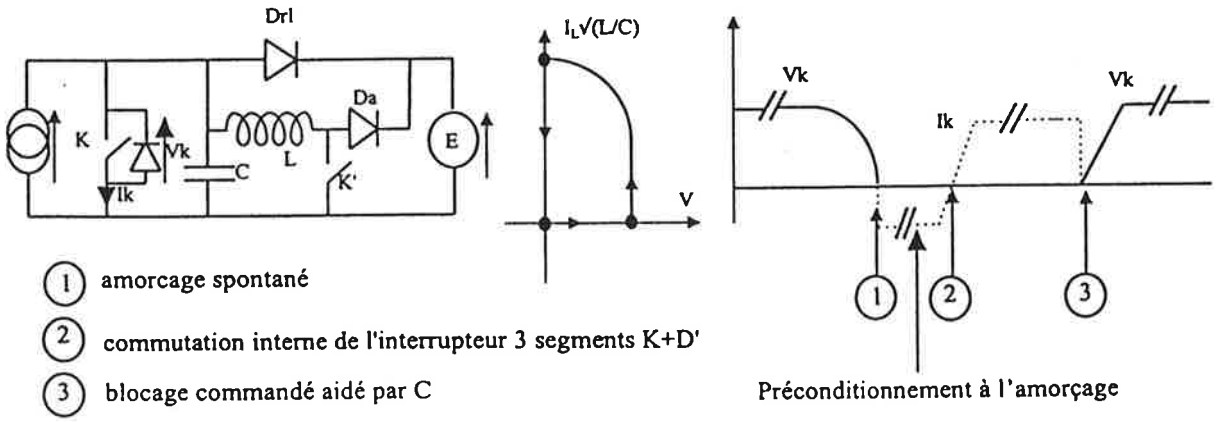


Figure III-5 : Fonctionnement d'un interrupteur de type thyristor dual.

En inversant courant et tension, on obtient les commutations type thyristor.

III.1.2.2.Interrupteurs deux segments sans pertes de commutation

Dans la littérature, on trouve d'autres topologies n'utilisant pas les principes ci-dessus, et qui pourtant fonctionnent sans pertes de commutation [20][21][22]. La figure III-6 présente un exemple d'une telle structure [20].

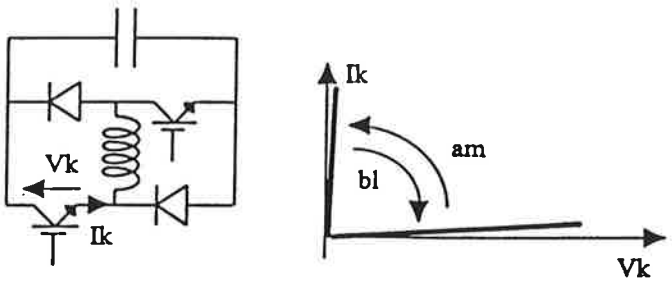


Figure III-6 : Interrupteur bicommandable sans pertes de commutations.

A la fermeture de K_1 et K_2, les diodes D_1 et D_2 sont bloquées, et l'inductance L, en série avec K_1 et K_2, aide leur fermeture. Une phase de résonance permet ensuite d'amorcer D_1 et D_2, de sorte que, cette fois, la capacité C est en parallèle avec K_1 et K_2. L'ouverture de K_1 et K_2 s'opère alors avec l'aide de C. Une étude plus complète de cet interrupteur sera présentée dans la deuxième partie de ce mémoire.

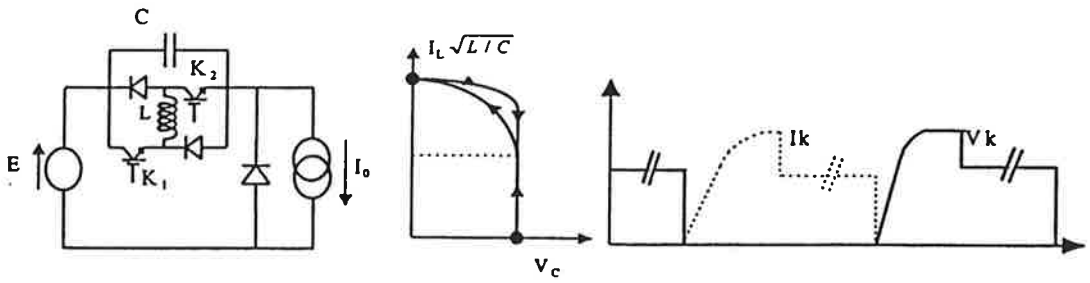


Figure III-7 : Interrupteur bicommandable sans pertes de commutation.

Ce type de circuit a la particularité de faire intervenir des interrupteurs deux segments, et il ne nécessite pas l'annulation de l'énergie des CALC au moment des commutations. Ceci est rendu possible par une topologie spécifique qui permet de connecter l'aide au moment opportun : l'inductance est connectée en série avec l'interrupteur au moment de son amorçage, et une capacité est connectée en parallèle au moment du blocage. Les deux commutations sont aidées. Il est ainsi possible d'obtenir des commutations sans pertes avec des interrupteurs ayant deux commutations commandées.

III.2. LA MISE EN SERIE EN COMMUTATION DOUCE

III.2.1.Principe de l'étude

Le but de cette étude est d'élaborer des règles de conception d'une mise en série en commutation douce.

En commutation douce, les interrupteurs haute tension sont associés à des éléments réactifs. Leur réalisation bénéficie alors de degrés de liberté supplémentaires : plusieurs associations géométriques sont en effet possibles entre composants semi-conducteurs et éléments réactifs. Cette étude propose d'évaluer les apports et les inconvénients de ces différentes géométries, à savoir la répartition ou la localisation des éléments réactifs par rapport aux semi-conducteurs.

Trois points sont primordiaux dans cette étude :

- L'influence des retards de commutation et des différences de caractéristiques des composants.
- Les effets des capacités parasites avec l'environnement.
- Savoir dans quelles conditions l'ensemble des composants fonctionne bien en commutation douce.

III.2.2.Cas de commutation

Les structures fonctionnant en commutation douce sont nombreuses et diverses. Néanmoins, on peut dégager des points communs entre ces structures au moment des commutations. Les particularités des structures se rencontrent alors notamment lors des phases résonnantes. Pour cette étude, on se place au niveau du composant, et non au niveau de la structure globale. On étudie alors sa réaction aux contraintes courant/tension imposées par l'extérieur [23].Comme on l'a vu au chapitre précédent, on distingue plusieurs cas :

- Les commutations commandées :
  - Amorçage aidé par une inductance série.
  - Blocage aidé par une capacité parallèle.

- Les commutations spontanées :
  - Amorçage d'une mise en série de diode.
  - Blocage d'une mise en série de diodes. Le cas du blocage en mode thyristor diode présente une particularité [24].

- Les commutations « internes » aux interrupteurs trois segments. On trouve quatre commutations de ce type.

- Les états ouverts et fermés : les interrupteurs sont soumis à des contraintes en tension/courant croissantes, constantes ou décroissantes. Dans le cadre de la mise en série,

on s'intéressera surtout aux formes d'onde de tension croissantes car ce sont les plus critiques pour les composants.

Les commutations commandées nous sont apparues comme les cas les plus intéressants. Elles font l'objet d'une étude présentée dans les parties IV et V. La partie IV présente l'influence des retards de commutation sur les déséquilibres en tension. La partie V introduit les effets des capacités parasites avec l'environnement.

Les commutations spontanées et "internes" seront présentées dans la partie IV. L'état ouvert sous tension croissante est corrélé à l'ouverture aidée.

IV. INFLUENCE DES DISPERSIONS DES TEMPS ET DES VITESSES DE COMMUTATION SUR LES DESEQUILIBRES EN TENSION

Une étude précédemment réalisée en commutation dure [8] a montré les points suivants :

- A la fermeture, des différences de temps de commutation induisent des surtensions sur les composants en retard.
- A l'ouverture, des différences de temps de commutation induisent des surtensions sur les composants en avance, et des différences de vitesses impliquent des surtensions sur les composants les plus rapides.

Dans cette partie, nous allons étudier ce que deviennent ces points en commutation douce. Les deux premières parties de ce chapitre traitent les commutations aidées, et analysent l'influence de l'inductance à la fermeture et de la capacité à l'ouverture. La troisième partie se penche sur le cas particulier de certaines structures à inductance et capacité réparties, dans lesquelles la résonance est individualisée sur chaque étage. Enfin, la quatrième partie se penche sur les autres cas de commutations.

IV.1. INFLUENCE DE L'INDUCTANCE D'AIDE SUR LES DESEQUILIBRES EN TENSION A LA FERMETURE

En commutation douce, la fermeture commandée est aidée par une inductance série. Dans un premier temps, nous traiterons l'aide sur un unique interrupteur. La seconde partie de ce chapitre est consacrée à l'étude de l'influence de cette aide dans la mise en série.

IV.1.1.Etude sur un interrupteur

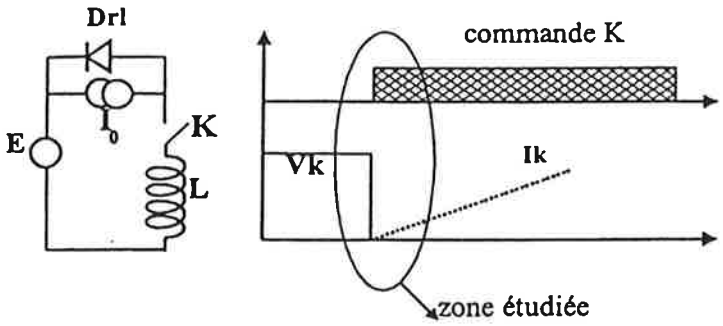


Figure IV-1 : Fermeture avec aide inductive.

Avant l'amorçage, on est en phase de roue libre et la diode Drl est passante. K supporte alors une tension E, le courant I_L étant nul. On considère que $E/L<dI_L/dt$ (vitesse propre de l'interrupteur sans aide). Lorsque l'on ferme K, la tension E est appliquée sur L et le courant I_L croît suivant $I_L=Et/L$. Lorsque $I_L=I_0$, la diode de roue libre se bloque. Durant la phase de fermeture décrite ci-dessus, la tension aux bornes du couple K+L reste inchangée.

IV.1.2.Inductance localisée

IV.1.2.1.Etude sur deux interrupteurs

En commutation dure, lorsqu'un interrupteur se ferme en retard, il subit des surtensions. Si l'on considère deux interrupteurs en série, la chute de tension ΔV aux bornes du composant en avance se traduit par une surtension ΔV aux bornes du composant en retard.

Si une inductance d'aide est connectée en série, la chute de tension ΔV aux bornes du composant en avance se traduit par une surtension ΔV aux bornes de l'ensemble composant en retard - inductance d'aide. Il s'agit alors d'évaluer la répartition de la surtension ΔV entre le composant en retard et l'inductance.

IV.1.2.1.1.Etude analytique

On se réfère à la figure IV-2.

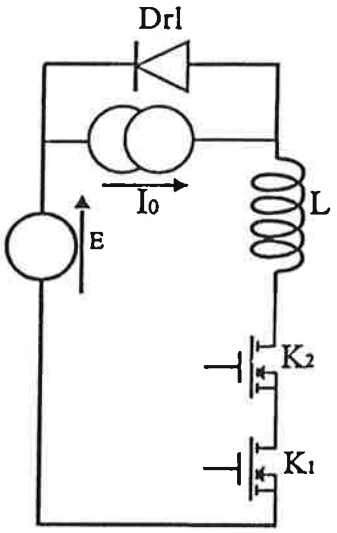


Figure IV-2 : Schéma équivalent de la fermeture de deux MOS avec aide inductive.

Initialement, on est en phase de roue libre. K_2 se ferme en avance. La diode de roue libre est toujours passante. On a alors $Vk_1+Vk_2+V_L=E$. Vk_2 diminue, ce qui implique que les tensions Vk_1 et V_L augmentent, se partageant la tension auparavant tenue par K_1. Ce partage ne peut être analysé que si l'on introduit la valeur relative des capacités parasites Ck_1 et C_L de K_1 et L, associé à la valeur de L.

Dans l'étude suivante, nous assimilerons au premier ordre un semi-conducteur ouvert à une capacité. Dans le cas de la fermeture, les composants ouverts sont déjà soumis à une haute tension. On peut alors considérer leur capacité parasite comme constante. Pour un IRF840 tenant une tension d'au moins 300V, on peut considérer que cette capacité est de 50pF environ.

En régime dynamique, on modélise l'inductance avec une capacité parasite en parallèle (cf. figure IV-3).

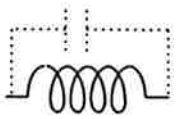


Figure IV-3: Modélisation de l'inductance.

Le circuit peut alors être modélisé tel que représenté figure IV-4.

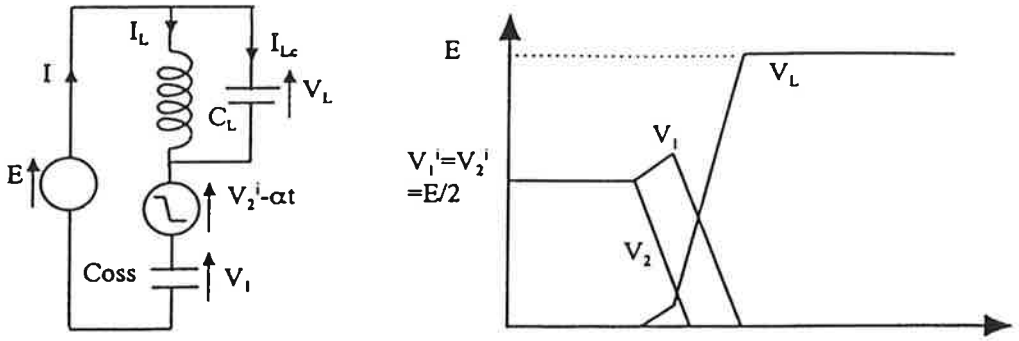


Figure IV-4 : Circuit équivalent.

Initialement, les deux composants supportent des tensions V_1^i et V_2^i. K_2 se ferme en avance, on l'assimile en première approximation, à un générateur de tension V_2^i-αt, α étant la vitesse de fermeture en tension de K_2 . Les relations qui régissent ce système sont :

$I=I_L+I_{Lc}$.
$V_1+V_L+V_2^i-\alpha t=E$.

On en déduit alors la tension aux bornes de K_1. $V_1(t) = V_1^i + \alpha\left[t - \frac{Coss}{Coss+C_L}\frac{\sin\omega t}{\omega}\right]$ où

$\omega = \frac{1}{\sqrt{L(Coss + C_L)}}$.

Il apparaît qu'à temps de décalage égal, la surtension sur K_1 sera d'autant plus faible que l'inductance est élevée et que la capacité de l'inductance est faible par rapport à celle du semi-conducteur. En effet, le courant qui charge la capacité de K est lié d'une part à une résonance avec L, et d'autre part à un courant traversant directement C_L.

Si le décalage est supérieur au temps de fermeture de K_2, une phase de résonance se produit entre L, Coss et C_L. Dans cette phase, la tension aux bornes de K_1 est égale à $Vk_1 = E - (E - Vk_1^0)\cos\omega t$, où Vk_1^0 est la tension de K_1 au début de cette phase figure IV-5.

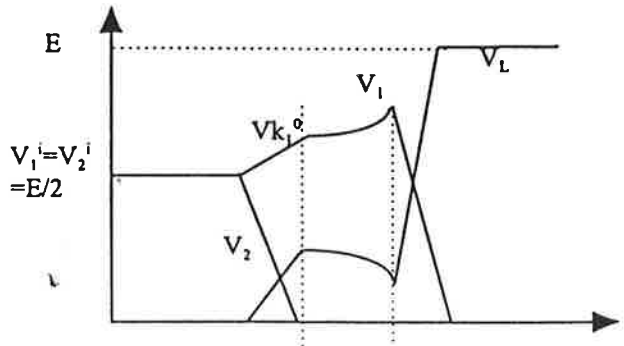


Figure IV-5 : Décalage supérieur au temps de fermeture.

IV.1.2.1.2.Expérimentations

Le montage expérimental utilisé pour la fermeture est le suivant (cf. annexe A.1):

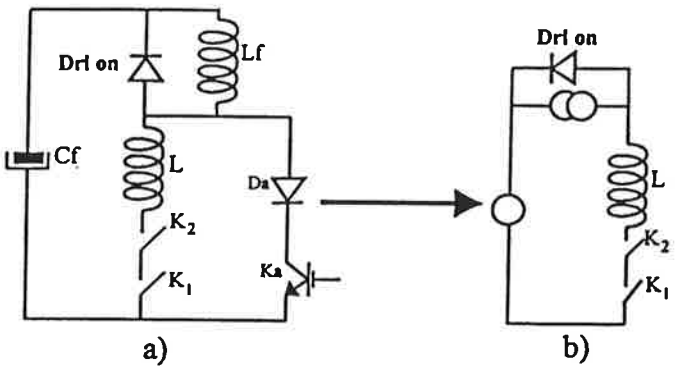


Figure IV-6 : Schéma d'étude de la fermeture commandée d'une mise en série de deux composants avec une inductance d'aide série. a) Montage d'étude. b) Circuit équivalent.

Dans le montage étudié, on évite tout système de récupération de l'énergie de l'inductance L. En effet, une diode antiparallèle, par exemple, fausserait les mesures du fait de sa capacité parasite élevée à tension nulle. L'énergie est ici dissipée dans le composant lors de l'ouverture. Pour un IRF840, l'énergie maximum spécifiée (dans un test d'ouverture d'inductance série) est 500mJ. L'énergie contenue dans une inductance de 100µH parcourue par un courant de 10A est de seulement 5mJ, ce qui laisse une marge confortable. Pour éviter tout problème de surtension, on utilise une résistance de grille pour l'ouverture de 68 kΩ (cf. figure IV-7), ce qui limite fortement le dI/dt lors de cette phase.

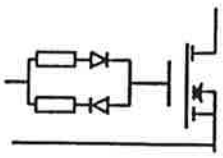
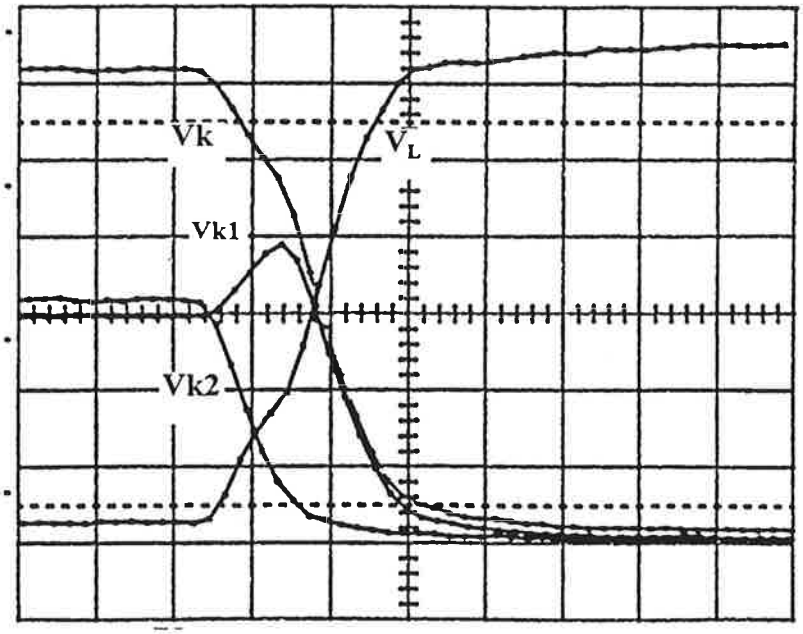


Figure IV-7 : Système de blocage lent du MOS.

Les expérimentations ont été effectuées avec une mise en série de deux MOS IRF840 (International Rectifier), auxquels est connectée une inductance d'aide. Afin de simplifier les mesures, l'inductance est connectée au potentiel haut. Les deux interrupteurs sont commandés avec un temps de décalage Δt l'un par rapport à l'autre. La tension d'entrée est fixée à 600V, le courant à 5A. Initialement, les deux composants ont une tension d'environ 300V.

Pour un décalage de 50ns, on obtient les résultats présentés sur l'oscillogramme IV-1. La surtension sur K1 est de 100V. En commutation dure, elle aurait été de 200V.



Oscillogramme IV-1 : Fermeture d'une mise en série de deux MOS sous aide inductive. Décalage 50ns.

(100 V / div.50 ns / div).

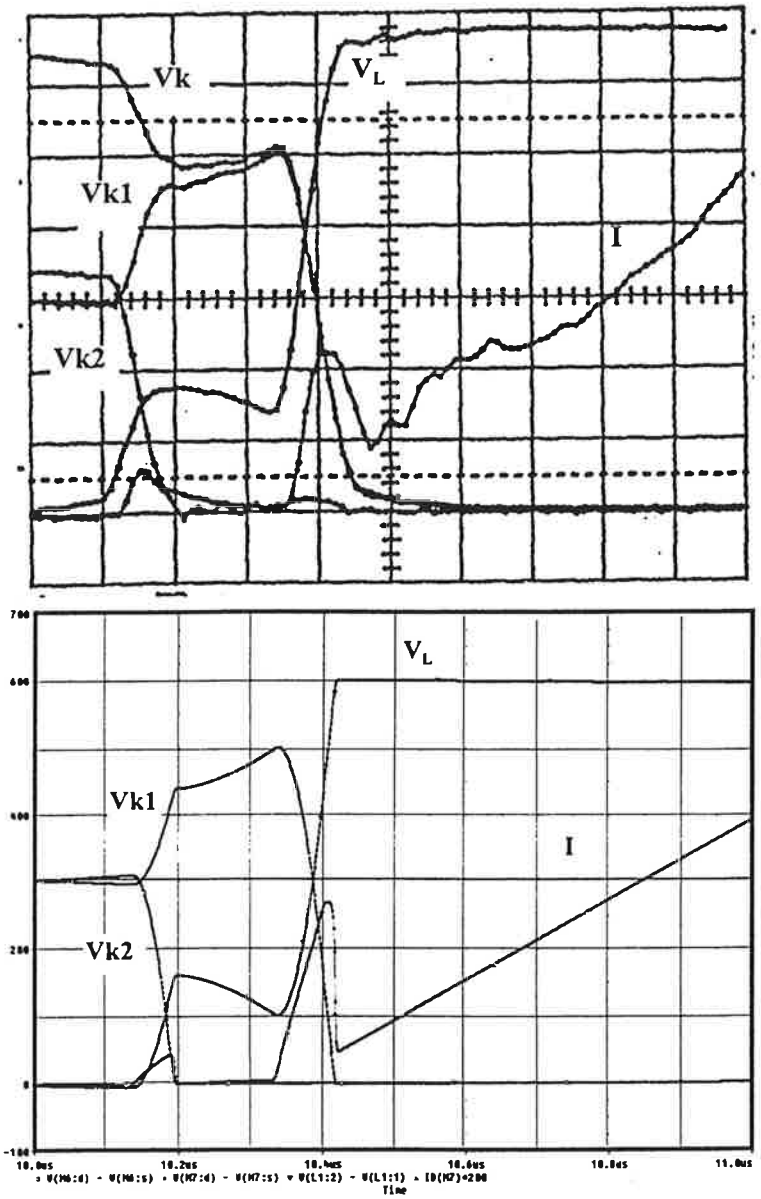
Sur l'oscillogramme IV-2, on voit l'effet d'un décalage important (200ns). On observe la première phase pendant laquelle K_2 se ferme, puis la résonance. On remarque également deux pics de courants correspondant aux décharges de capacités parasites. Le courant est mesuré au point froid de la mise en série.

IV.1.2.1.3.Simulation

Les simulations utilisent le logiciel PSPICE. Elles permettent de recouper les expériences ci-dessus. Pour cela le point essentiel est d'affiner suffisamment les modèles des composants. Quatre paramètres sont importants dans ce cas :

- Capacité parasite du MOS à haute tension Ck_1 (50pF).
- Capacité parasite de l'inductance C_L (75pF).
- Capacité parasite Cc_2 de la commande de K_2 par rapport à la masse du circuit de puissance (30pF, dus aux transformateurs des alimentations isolées). La capacité équivalente de K_1 est alors Ck_1+Cc_2.
- Temps de fermeture.

Moyennant la prise en compte de ces quatre points, on a pu recouper les expérimentations de façon fidèle. Pour cela, on prend l'exemple d'un décalage de commande important (cf. oscillogramme IV-2), qui permet de voir clairement l'influence des différents éléments parasites.



Oscillogramme IV-2 : Fermeture aidée de deux MOS, dont les commandes sont décalées de 200ns.

a) : expérimentation. b) : simulation. (100 V / div.0,5 A / div.100 ns / div).

Remarque : une différence apparaît entre l'étude analytique et la simulation. Celle-ci est liée au fait que sur la simulation, le dV/dt des interrupteurs qui se ferment n'est pas constant.

Ceci montre que l'utilisation de SPICE permet d'étudier correctement le problème moyennant un ajustement des valeurs.

IV.1.2.2.Mise en série de n étages

IV.1.2.2.1.Etude analytique

On considère n étages connectés en série. On se place dans le pire des cas, où tous les étages se ferment de façon synchrone sauf un. Au premier abord, la relation établie pour deux étages reste valable (avec, en première approximation, un dv/dt constant aux bornes des étages qui se ferment).

$$V_1(t) = V_1^i + \alpha\left[t - \frac{Coss}{Coss + C_L}\frac{\sin\omega t}{\omega}\right].$$

Les ordres de grandeur, eux, ont changé :

- le dV/dt est multiplié par n-1.
- L'inductance est multipliée par n.
- Si n inductances élémentaires de capacité Cp sont connectées en série, on obtient une capacité équivalente de C_L =Cp/n. Sinon la capacité sera supérieure.
- La capacité parasite Coss de l'interrupteur reste la même.

Remarque : la relation précédente ne tient pas compte de la limitation de dV/dt aux bornes de l'interrupteur. Il ne faut pas perdre de vue que lorsque le nombre d'étages devient important, cette limitation peut être atteinte, et le α sera limité.

IV.1.2.2.2.Simulation

Pour étudier les problèmes de mise en série sur un grand nombre d'étages, où l'expérience devient délicate, nous avons choisi d'utiliser la simulation.

Lorsque les interrupteurs se ferment, il apparaît un dV/dt important au niveau des interrupteurs encore ouverts et de l'inductance d'aide. Il faut que leur capacité parasite soit relativement faible. En effet cela peut créer des courants parasites importants, pouvant dépasser le courant de sortie, bloquant prématurément la diode de roue libre. Etant donné le dV/dt important mis en jeu, l'inductance doit être haute fréquence. On considère le cas où le courant parasite reste inférieur au courant de sortie.

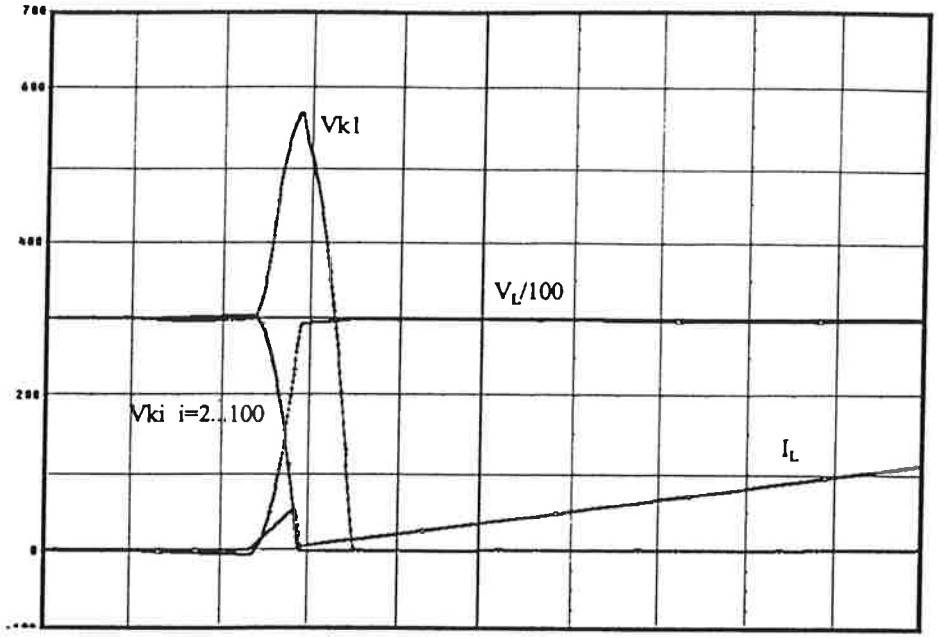


Figure IV-8 : Simulation de la fermeture de 100 MOS en série. (100V/div, 1A/div, 100ns/div).

La figure IV-8 montre la surtension subie par un IRF840 s'ouvrant avec un retard de 50ns. 100 MOS sont en série. Une inductance de 10mH de capacité 1pF (équivalent de 100 inductances 100µH - 100pF en série) est placée en série. La tension d'entrée est de 30kV et le courant de sortie de 10A.

Il apparaît une surtension de 265V sur le composant en retard. On se trouve alors à la limite de l'avalanche. A titre de comparaison la surtension subie dans le cas d'une mise en série de 2 IRF840 est de 80V pour des conditions similaires (retard 50ns, inductance 200µH, de capacité parasite 50pF, tension d'entrée 600V).

Remarque : une différence apparaît entre l'étude analytique et la simulation. Celle-ci est liée au fait que sur la simulation, le dV/dt des interrupteurs qui se ferment n'est pas constant.

Etant donné l'importance des dV/dt mis en jeu, la capacité parasite de l'inductance doit être réduite. Un moyen efficace de l'obtenir est de diviser l'inductance en un nombre minimum d'inductances élémentaires.

Réaliser plusieurs inductances a d'autres avantages :
- Le refroidissement est meilleur (on augmente la surface d'échange).
- Cela permet la répartition des inductances : les courants liés aux capacités parasites avec l'environnement sont réduits (cf. V.1), et la modularité est accrue.

IV.1.3.Inductance répartie

La seule répartition de l'inductance ne modifie en rien l'étude précédente tant que les capacités parasites avec l'environnement ou celles de résonance ne sont pas prises en compte. En effet, dans ce cas, les composants et les inductances, étant en série, sont traversés par le

même courant, et leur ensemble est soumis à une tension E. La disposition des éléments n'a alors pas d'influence. Si l'on prend en compte les capacités (parasites ou de résonance), on « casse » la loi des noeuds, et les courants sont différents d'un étage à l'autre. La géométrie des éléments a alors une influence déterminante :

- Répartition des inductances pour gérer les effets des capacités parasites avec l'environnement. C'est ce que nous verrons dans le chapitre V.
- Répartition des inductances et capacités résonnantes pour gérer les effets des décalages de commutation. C'est ce que nous allons étudier en IV.3.

IV.1.4.Conclusion

- Des retards d'instants de commutation conduisent à des surtensions.
- Dans le cas d'une mise en série directe d'interrupteurs avec leur inductance d'aide, l'inductance prend une partie de la tension et donc limite les surtensions sur les interrupteurs en retard à $E-V_L$.
- Tout est défini par les capacités parasites (des inductances et des interrupteurs) et la valeur de l'inductance. Les surtensions sont d'autant plus réduites que l'inductance est élevée et que sa capacité parasite est faible. Une mise en série de plusieurs inductances est un bon moyen de réduire cette capacité parasite.
- Dans le cas où une capacité est également répartie sur chacun des étages, les déséquilibres sont limités à une valeur quasiment nulle : l'accroissement de la tension aux bornes d'un étage est limitée par sa capacité de résonance, laquelle est chargée sous un courant limité du fait des inductances des autres étages.
- Dans tous les cas, l'aide intervient à la fermeture du dernier interrupteur, et ainsi chaque interrupteur est en commutation douce.

IV.2. INFLUENCE DE LA CAPACITE D'AIDE SUR LES DESEQUILIBRES EN TENSION A L'OUVERTURE

En commutation dure, lorsqu'un interrupteur s'ouvre en avance, il subit une surtension. Cette surtension est d'autant plus importante que sa vitesse d'ouverture est élevée et que son avance est importante. En commutation douce, les dV/dt sont limités par la capacité d'aide, qui peut être localisée ou répartie.

IV.2.1.Etude sur un interrupteur

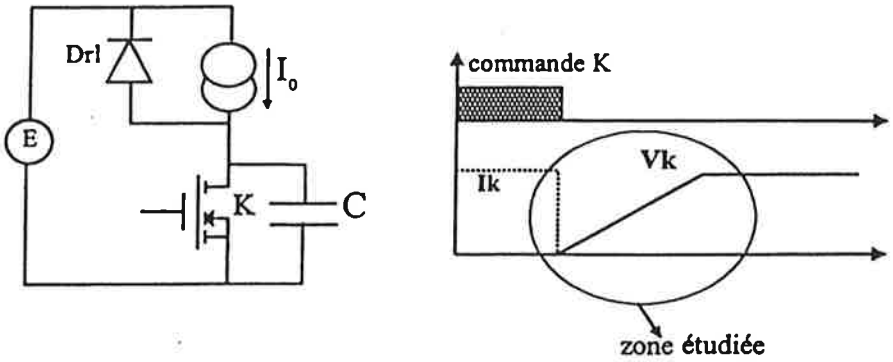


Figure IV-9 : Ouverture aidée.

Avant le blocage, K conduit le courant de charge I_0. La diode Drl est bloquée. Lorsque l'on ouvre K, le courant I_0 traverse la capacité d'aide C. La tension V_c croît suivant $V_c = I_0 t/C$. Lorsque V_c=E, la diode de roue libre s'amorce. Durant la phase d'ouverture décrite ci-dessus, le courant traversant le couple K+C reste inchangé.

IV.2.2.Capacité localisée

IV.2.2.1.Deux interrupteurs

IV.2.2.1.1.Etude analytique

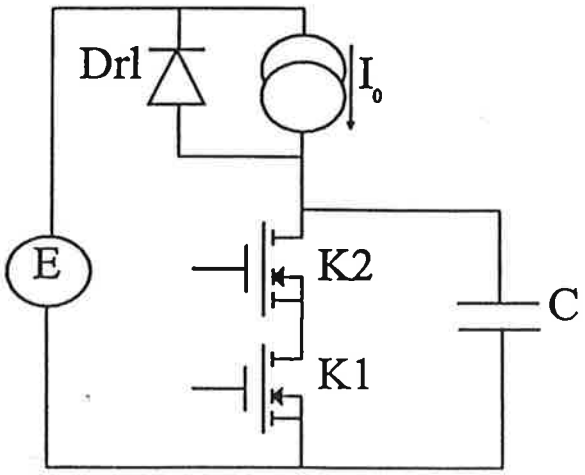


Figure IV-10 : Schéma équivalent de l'ouverture de deux MOS avec aide capacitive.

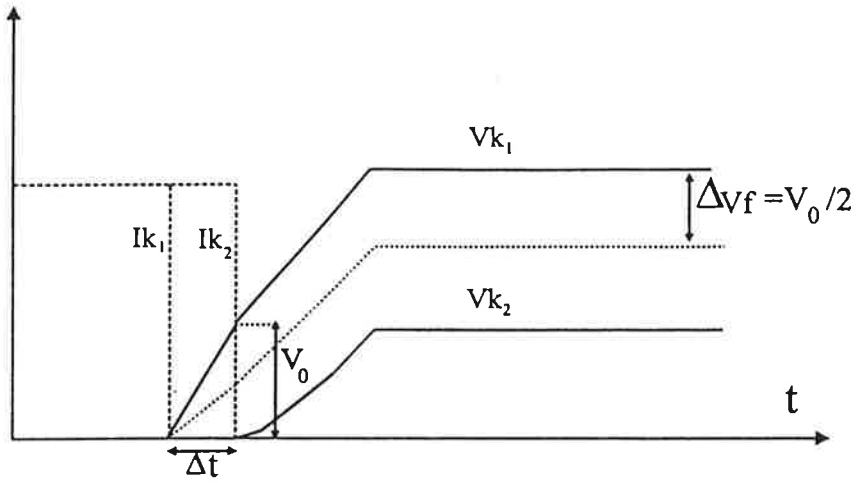


Figure IV-11 : Ouverture désynchronisée de deux interrupteurs avec aide capacitive.

Initialement, K_1 et K_2 conduisent le courant I_0. K_1 s'ouvre en avance. Le courant traverse alors la capacité d'aide C, imposant à l'ensemble K_1 et K_2 une tension $V_c=I_0t/C$. On a alors $Vk_1=V_c$ et $Vk_2\approx0$. Lorsque K_2 s'ouvre, K_1, K_2 se partagent la tension imposée à l'extérieur. Les surtensions alors subies par les composants dépendent alors des décalages de temps de commande et des différences de vitesses.

Considérons deux composants K_1 et K_2 identiques. On assimile un MOS ouvert à sa capacité parasite intrinsèque Coss. On assimile celle-ci à une capacité de la forme suivante (capacité d'une jonction PN) :

$$Ck = \frac{C_0}{(1+\frac{Vk}{Vj})^m}$$

Pour les MOS, le partage du dV/dt s'effectue au prorata des capacités parasites. Ces dernières décroissent avec la tension, ce qui implique que les dV/dt sont supérieurs pour les composants ayant les tensions les plus élevées. Ce phénomène creuse les écarts en tension.

Les relations qui régissent ce système sont alors :

$Ik_1 = Ik_2 = d(C_1 Vk_1) / dt = d(C_2 Vk_2) / dt$.

L'intégration de cette équation donne $C_1 Vk_1 = C_2 Vk_2 + C_0V_0$, où C_0 et V_0 sont la valeur de la capacité et la tension pour C_1 au moment de l'ouverture de K_2. En prenant en compte $Vk_1 + Vk_2 = \frac{I_0t}{C} + V_0$, on obtient Vk_1 et Vk_2. On note par ailleurs $\alpha = \frac{I_0}{C}$.

Prenons m=0,5. On obtient, en supposant par ailleurs que Vj est négligeable devant V_0 Vk_1 et Vk_2. $\sqrt{V_1} = \sqrt{V_2} + \sqrt{V_0}$.

$$Vk_2(t) = \frac{\alpha t}{2} + \frac{V_0\sqrt{\frac{2\alpha t}{V_0} - 1}}{2}.$$

La surtension finale est alors, pour $E>>V_0$, de :

$$\Delta Vk_1 = \frac{V_0(\sqrt{1+\frac{2(E-V_0)}{V_0}}) - 1)}{2} \approx \sqrt{\frac{EV_0}{2}} - \frac{V_0}{2}.$$

On constate alors que le déséquilibre initial est amplifié par les différences de vitesse. Celles ci apparaissent même si les composants sont identiques.

Pour un IGBT il faut également prendre en compte la traînée de courant. Un courant qui a une traînée inférieure aux autres s'ouvre plus rapidement.

IV.2.2.1.2.Expérimentations

Les expérimentations ont été effectuées avec une mise en série de deux MOS IRF840 (International Rectifier), auxquels est connectée une capacité d'aide. Les deux interrupteurs sont commandés avec un temps de décalage l'un part rapport à l'autre. Les deux MOS ont des caractéristiques identiques.

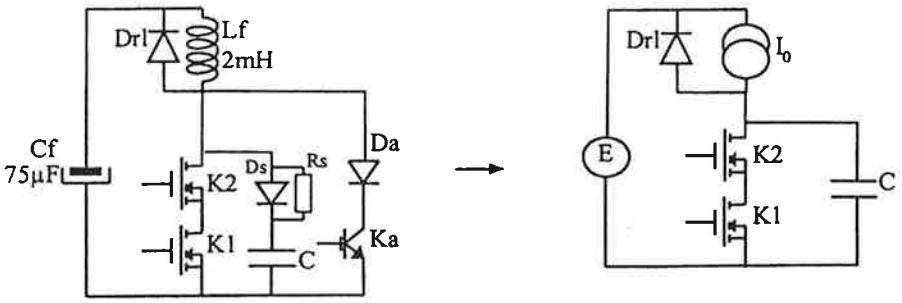


Figure IV-12 : Schéma d'étude de l'ouverture aidée d'une mise en série de deux composants a)Montage d'étude. b) Circuit équivalent.

Sur l'oscillogramme IV-3, on vérifie l'accroissement des déséquilibres du aux différences de dV/dt.

IV.2.2.1.3.Simulations

Deux paramètres sont importants pour la simulation :

- Capacité parasite du MOS de 0 à la tension maximale.
- Capacité parasite de la commande de K_2 par rapport à la terre.

Il est important de modéliser finement la capacité parasite du MOS. Les modèles SPICE se basent sur des MOS latéraux. Les composants de puissance sont par contre plutôt verticaux. Le modèle développé ici s'appuie sur une diode antiparallèle rajoutée au MOS, qui modélise la capacité parasite du MOS. On obtient ainsi la capacité d'une jonction PN.

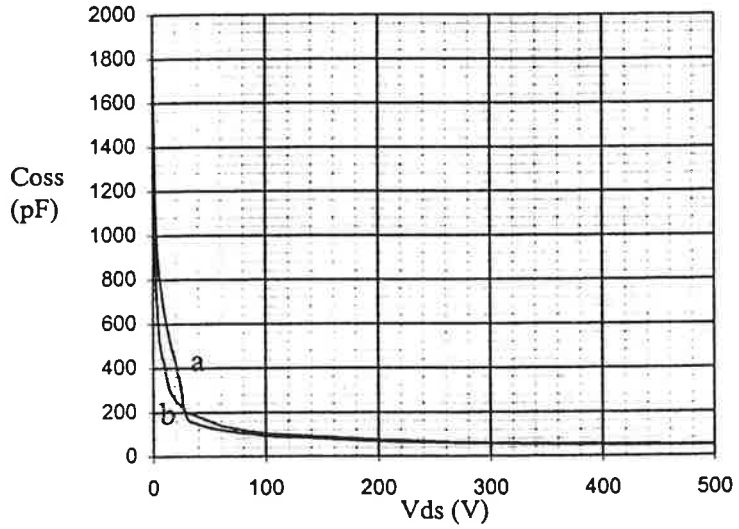
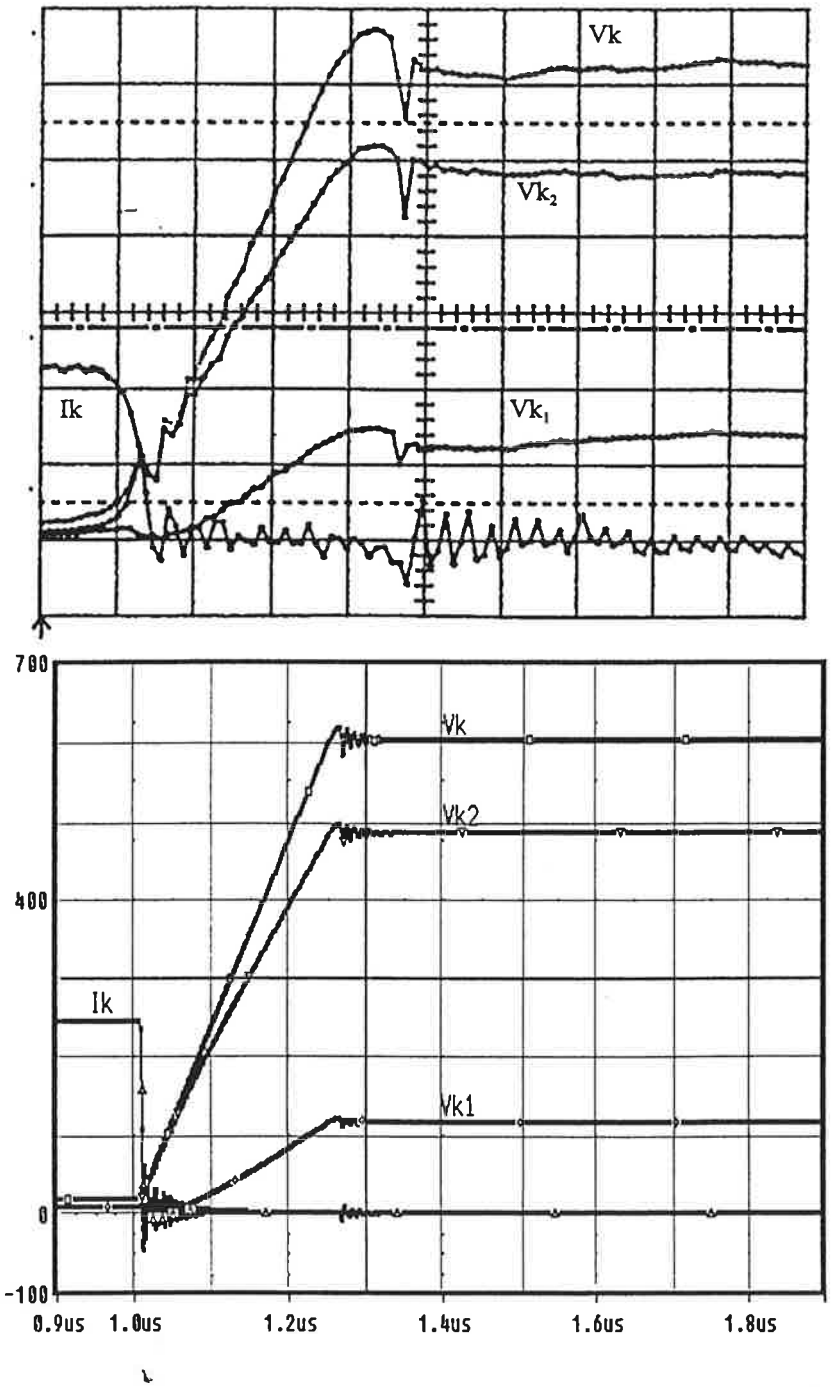


Figure IV-13 : Capacité parasite Coss de l'IRF840 en fonction de la tension drain source : a) mesure b) modèle.

Moyennant la prise en compte de ces deux points, on a pu recouper les expérimentations de façon fidèle. Pour cela, on prend l'exemple présenté sur l'oscillogramme IV-3. L'exemple présenté ici se rapporte à l'ouverture d'une mise en série de deux IRF840 en série. Le courant imposé par l'extérieur est de 10A. L'ouverture est aidée par une capacité globale de 10nF. La tension d'entrée est de 600V. Le décalage est de 20ns.



Oscillogramme IV-3 : Ouverture décalée de deux MOS en série. a) expérimentation. b) simulation. (100ns/div.100V/div.5A/div.)

IV.2.2.2.Etude sur n étages

On considère n étages connectés en série. On se place dans le pire des cas, où tous les étages s'ouvrent de façon synchrone sauf un, qui est en avance. Au premier abord, la relation établie pour deux étages reste valable. La capacité équivalente des étages ouverts est, comparativement au cas à deux étages, divisée par n-1.

Lorsque le nombre d'étages augmente, la capacité d'aide globale diminue suivant C/n. Celle-ci peut rapidement devenir insuffisante pour assurer l'ouverture douce d'un étage. Dans ce cas, un composant en avance s'ouvre en commutation dure.

IV.2.3.Capacité répartie

IV.2.3.1.Etude sur deux étages

IV.2.3.1.1.Etude analytique

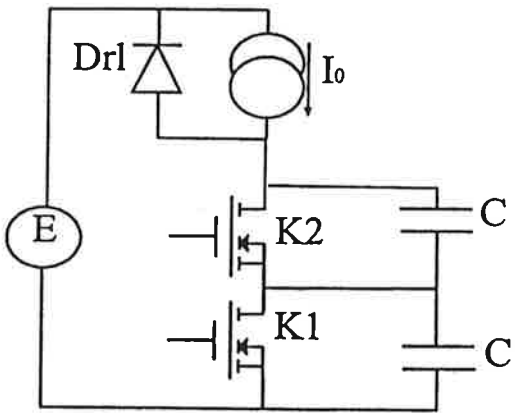
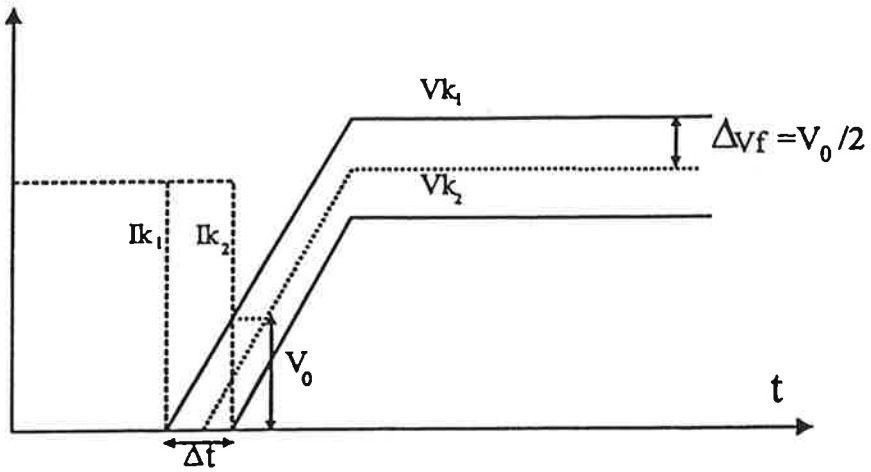


Figure IV-14 : Schéma équivalent de l'ouverture de deux MOS avec aide capacitive.

Lorsque la capacité d'aide est répartie entre les interrupteurs, le courant imposé par l'extérieur est le même pour chaque étage interrupteur + capacité. Dans ce cas, les dv/dt sont égaux à I_0/C.

Dans le cas des MOS, à l'ouverture, le courant passe exclusivement dans la capacité d'aide. Les dv/dt sont donc égaux. On note α le dv/dt d'un étage. Considérons le cas de deux MOS. K_1 s'ouvre. La tension à ses bornes croit suivant αt. K_2 s'ouvre à son tour, avec un retard Δt. On a alors $Vk_1 = \alpha t$ et $Vk_2 = \alpha(t-\Delta t)$. Lorsque $Vext=Vk_1+Vk_2=E$, la diode de roue libre s'amorce et Vext reste constante et égale à E. $Vk_1=(E+\alpha\Delta t)/2$, et donc K_1 subit une surtension égale à $\alpha\Delta t/2$.



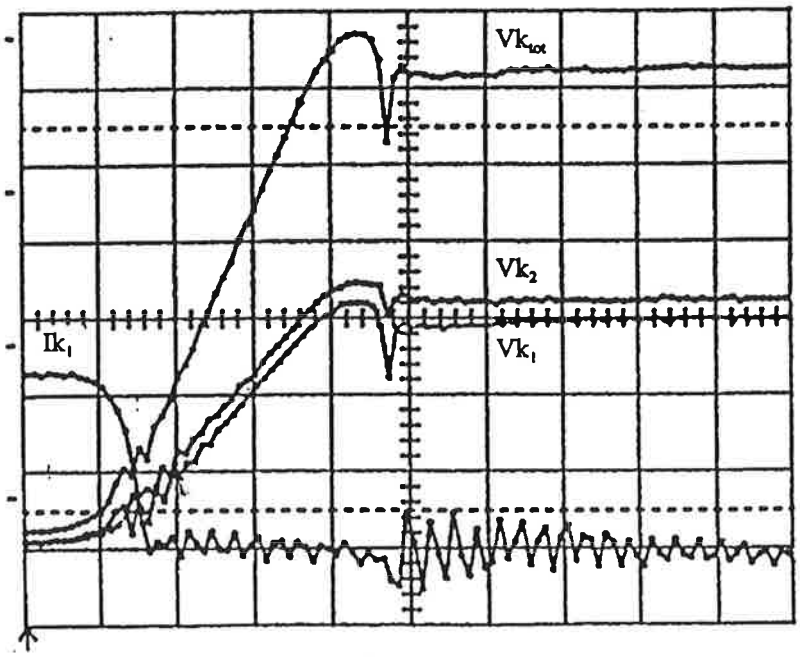
Oscillogramme IV-4 : Ouverture désynchronisée d'une mise en série de deux MOS en commutation douce.

Pour α=1kV/µs, Δt=50ns, on obtient une surtension de 50V ne présentant pas de danger.

Pour les IGBTs, la traînée de courant intervient. La vitesse d'évolution de la tension est régie par la relation $(I_0-I_{traînée})=C(dV/dt)$. Dans ce cas, une augmentation de la traînée diminue le dV/dt. Le déséquilibre peut être alors exprimé par $\Delta V = \Delta Q / C$ [9], où ΔQ représente la différence des charges stockées entre les deux interrupteurs.

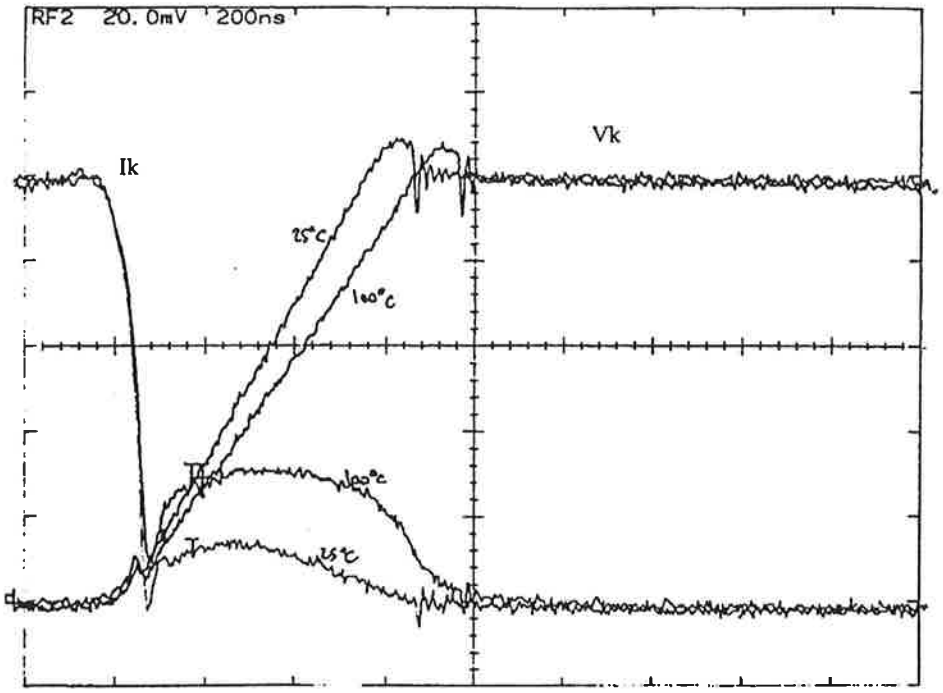
Une autre cause de déséquilibre des vitesses vient de la tolérance sur les valeurs des capacités d'aide.

IV.2.3.1.2.Expérimentations



Oscillogramme IV-5 : Ouverture de deux IRF840 avec capacité d'aide répartie. (100V/div.5A/div.100ns/div).

L'oscillogramme IV-6 suivant illustre la diminution du dV/dt liée à une augmentation de la traînée de courant. Cette augmentation est liée à la température : les mesures sont effectuées à 25°C et 100°C sur un GT15Q101 de Toshiba.



Oscillogramme IV-6 :Ouverture aidée d'un IGBT à 25°C et 100°C. (100V/div.2A/div.200ns/div).

Le courant imposé par l'extérieur est de 10A, tandis que la capacité d'aide vaut 10nF. On peut constater que de 25°C à 100°C, le dv/dt a diminué de 20 %.

IV.2.3.2.Etude sur n étages

On considère n MOS munis de capacités d'aide égales à C. Dans le cas des MOS, à l'ouverture, le courant passe exclusivement dans la capacité d'aide. Les dv/dt sont donc égaux. On note α le dv/dt d'un étage. K_1 s'ouvre. La tension à ses bornes croit suivant αt. $K_{2....n}$ s'ouvrent à leur tour, avec un retard Δt. On a alors $Vk_1 = \alpha t$ et $Vk_2 = \alpha(t-\Delta t)$. Lorsque $Vext=Vk_1+Vk_2=E$, la diode de roue libre s'amorce et Vext reste constante et égale à E. $Vk_1=(E+\alpha\Delta t)/2$, et donc K_1 subit une surtension égale à $\alpha\Delta t \times(n-1)/n$.

Pour les IGBTs, la traînée de courant entre en compte, déséquilibrant les vitesses des étages. Prenons le cas, très pessimiste, où un unique composant a une vitesse supérieure de β=20% à celle des autres. On note α le dv/dt des interrupteurs 2 à n. On a alors $Vk_1=(1+k)\alpha t$, $Vk_{2...n}=\alpha t$. A la fin de la phase d'ouverture, on a $(1+\beta)\alpha t_f+(n-1)\alpha t_f=E$.
Alors $Vk_1=(1+\beta)E/(n+\beta)$.
Pour 100 IGBTs en série, E=80kV, on obtient Vk_1= 960 V.

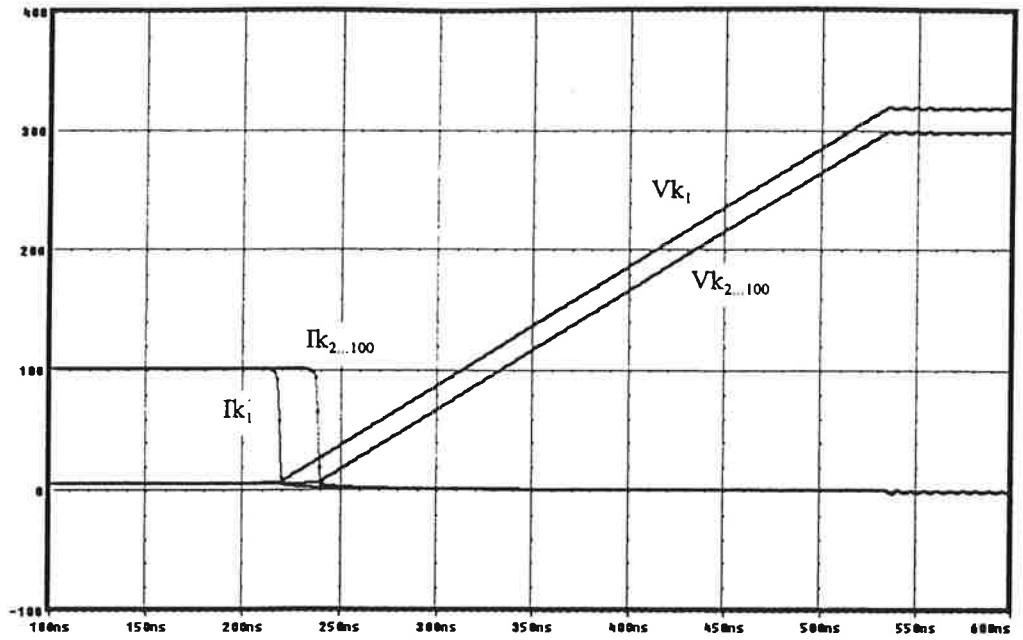


Figure IV-15 : ouverture de 100 IRF840 en série. Un étage est en avance de 20ns.(100V/div, 10A/div, 50ns).

IV.2.4.Conclusion

- Les décalages d'instants de commutation conduisent à des surtensions.

- Dans le cas où la capacité d'aide est localisée, les différents étages se partagent le dV/dt imposé par l'extérieur aux bornes de la capacité d'aide. L'interrupteur en avance d'un étage subit une surtension initiale ΔV_0. La surtension ΔV_0 est ensuite amplifiée par les différences de vitesse entre les étages. Le déséquilibre final est d'autant plus faible que la capacité d'aide est importante.

- Dans le cas où la capacité d'aide est répartie, chaque étage impose son dV/dt en fonction du courant extérieur. La commutation en avance d'un étage produit une surtension initiale ΔV_0. La surtension ΔV_0 est d'autant plus faible que la capacité d'aide est importante. Parallèlement, une autre cause de surtension peut venir de différence de dV/dt, par exemple liée à des divergences de traînée de courant.

- Une aide localisée ne garantit pas l'ouverture en commutation douce des étages en avance. Une aide répartie assure l'ouverture douce de tous les étages.

IV.3. TOPOLOGIES A INDUCTANCE ET CAPACITE REPARTIES

Nous venons de voir séparément l'influence de l'inductance à la fermeture et celle de la capacité à l'ouverture. Nous allons aborder dans cette partie la répartition simultanée de ces deux éléments. La figure IV-16 présente deux exemples de mises en série d'interrupteurs quasi-résonnants à capacité et inductance réparties. Ces deux structures ont un comportement très différent lors des phases résonnantes : l'un est à résonance répartie, c'est à dire que les résonances sont individualisées sur chaque étage, tandis que l'autre est à résonance globale. La différence est ici que, dans le cas de gauche la répartition des courants entre l'inductance et la capacité peut être différente d'un étage à l'autre, tandis qu'elle est identique pour tous les éléments de la structure de droite. Notons que ce critère est lié à la mise en série, et que dans la mise en parallèle il concernerait au contraire les tensions sur les étages. La structure à résonance globale ne présente pas de particularité tant que l'on ne prend pas en compte les capacités parasites avec l'environnement. Les structures à résonance réparties sont plus particulières : c'est sur celles-ci que nous allons porter notre attention, et plus particulièrement sur les deux exemples présentés figure IV-17.

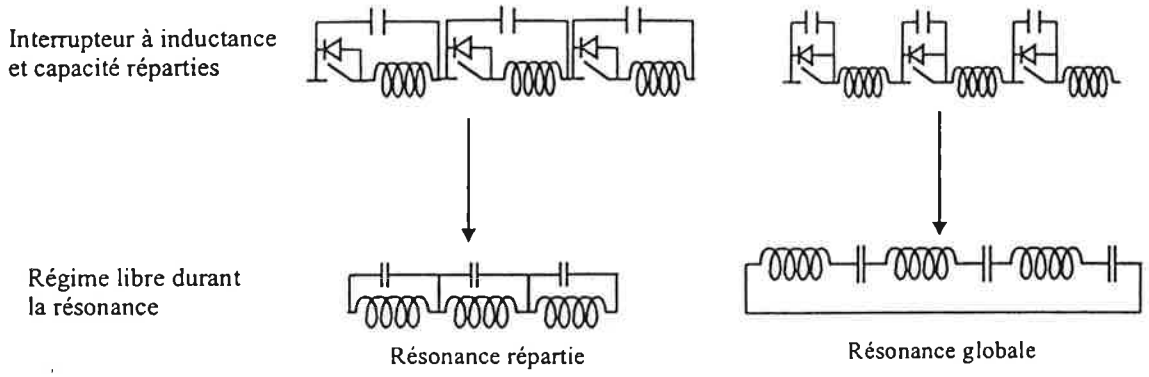


Figure IV-16 : Interrupteurs à inductances et capacités réparties : résonance réparties et localisées.

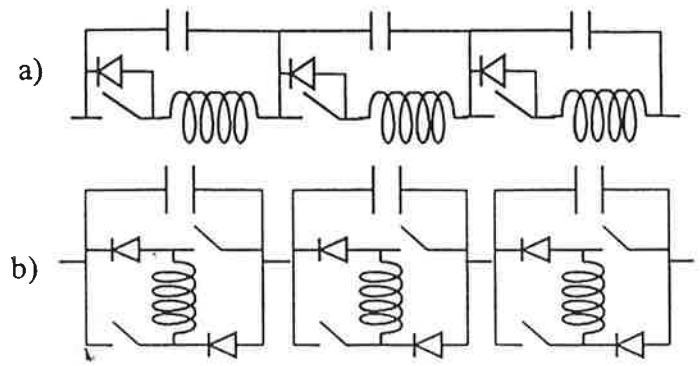


Figure IV-17 : Structures à résonances réparties. a) Interrupteur thyristor diode. b) Interrupteur deux segments sans pertes de commutation.

Nous étudierons la fermeture, les phases résonnantes puis l'ouverture.

IV.3.1.Fermeture

IV.3.1.1.Etude sur deux interrupteurs

La capacité, lorsqu'elle est répartie, limite fortement l'accroissement de la tension à ses bornes, correspondant à la charge de la capacité sous un courant réduit, puisque limité par les inductances des autres étages. Considérons l'exemple de deux interrupteurs thyristor diode connectés en série.

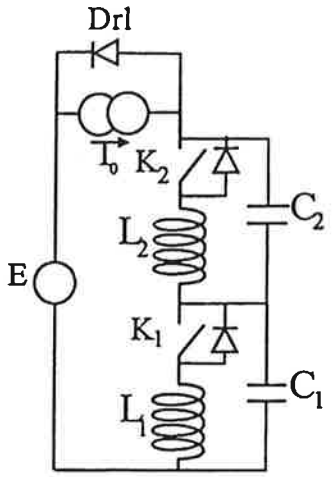


Figure IV-18 : Mise en série de deux interrupteurs type thyristor diode.

K_2 se ferme en avance sur K_1. On considère le cas le plus défavorable où la fermeture est quasi instantanée. Les déséquilibres réels seront donc inférieurs à ceux calculés. Le courant croit dans L_2. La tension aux bornes de C_2 diminue tandis que celle de C_1 augmente. La diode de roue libre est toujours passante, soit $Vc_1+Vc_2=E$. On considère que l'impédance de C_1 est très inférieure à celle de K_1 ouvert et L_1. Le courant passe alors dans C_1. On obtient le circuit équivalent présenté ci dessous.

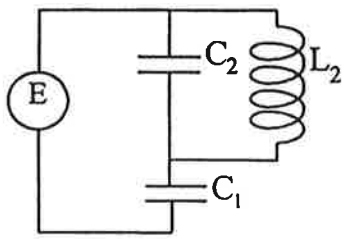


Figure IV-19 : Circuit équivalent de la fermeture pour une structure répartie.

On a alors :

$$Vc_2 = E - \frac{E}{2}\cos\left(\frac{t}{\sqrt{2LC}}\right) \text{ où } L=L_1=L_2 \text{ et } C=C_1=C_2.$$

Pour E=1kV, L=120µH et C=40nF, on obtient, pour un retard de 100ns, une surtension de 2V. Les déséquilibres sont donc totalement effacés. Par contre, les courants seront maintenant légèrement différents, puisque les tensions sur les capacités ne sont plus égales.

IV.3.1.2.Etude sur n étages

On considère maintenant un nombre d'étages indéfini n possédant les mêmes valeurs L et C d'inductance et de capacité. On considère également que tous les étages se ferment de façon synchrone sauf un. La tension aux bornes du premier sera alors :

$$Vc_2 = E(1 - \frac{n-1}{n}\cos(\frac{t}{\sqrt{nLC}})).$$

Pour 100 étages en série, avec E=50kV, L=120µH et C=40nF, on obtient, pour un retard de 100ns, une surtension inférieure 5V. Les déséquilibres sont donc là aussi négligeables.

La simulation ci-dessous présente la fermeture de 50 étages de type thyristor. On vérifie bien que la surtension sur l'interrupteur en retard est négligeable.

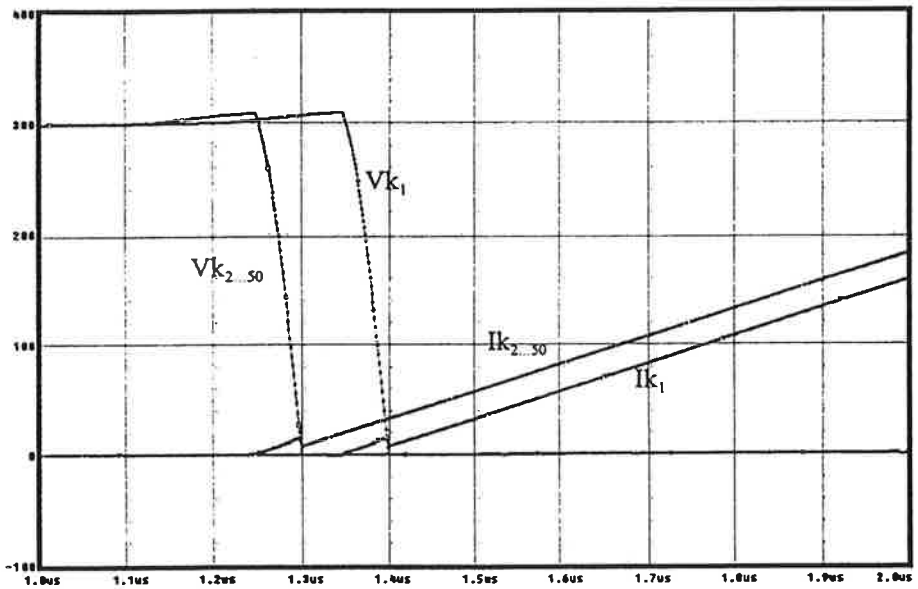


Figure IV-20 : Fermeture de 50 étages de type thyristor diode. La tension d'entrée est de 15kV. Un étage est en retard de 100ns. (100V/div 1A/div 100ns/div)

Il apparaît que la répartition de la capacité réduit très fortement les déséquilibres liés aux retards d'amorçage. Néanmoins, d'autres causes de déséquilibres peuvent maintenant apparaître. En effet, le courant dans les inductances des différents étages n'est maintenant plus automatiquement le même, et les résonances sont individualisées, et peuvent être déséquilibrées.

IV.3.2.Phase résonnante associée

L'individualisation des résonances sur chaque étage se traduit par deux phénomènes :

- Des écarts sur les valeurs de L et C entraînent des fréquences de résonance différentes. Il est alors important d'avoir une bonne reproductibilité de ces éléments.

- Les valeurs des courants résonnants crêtes ne sont plus identiques : les étages ayant une tension ou un rapport $\sqrt{C/L}$ supérieurs aux autres auront des courants crêtes plus élevés.
- Ces différences de valeurs de courant ou tension résonnants peuvent également donner lieu à des dispersions sur les durées des phases résonnantes.

IV.3.3.Ouverture

Nous avons vu que des déséquilibres en tension à la fermeture se traduisent par des déséquilibres sur la phase résonnante. Il en découle qu'ils auront une influence sur l'ouverture. A ce niveau, on peut noter des différences fondamentales de comportement suivant la structure. Nous allons observer ceci sur les deux exemples de la figure IV-17 :

- Pour la structure thyristor diode, un retard à l'amorçage se traduit par un courant crête plus important dans l'inductance et un retard au blocage.

- Pour la structure deux segments, un retard Δt à l'amorçage se traduit par une surtension ΔV, puis par un surcourant résonnant ΔI, et donc par une vitesse d'ouverture supérieure, soit une surtension lors du blocage.

Le comportement est alors très dépendant de la structure choisie. La structure deux segments est peu connue. Son cas sera présenté dans la deuxième partie de ce mémoire, au chapitre IV.3.2, après une description détaillée du fonctionnement de la structure.

Nous allons pour le moment traiter le cas plus classique de l'interrupteur thyristor diode. Il existe deux sortes de déséquilibres :

- Des dispersions de fréquences de résonance (différences des produits LC) conduisent à des décalages d'instants de blocage.

- Des dispersions de tension sur les étages conduisent à des écarts de valeur crête du courant. Le passage par zéro du courant dans les inductances des différents étages n'est plus simultané, ce qui se traduit par des instants d'ouverture désynchronisés. Par exemple, un étage en retard à l'amorçage a une tension plus élevée lors de la phase résonnante, d'où un courant crête plus élevé qui induira un blocage retardé.

Nous avons étudié ce phénomène par simulation, qui traite le cas de deux interrupteurs thyristor diode connectés en série, avec une tension de 500V par étage en nominal. Le premier étage a un retard à l'amorçage de 100ns sur le second. Sur la figure IV-21, on constate les répercutions d'un retard à l'amorçage sur la phase résonnante et donc sur le blocage. Ce phénomène accumulé sur plusieurs cycles, crée un déséquilibre permanent, de sorte que les tensions crêtes sont de 520V sur le premier étage, et de 480V sur le second, comme on le constate sur la figure IV-22.

On observe que cette structure amplifie les déséquilibres obtenus sur un cycle. Néanmoins, ceci s'opère dans un cadre restreint.

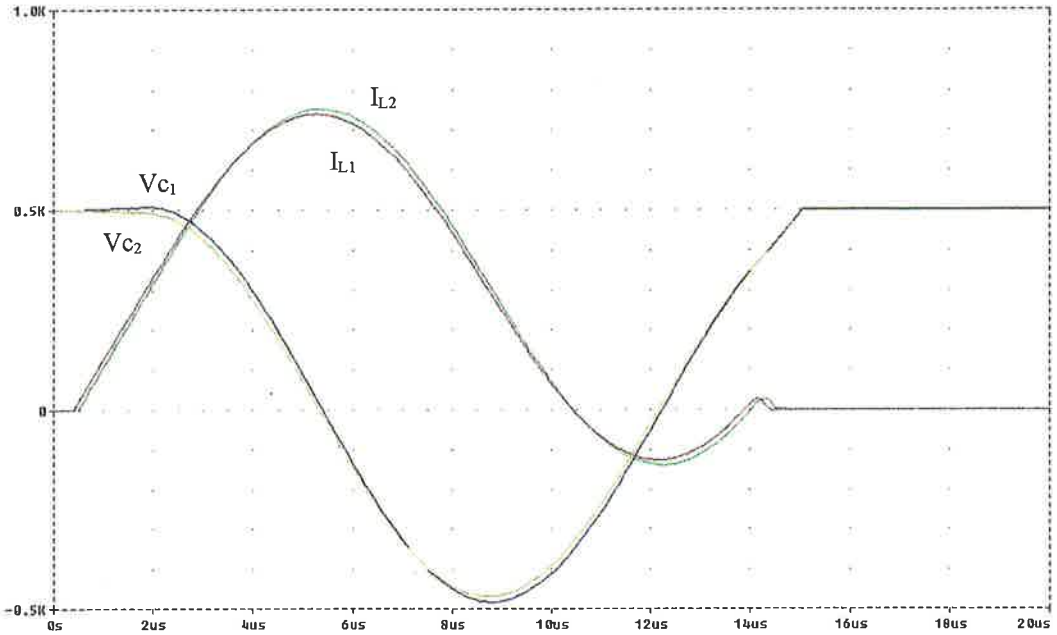


Figure IV-21 : Conséquences d'un retard à l'amorçage sur la phase résonnante et le blocage.

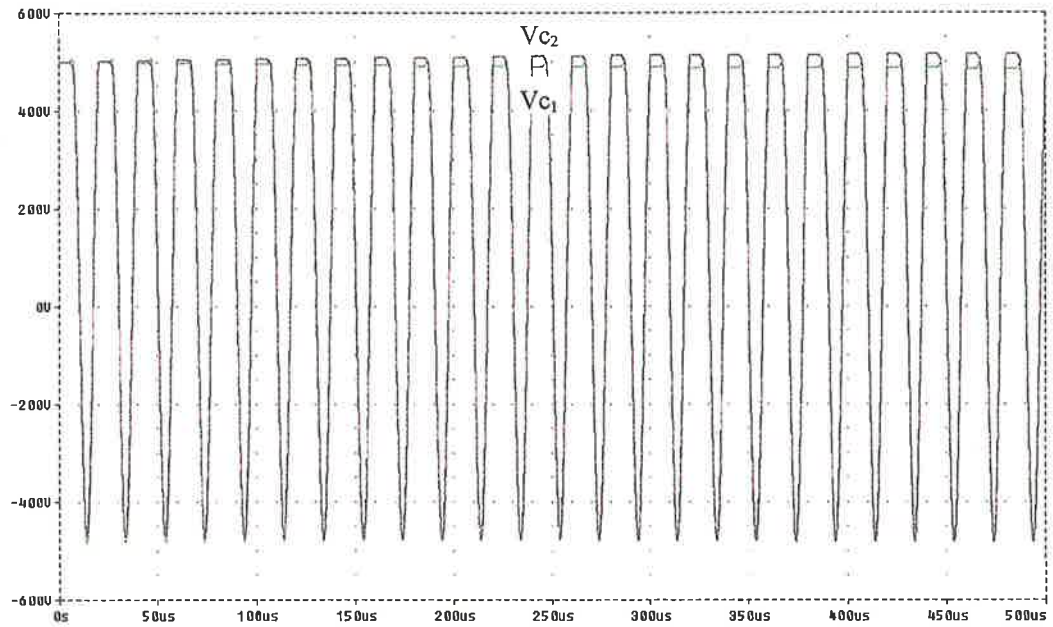


Figure IV-22 : Conséquence sur plusieurs cycles d'un retard à l'amorçage.

Il apparaît alors un inconvénient de ce type de structure : les déséquilibres sont faibles sur un cycle, mais ils peuvent agir sur les autres cycles, et, éventuellement, s'accumuler. Il faut alors savoir si le système est stable, c'est à dire qu'un déséquilibre ne s'amplifie pas jusqu'à atteindre la tension maximale de l'étage. Ensuite, il faut déterminer si le déséquilibre final reste ou non restreint.

IV.4. AUTRES CAS DE COMMUTATION

IV.4.1.Commutations spontanées

IV.4.1.1.Amorçage d'une mise en série de diodes

L'amorçage d'une mise en série de diodes s'opère à tension nulle. Il ne pose alors aucun problème dans la mise en série.

IV.4.1.2.Blocage d'une mise en série de diodes

En commutation dure, des déséquilibres en tension peuvent apparaître au blocage d'une mise en série de diodes. Ceux-ci sont dus aux différences des charges stockées entre les diodes. L'utilisation de diodes supportant l'avalanche résout de façon simple ce problème. Dans le cadre de la commutation douce, les dI/dt sont inférieurs ou égaux à ceux rencontrés en commutation dure. Les déséquilibres sont donc inférieurs et ne posent donc pas plus de problèmes.

IV.4.1.3.Blocage en mode thyristor diode

Dans le mode thyristor diode, le blocage de l'interrupteur trois segments peut être effectué soit par la diode, soit, éventuellement par le semi-conducteur, comme ce peut être le cas pour l'IGBT [24]. Pour se retrouver dans le cas d'un blocage d'une mise en série de diode, la diode doit être plutôt lente, et l'IGBT doit posséder une faible charge stockée (cf. figure IV-23).

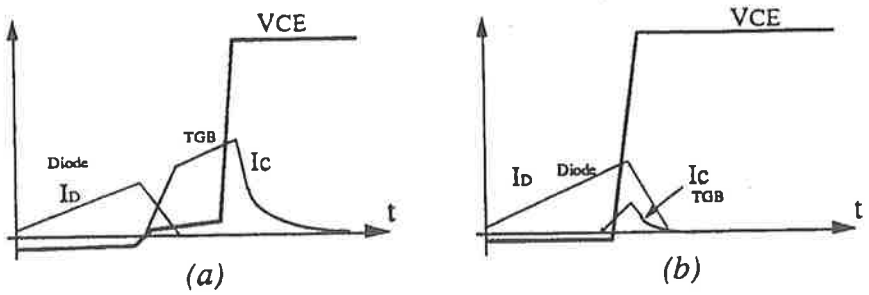


Figure IV-23 : Phase de recouvrement de la diode antiparallèle : a) diode rapide, b) diode lente [24].

L'utilisation de diodes tenant l'avalanche, et dont la tension d'avalanche est inférieure à celle de l'IGBT, est une solution avantageuse.

IV.4.2.Commutations internes aux interrupteurs trois segments

Cette partie est relative aux commutations internes des interrupteurs trois segments. On considérera dans chaque cas deux interrupteurs en série, K_1 et K_2 , formant un macro-interrupteur K.

IV.4.2.1.Mode thyristor

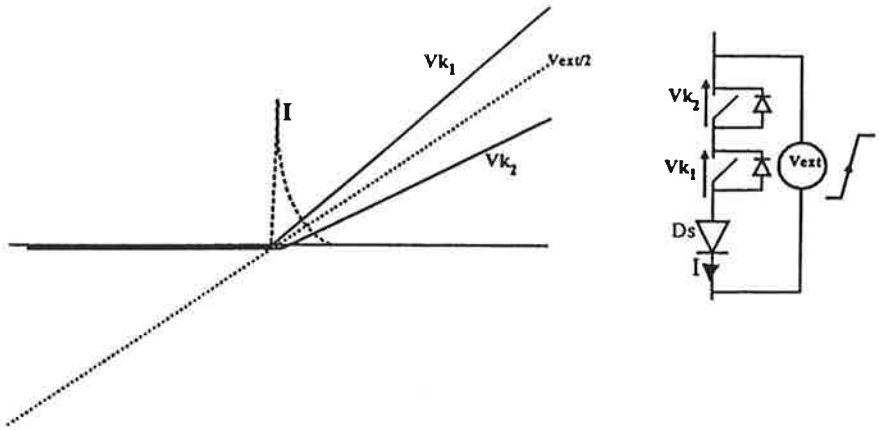


Figure IV-24 : Ouverture au zéro de courant mode thyristor.

Dans cette commutation, l'interrupteur trois segments est initialement soumis à une tension négative, tandis que les semi-conducteurs commandables K_1 et K_2, munis de leur diode antiparallèle, restent fermés, la diode série Ds étant bloquée. K_1 et K_2 sont alors préconditionnés à l'ouverture. Lorsque la tension à ses bornes devient positive, la diode s'amorçe tandis que K_1 et K_2 se bloquent. Les instants de blocages sont identiques. Par ailleurs, la tension est nulle au moment du blocage. De ce fait, aucun déséquilibre n'apparaît à l'ouverture même. Par la suite, les interrupteurs sont alors soumis à un dV/dt contrôlé par l'extérieur.

Pour les IGBTs, les différences de charges stockées intrinsèques, liées à des hétérogénéités de température, ou à des différences de temps de préconditionnement, conduisent à des surtensions sur les interrupteurs ayant les plus faibles charges stockées. S'il n'y a pas de répartition de la capacité de résonance, les divergences sur les capacités parasites creusent également ces déséquilibres, comme on l'a observé pour l'ouverture aidée par une capacité parallèle (cf. IV.2.).

IV.4.2.2.Thyristor diode

Dans cette commutation l'interrupteur 3 segments n'est soumis qu'à la chute de tension de l'interrupteur commandable puis à celle de la diode antiparallèle. Il n'y a donc pas de problème de mise en série.

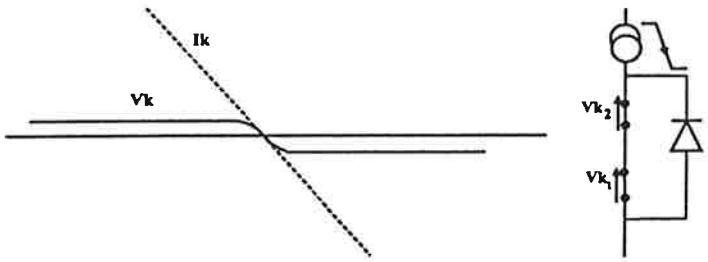
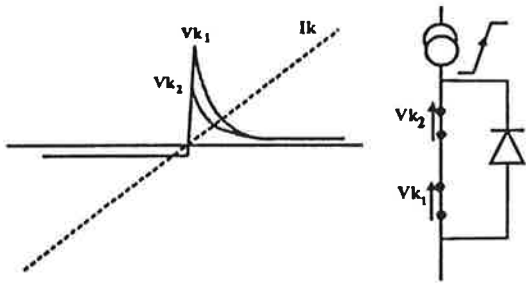


Figure IV-25 : Inversion du courant dans l'interrupteur trois segment de type thyristor diode.

IV.4.2.3.Thyristor dual

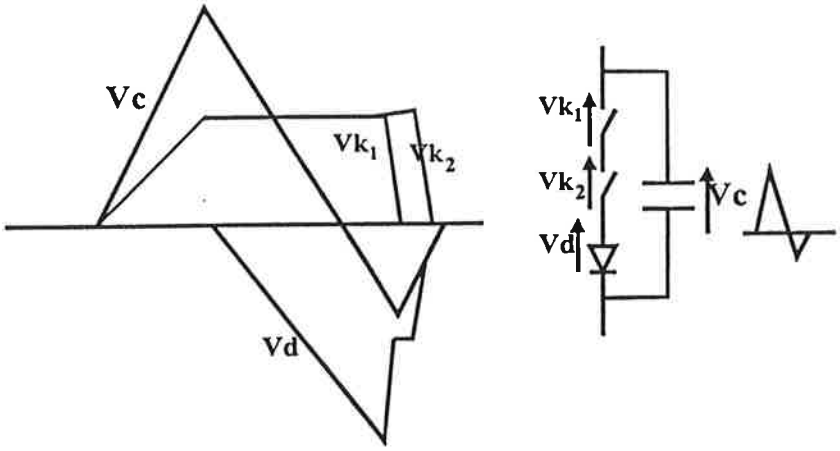
Figure IV-26 : Commutation au zéro de tension mode thyristor dual.



Dans le mode thyristor dual, le courant imposé par l'extérieur passe initialement par la diode antiparallèle de l'interrupteur trois segments. K_1 et K_2 sont alors préconditionnés à l'amorçage. Lorsque ce courant s'annule et devient positif, la diode se bloque, et les composants sont soumis au même dI/dt. Il peut se produire, pour les IGBTs notamment, un pic de tension au passage par zéro du courant. Ce pic de tension résulte d'une réaction individuelle de chaque composant au courant dynamique dI/dt et ne relève donc pas de la mise en série.

IV.4.2.4.Thyristor diode dual

Figure IV-27 : Fermeture des interrupteurs en mode thyristor diode dual.



Ce mode est caractérisé par une rampe croissante puis décroissante de la tension imposée à l'interrupteur 3 segments. Ce dernier est constitué d'une mise en série de composants commandés au blocage et de diodes. Lors de la décroissance de la tension aux bornes de C, la diode série limite la décharge des capacités parasites de K_1 et K_2 lesquels conservent leur tension jusqu'à ce qu'un ordre de blocage vienne les fermer. Leur fermeture ne se fait donc pas sous tension nulle, mais, par contre, sous courant nul. Si K_1 se ferme en avance, la tension qu'il laisse se partage entre K_2 et Ds, au prorata de leurs capacités parasites.

IV.4.3.Etat ouvert

En commutation dure, les interrupteurs sont, à l'état ouvert, soumis à une tension constante. Les divergences des courants de fuite créent des déséquilibres en tension sur les composants les moins « fuyants ». En commutation douce, la tension imposée par l'extérieur est susceptible de varier. On peut se référer à l'étude menée au chapitre 2, puisque l'étude comporte une phase où les composants sont ouverts et soumis à une rampe croissante de tension.

IV.5. CONCLUSION

A l'ouverture, la répartition de la capacité de résonance favorise une bonne répartition de la tension, et garantit l'ouverture en commutation douce de tous les étages. A la fermeture, l'inductance d'aide, en prenant une partie de la tension à ses bornes, limite les surtensions sur les étages en retard. De plus, sans tenir compte des capacités parasites avec l'environnement, elle aide tous les composants lors de la fermeture quelque soit sa répartition.

Certaines structures permettent la répartition des deux éléments réactifs. Dans ces structures, nous avons étudié deux exemples dans lesquels les résonances sont individualisées. La

capacité répartie limite, sur un cycle, les surtensions à la fois à l'amorçage et au blocage. Par contre, les courants traversant les inductances des différents étages n'étant plus identiques, les déséquilibres produits au cours d'un cycle se répercutent sur les suivants, amplifiant le déséquilibre initial.

Dans la partie suivante, nous allons désormais faire intervenir les capacités parasites avec l'environnement.

V. INFLUENCE DES CAPACITES PARASITES AVEC L'ENVIRONNEMENT

Les capacités parasites avec l'environnement sont, pour la haute tension, ce que sont les inductances de câblage pour les forts courants. Comme on l'a vu précédemment, en commutation dure, elles créent d'importants courants parasites à la fermeture. Si de telles intensités sont supportables par des composants fort courant (modules IGBT, matrices de MOS, thyristors, ...), elles deviennent nettement plus critiques quand il s'agit d'interrupteurs haute tension faible courant : les courants parasites dépassent alors très nettement le courant moyen. Il faut alors adapter le dimensionnement à cet état de fait. Ceci devient même une limitation à la montée en tension pour ces interrupteurs faible courant en commutation dure [8].

V.1. FERMETURE

V.1.1. Courants parasites

En commutation douce, on rencontre deux sortes de fermetures : l'une est aidée par une inductance, et l'autre est spontanée, celle des diodes en mode thyristor dual par exemple. Cette dernière s'effectue à tension nulle, et ne pose pas de problèmes particuliers. On s'intéressera donc à la première, qui, en commutation dure, génère d'importants courants parasites. En commutation douce, on peut tirer parti de l'inductance d'aide pour limiter les courants impulsionnels d'origine capacitive. C'est ce que nous étudierons dans la suite de ce chapitre.

Géométriquement, plusieurs dispositions d'inductances et d'interrupteurs sont envisageables. L'inductance peut être localisée au point chaud ou au point froid, ou encore répartie entre les interrupteurs. La disposition retenue est importante lorsque l'on prend en compte les capacités parasites avec l'environnement.

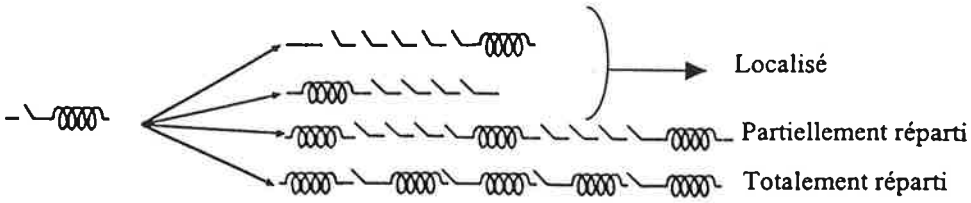


Figure V-1 : Géométries possibles entre les interrupteurs en série et les inductances d'aide.

Cette partie propose d'étudier l'influence de la disposition de l'inductance avec les hypothèses simplificatrices suivantes :

- Le potentiel bas de l'interrupteur associé à son inductance série est connecté à la terre.
- Tous les interrupteurs en série se ferment de façon synchrone.
- Les tensions sont parfaitement équilibrées avant la fermeture.
- Les capacités de résonance ne sont pas représentées.
- Les capacités parasites avec l'environnement ont toutes la même valeur C, et sont représentées par une capacité entre le drain / collecteur du composant et la masse.
- On néglige la capacité parasite de l'inductance.

Remarque 1 : une précision s'impose ici au niveau du vocabulaire ; on appellera point chaud (froid) le point chaud (froid) de l'ensemble des semi-conducteurs et des inductances en série. Sur l'exemple suivant (figure V-2), le point froid est à la masse et le point chaud coté source de courant / anode de la diode de roue libre. Les étages sont notés de 1 à n en partant du point froid vers le point chaud.
Remarque 2 : nous appellerons ton le temps de descente de la tension aux bornes des composants lors de la fermeture.

V.1.1.1.Inductance localisée

V.1.1.1.1.Inductance localisée au point chaud

On considère le schéma suivant :

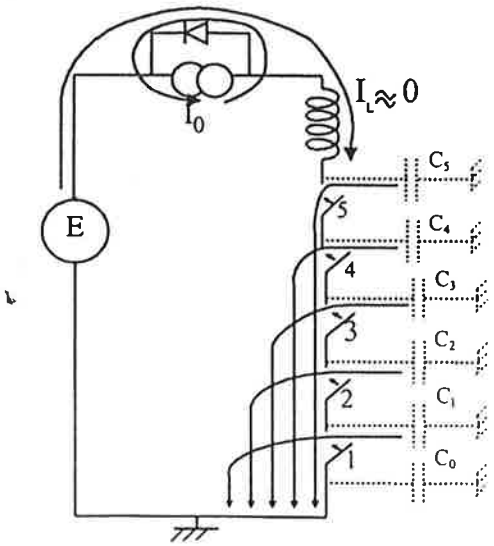


Figure V-2 : Inductance placée au point chaud.

Initialement, on est en phase de roue libre et les interrupteurs sont tous ouverts. Lors de la fermeture, la tension chute aux bornes des semi-conducteurs en série, et le courant commence à circuler dans l'inductance L. On s'intéresse à la phase de chute de tension aux bornes de K. On le considérera comme nul durant cette phase. Par ailleurs la diode de roue libre est toujours passante. Son courant est $I_{drl}=I_0-I_L\approx I_0$.

Chacun des interrupteurs 1...n se ferme en un temps t_{on}. Les capacités C_0 C_1 ... C_n sont alors soumises à des dv/dt qui sont respectivement 0, E/nt_{on}, E/t_{on}. Les capacités du point chaud génèrent donc des courants nettement plus importants.

Le courant dans l'interrupteur numéro j est alors $I_j=\sum_{i=j}^{n} Ic_i$, où Ic_i est le courant de la capacité i.

Soit $I_j=\sum_{i=j}^{n} CEi/nt_{on}=CE\frac{(n(n+1)-j(j-1))}{2nt_{on}}$.

Les courants deviennent de plus en plus importants au fur et à mesure que l'on se rapproche du point froid. Le courant maximum est celui du composant du point froid, et vaut $Ic_1=CE\frac{(n+1)}{2t_{on}}$.

V.1.1.1.2.Inductance localisée au point froid

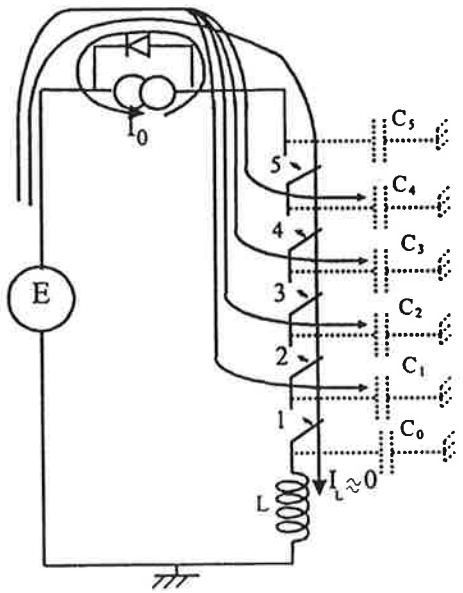


Figure V-3 : Inductance placée au point froid.

Chacun des interrupteurs $K_1..K_n$ se ferme en un temps t_{on}. Les capacités C_0 C_1 ... C_n sont donc soumises à des dv/dt qui sont, cette fois, respectivement E/t_{on} , $E(n-1)/nt_{on}$, ... 0. Les capacités du point chaud génèrent donc des courants nettement plus importants.

Dans cette configuration, le courant parasite traverse la diode de roue libre qui peut ainsi se bloquer prématurément. On considère, dans le calcul suivant, que la diode reste passante.

Le courant dans l'interrupteur j est alors $I_j = \sum_{i=0}^{j} Ic_i$, où Ic_i est le courant de la capacité i.

Soit $I_j = \sum_{i=0}^{j} CE(n-i)/nt_{on} = CE\frac{(j+1)(2n-j)}{2nt_{on}}$.

Les courants deviennent de plus en plus importants au fur et à mesure que l'on se rapproche du point froid. Le courant maximum est celui du composant du point chaud, et vaut $Ic_n = CE\frac{(n+1)}{2t_{on}}$.

Le courant maximum est le même que celui rencontré précédemment. Il ne correspond pas cette fois-ci à la décharge des capacités parasites, mais à la charge de celles-ci par un courant issu de l'alimentation.

Dès que le nombre d'étages devient important, le courant parasite s'accroît et peut dépasser le courant de sortie. Dans ce cas la diode de roue libre se bloque, et il apparaît alors un mode dégradé, dans lequel le cycle de commutation n'est plus respecté.

V.1.1.2.Inductance répartie

V.1.1.2.1.Inductance partiellement répartie

Une autre façon de connecter l'inductance est de la diviser en M parties réparties entre les interrupteurs, comme sur le schéma de la figure V-4.

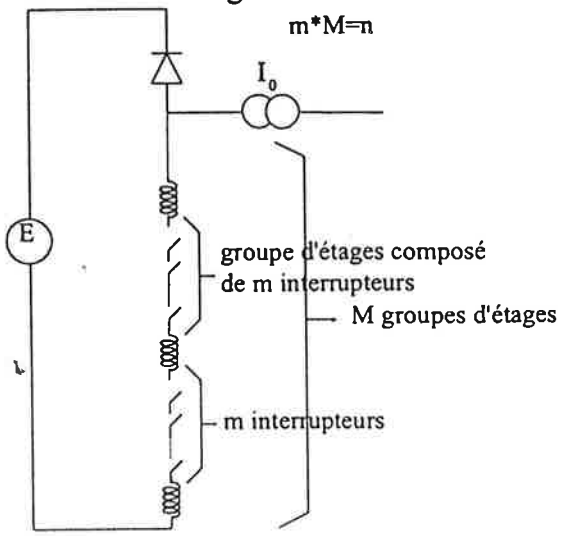


Figure V-4 : Inductance partiellement répartie.

Au moment où les interrupteurs se ferment, les inductances limitent le courant qui les traverse à une valeur quasiment nulle. De ce fait, on peut considérer que la charge globale stockée dans les capacités parasites d'un étage ne varie pas pendant la phase de fermeture des interrupteurs.

On se place sur le groupe d'étages ℓ. Le potentiel de la capacité parasite j est $m\ell E/n+jE/n=(mk+i)E/n$. La charge totale stockée dans les capacités parasites du groupe d'étage ℓ est alors $Q=\sum_{j=0}^{m} C(m\ell+j)E/n = m(m+1)(\ell+\frac{1}{2})CE/n$.

Lorsque tous les étages sont fermés, toutes les capacités parasites d'un étage sont au même potentiel V_f, et on a alors :

$Q = m(m+1)(k+\frac{1}{2})CE/n = (m+1)CV_f$.

Donc $V_f = m(k+\frac{1}{2})E/n$.

La capacité j de l'étage k a donc eu une variation de potentiel égale à $\Delta V_j = m(\ell+\frac{1}{2})E/n-(m\ell+j)E/n = (\frac{m}{2}-j)E/n$.

On constate que cette variation de potentiel est indépendante de l'étage. Ceci est logique étant donné que les inductances empêchent les courants de circuler entre les étages.

Il apparaît également qu'à l'intérieur d'un étage, les capacités de haut potentiel se déchargent tandis que les capacités de bas potentiel se chargent.

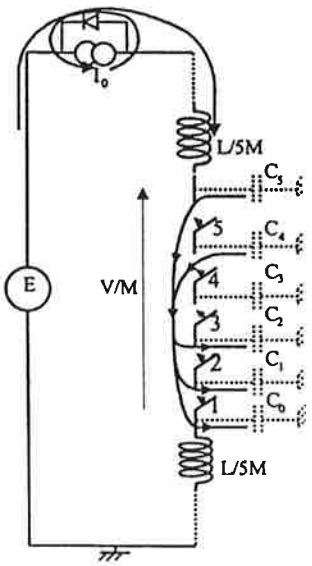


Figure V-5 : Inductance partiellement répartie : courants parasites.

Le courant généré par la capacité j d'un étage est alors $Ic_j = C(\frac{m}{2}-j)\frac{E}{nt_{on}}$.

Le courant traversant l'interrupteur j est alors :

$$Ik_j = \sum_{i=0}^{j-1} Ic_i = \sum_{i=0}^{j-1} C(\frac{m}{2} - i)\frac{E}{nt_{on}} = \frac{CE}{2nt_{on}} j(m - j + 1) \text{ pour } j<(m+1)/2.$$

Les courants sont symétriques : pour j>m/2, on peut déduire les courants de $Ik_j = Ik_{n-j+1}$.

Les étages du milieu sont donc les plus sollicités en courant.
Si m est pair, le composant le plus sollicité est le (n+1)/2 :

$$I_{\frac{n+1}{2}} = \frac{CE}{8nt_{on}}(m+1)^2.$$

Si m est pair, les composants les plus sollicités sont les n/2 et (n/2)+1, et

$$I_{\frac{n}{2}} = I_{\frac{n}{2}+1} = \frac{CE}{8nt_{on}} m(m+2).$$

V.1.1.2.2.Inductance totalement répartie

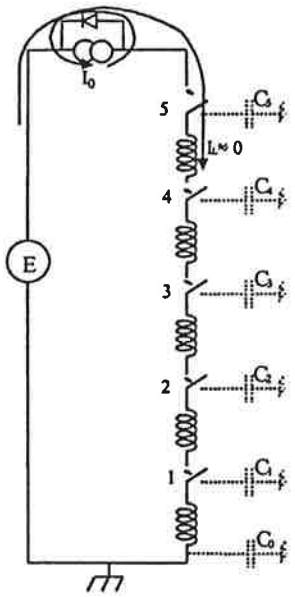


Figure V-6 : Inductance totalement répartie.

Lorsque l'inductance est totalement répartie, on se retrouve dans le cas précédent pour m=1. La fermeture des interrupteurs ne provoque pas de courants capacitifs.

V.1.2.Comparaison

Une inductance localisée, même au point froid, n'améliore en rien les problèmes de courants parasites rencontrés en commutation dure. Les courants sont en effet du même ordre, avec néanmoins deux différences :

- Les composants ne sont pas ici soumis au courant de puissance qui, en commutation dure, s'ajoute aux courants capacitifs.

- Le dV/dt est ici fixé par la vitesse de fermeture des interrupteurs, tandis qu'en commutation dure, il est lié au blocage de la diode de roue libre.

Répartir l'inductance permet de limiter efficacement ces problèmes. Plus l'inductance est répartie, plus les courants parasites sont réduits. Le cas parfait correspond à l'inductance totalement répartie. Les figures figure V-8 et figure V-9 présente une étude comparative par simulation des différentes configurations. Les capacités parasites sont toutes égales à 100pF.

V.1.3. Fonctionnement en commutation douce

Ici, lorsque les courants parasites deviennent importants, ils créent des pertes que l'on ne peut pas négliger comme en basse tension. Il s'ensuit que l'on ne peut plus considérer alors que les composants du point froid soient en commutation douce.

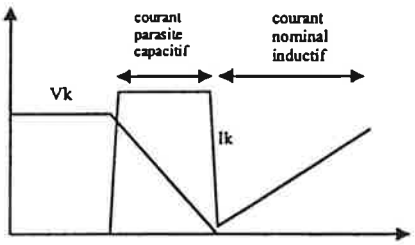


Figure V-7 : Pertes à la fermeture.

Les pertes peuvent être approximées à $VI_c t_{on}/2$.

L'étude précédente permet de dire qu'une inductance répartie est la seule garantie d'une commutation douce pour tous les étages.

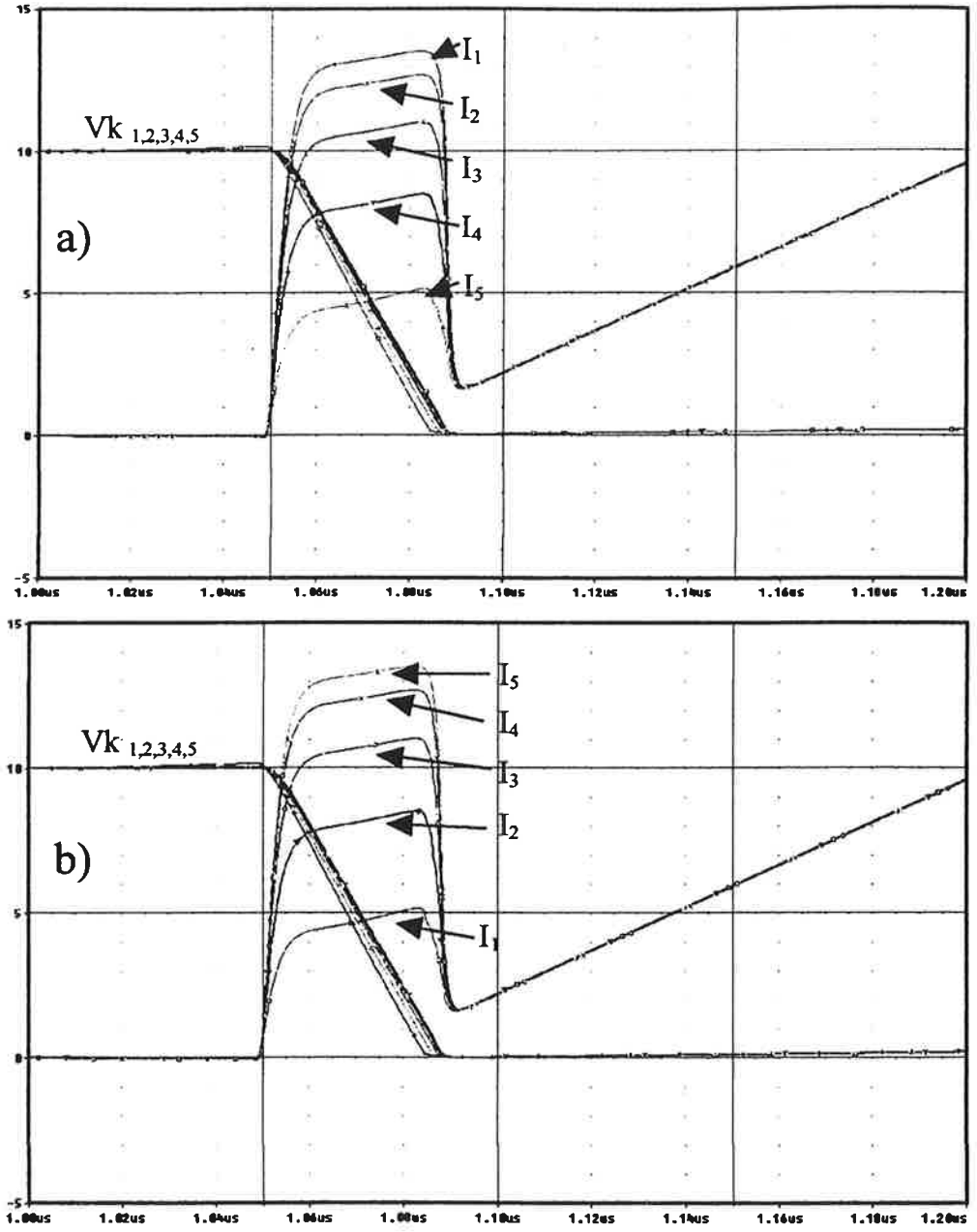


Figure V-8 : Influence des capacités parasites avec l'environnement à la fermeture. a) Inductance de 20µH au point chaud. b) Inductance de 20µH au point froid. (150V/div, 5A/div, 50ns/div).

Remarque : on constate de légères disparités sur les tensions au moment de la fermeture : les composants soumis aux plus forts courants ont des dv/dt inférieurs.

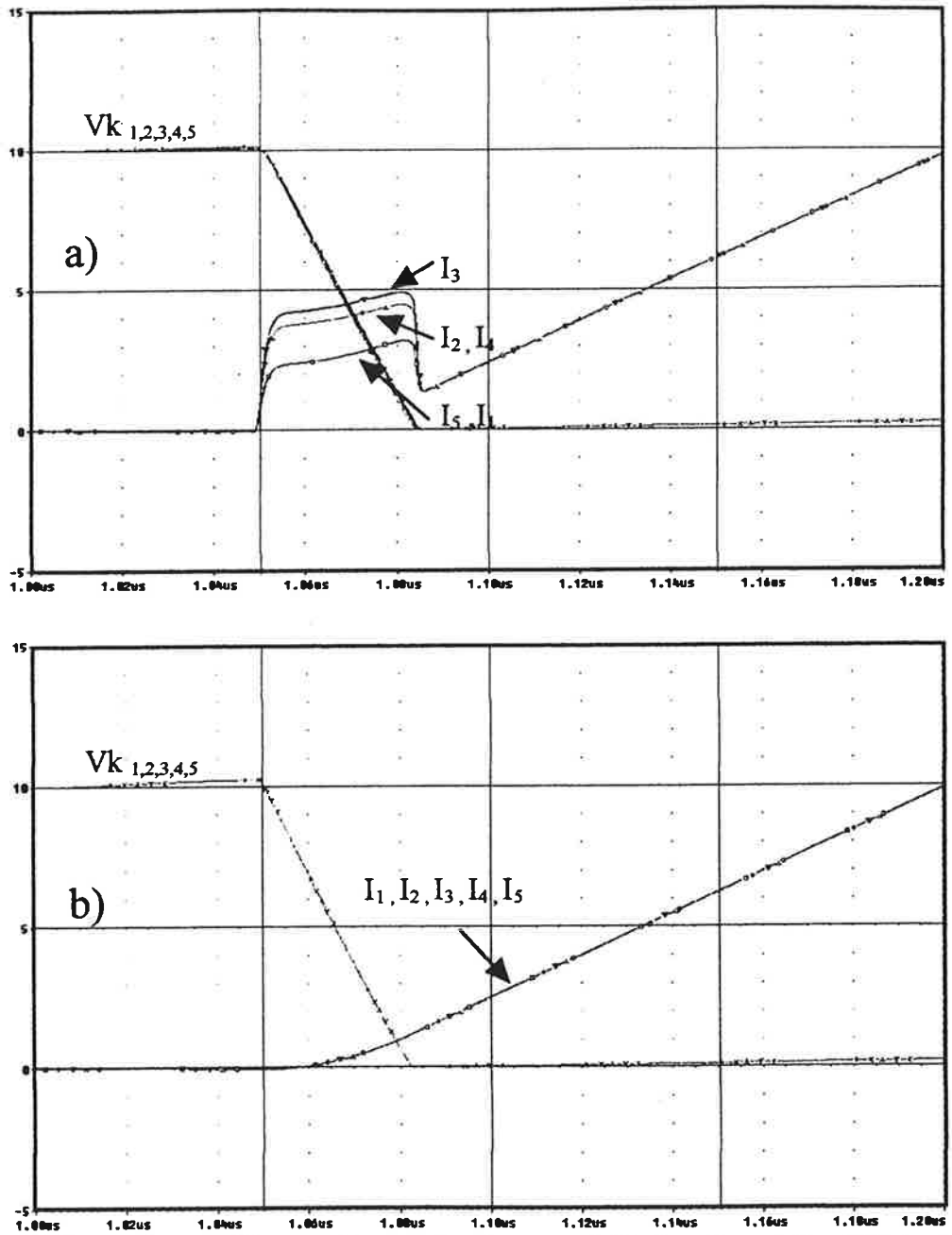


Figure V-9 : Influence des capacités parasites avec l'environnement à la fermeture. a) Une inductance de 10µH au point chaud et une de 10µH au point froid. b) Cinq inductances de 4µH au point froid de chaque interrupteur. (150V/div, 5A/div, 50ns/div).

V.1.4.Recyclage de l'énergie

On a vu précédemment comment réduire les courants parasites en répartissant l'aide inductive. Par contre, après la fermeture des interrupteurs, ces capacités restent chargées, et leur énergie doit donc être recyclée.

Un moyen de récupérer cette énergie est de l'ajouter à l'énergie contenue dans les capacités de résonance. Deux exemples, présentés ci dessous, illustrent ce fait. On y observe en effet

Un moyen de récupérer cette énergie est de l'ajouter à l'énergie contenue dans les capacités de résonance. Deux exemples, présentés ci dessous, illustrent ce fait. On y observe en effet que les capacités parasites avec l'environnement s'ajoutent en parallèle aux capacités de résonance.

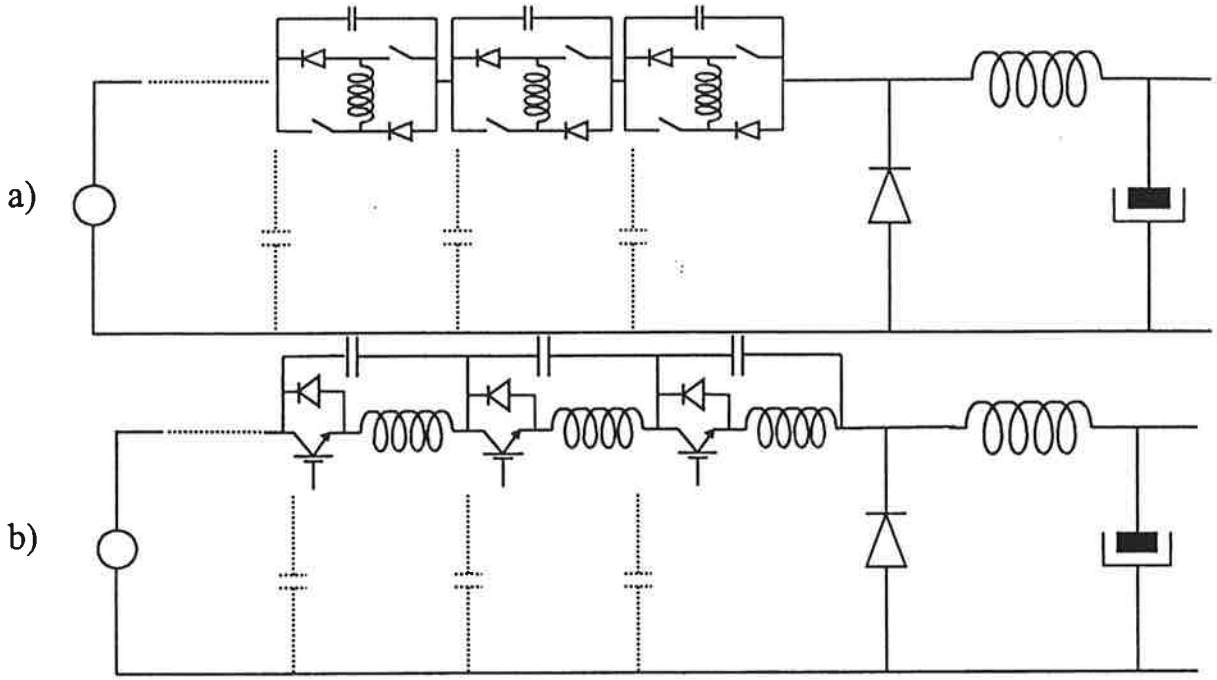


Figure V-10 : Prise en compte des capacités parasites avec l'environnement.

V.1.5.Conclusion

Une inductance globale, qu'elle soit placée au point chaud ou au point froid de la mise en série, ne résout en rien les problèmes de surcourants capacitifs rencontrés en commutation dure.

Une inductance répartie entre les interrupteurs réduit efficacement ces surcourants. Pour la mise en parallèle, on retrouve des géométries équivalentes, avec la répartition des capacités de découplage [25].

Par ailleurs, répartir l'inductance est la seule façon de maintenir tous les étages en commutation douce.

Par contre, après la fermeture des interrupteurs, les capacités parasites restent chargées et il faut donc récupérer leur énergie. Ce recyclage s'opère au moment de la phase de résonance, à condition qu'elles s'ajoutent aux capacités de résonance. Ainsi, leur énergie n'est pas, comme en commutation dure, entièrement dissipée dans les interrupteurs.

Ces capacités parasites vont néanmoins intervenir dans la phase résonnante suivante. C'est le phénomène étudié dans la partie suivante.

V.2. PHASE RESONNANTE ASSOCIEE

V.2.1. Déséquilibres lors de la phase résonnante

Lorsque l'on répartit l'inductance entre les interrupteurs, on limite fortement les courants parasites, mais il reste à voir leur intervention lors de la phase résonnante suivante. Nous étudierons ce phénomène au travers des structures présentées figure 8. Leur comportement est similaire. L'inductance est répartie sur chaque étage, ainsi que la capacité de résonance.

Après la fermeture, le courant croît dans l'inductance. La diode de roue libre est passante et la tension aux bornes du macro-interrupteur est toujours égale à E. Les capacités parasites n'interviennent pas, leur tension étant fixe. Lorsque le courant dans les inductances atteint le courant de sortie I_0 , la diode de roue libre se bloque, et la phase résonnante commence. On obtient alors le schéma équivalent suivant :

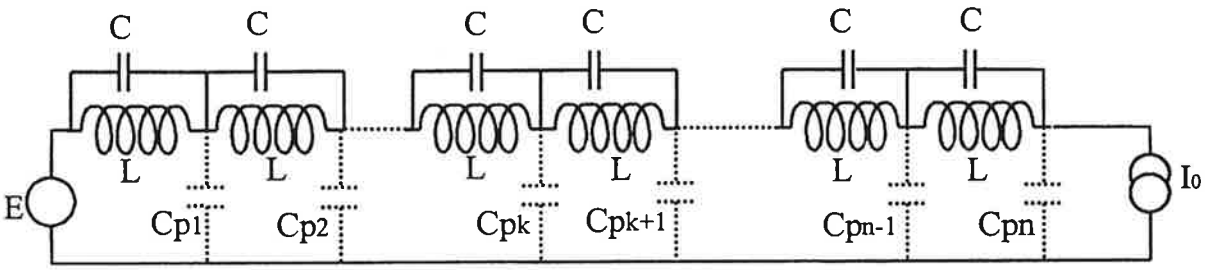


Figure V-11 : Schéma équivalent lors de la phase résonnante.

Les capacités parasites augmentent la capacité globale du macro-interrupteur. Elles provoquent ainsi un accroissement du courant résonnant, notamment pour les étages du point froid (proches de la source de tension sur la figure V-11).

Nous allons nous intéresser au cas ou les étages sont peu déséquilibrés. Une façon simplifiée de modéliser le problème consiste alors à considérer que la capacité parasite Cpk de l'étage k s'ajoute équitablement à celle des étages 1 à k, ce qui revient à ajouter une capacité kCpk en parallèle sur chacun des étages k à n (cf. figure V-12). En effet, si l'on considère que les étages sont initialement et dynamiquement équilibrés, c'est à dire :

$\dot{V}_1 = \dot{V}_2 = ... = \dot{V}_n$ où V_j est la tension aux bornes de l'étage j.

On a alors $kCpkIpk_1 = kCpkIpk_2 = ... = kCpkIpk_k$ c'est à dire $Ipk_1 = Ipk_2 = ... = Ipk_k$. Où Ipk_j représente le courant dans la capacité équivalente kCpk en parallèle sur l'étage j.

Les courants des capacités kCpk sont identiques (il n'y a pas d'échange de courant entre deux capacités parasites en parallèle), et le schéma de la figure V-12 peut être considéré comme équivalent à celui de la figure V-11 pour un système peu déséquilibré.

Dans ce cas, l'étage k possède une capacité équivalente $Ck_{eq}=C+Cp_1+...+kCp_k$. L'étage le plus perturbé est le numéro 1, et sa capacité équivalente est $C_{1eq}=C+ Cp_1+...+nCp_n$. Pour que cette approximation reste valable, il faut que les tensions soient peu déséquilibrées, et une condition nécessaire à ceci est que la capacité de l'étage 1 soit peu altérée, c'est à dire $C_{P1}+...+nC_{Pn} << C$.

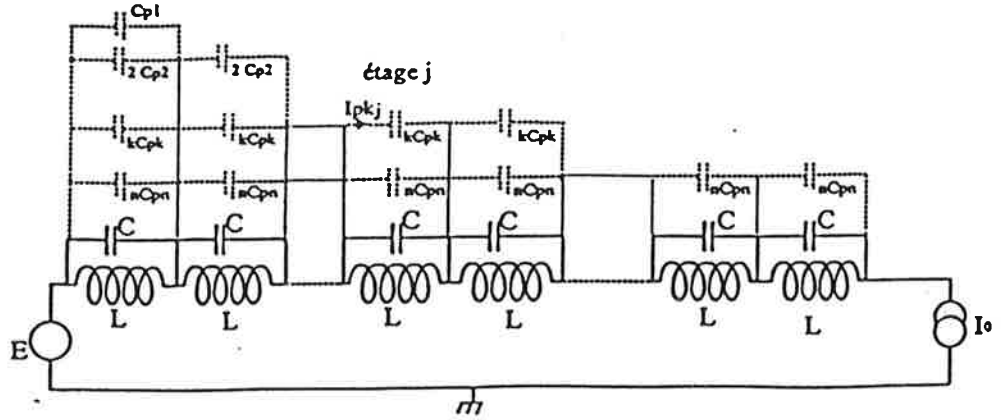


Figure V-12 : Modélisation simplifiée de l'influence des capacités parasites lors de la phase résonnante.

Cette modélisation simplifiée permet déjà de tirer les renseignements suivants :

- Les étages du point froid ont des capacités équivalentes supérieures.
- Les courants seront plus importants dans les étages du point froid (potentiel constant) que dans ceux du point chaud (potentiel flottant).
- Les tensions seront plus importantes sur les étages du point chaud que sur ceux du point froid.
- La fréquence de la résonance de chaque étage est modifiée par les capacités parasites.

Deux voies existent alors pour limiter ce problème : trouver un système favorisant l'équilibrage, ou limiter suffisamment la valeur des capacités parasites. C'est ce que nous étudierons dans les deux parties suivantes.

V.2.2. Problème de l'équilibrage

Pour s'affranchir des déséquilibres éventuels causés par les capacités parasites, supposons que l'on utilise un système équilibrant les tensions entre les étages (par exemple par couplage des inductances).

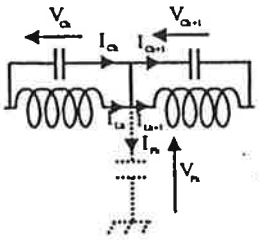


Figure V-13 : Conventions de signe des courants et tensions sur les étages k et k+1.

La loi des nœuds nous donne, à chaque étage, $I_{Lk}+I_{Ck}=I_{Pk-1}+I_{Pk-1}+I_{Ck-1}+I_{Lk-1}$
En additionnant cette équation pour k=1...n, on obtient : $I_{Ln}+I_{Cn}=I_{P0}+I_{P1}+...+I_{pn}$.
En dérivant et en multipliant cette relation par L, on obtient :
$V_{Ln}+LC(d^2V_n/dt^2) =L(C_{p0}(d^2V_{P0}/dt^2)+...+ C_{pn-1}(d^2V_{Pn-1}/dt^2)$
La loi des mailles nous donne $V_{Pk}=E-V_{C1}-...V_{Ck}$.

En faisant intervenir le système d'équilibrage des tensions, on obtient $V_{C1}=V_{C2}=...=V_{Cn}$.
Cela implique que $d^2V_{Pk}/dt^2=-k\ d^2V_k/dt^2$
$V_{Ck}+ d^2V_k/dt^2L(C+C_{p1}+...+C_{Pn})=0$

La fréquence de résonance de ce système est donc :

$$f=\frac{1}{2\pi L(C+C_{P1}+...+nC_{Pn})}=\frac{1}{2\pi L_g(C_g+\frac{1}{n}C_{P1}+...+\frac{k}{n}C_{Pk}+...+C_{Pn})}$$

Où $C_g=C/n$ est la capacité de résonance globale de l'interrupteur, et $L_g=nL$ est son inductance de résonance globale.

Il apparaît ainsi que, lorsque le nombre d'étages augmente, la capacité globale du convertisseur diminue, tandis que la masse de capacité parasite avec l'environnement augmente. En effet, si les capacités de résonance des différents étages s'ajoutent en série, les capacités parasites, elles, ont plutôt tendance à s'ajouter en parallèle : en fait, seule une fraction de leur valeur s'additionne ainsi. Pour ne pas être perturbé, il faut que $C_{P1}+...+nC_{Pn} << C$. Or, sur un système non couplé, la modélisation faite précédemment indiquait que l'étage le plus perturbé est le premier : $C_{1eq}=C+Cp_1+...+nCp_n$. On retrouve donc la même influence des capacités parasites, puisqu'il faut là aussi que $C_{P1}+...+C_{Pn} << C$. L'équilibrage n'est donc pas indispensable.

Il apparaît également que, même avec un équilibrage des tensions et la neutralisation des courants parasites à l'amorçage, il faudra réduire convenablement les capacités parasites avec l'environnement, afin de ne pas être perturbé au niveau temporel.

L'équilibrage n'est pas indispensable, et il est handicapant sur deux points :
- Complexité de mise en œuvre.
- La destruction en court-circuit d'un étage se répercute sur les autres étages.

Il est donc nécessaire, alors, de définir un ordre de grandeur tolérable des capacités parasites avec l'environnement.

V.2.3. Ordre de grandeur tolérable sur les capacités

Comme nous l'avons vu précédemment, pour un système non couplé, l'étage le plus perturbé est le premier, avec $C_{1eq}=C+Cp_1+2Cp_2+...+nCp_n$. Pour négliger l'influence des capacités parasites, il est nécessaire que : $\boxed{C_{P1}+...+nC_{Pn} << C}$. Nous allons maintenant vérifier que ce critère est suffisant.
Prenons $C_{P1}+...+nC_{Pn} < 10\%C$. En donnant un rôle égal à chaque capacité parasite, cela signifie qu'il faut que $Cp_k < \frac{10\%C}{nk}$.
Par exemple, considérons un système de 100 étages, où la capacité de résonance est 100nF/étage. On prend $C_{P1}+...+100C_{P100} < 10\%C = 1nF$.

En donnant un rôle égal à chaque capacité parasite, la condition devient $nkC_{Pk}<10pF$. Cela signifie qu'une distribution idéale des capacités parasites part de valeurs de l'ordre de 10pF pour les étages du point froid jusqu'à 0,1pF pour celles du point chaud. Il faut ici préciser que, individuellement, aucune des capacités n'est à même de perturber le système, mais que leur ensemble, lui, le peut. Ainsi, si les premières capacités du point froid dépassent 10pF, cela n'a pas beaucoup d'importance. La figure V-14 présente une distribution idéale des capacités parasites en fonction des étages.

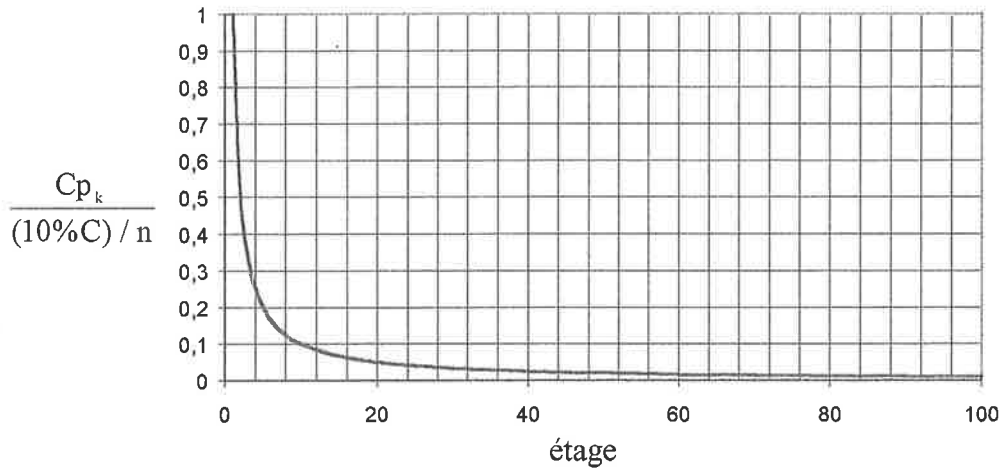


Figure V-14 : distribution idéale des capacités parasites avec l'environnement.

La simulation ci-dessous (tableau 1) se base sur 100 étages d'inductance L=100µH et de capacité C=10nF. Deux cas sont traités : $Cp_{glob}=C$, et $Cp_{glob}=10\%C$. Le premier cas montre les problèmes rencontrés si les capacités parasites sont trop importantes. Le second indique que si l'on maintient Cp_{glob} <10%C , le système n'est que très peu perturbé par les capacités parasites. On vérifie alors que cette condition est suffisante.

L'interrupteur est du type de celui présenté en figure V-10 a), c'est à dire que le courant résonne pendant un quart de sa période, puis reste constant. Les valeurs sont explicitées ci-dessous (le poids des capacités i→j, à savoir $\sum_{k=i}^{j} kCp_k$, est indiqué entre parenthèse) :

	$Cp_1 \rightarrow Cp_{25}$	$Cp_{26} \rightarrow Cp_{50}$	$Cp_{51} \rightarrow Cp_{75}$	$Cp_{76} \rightarrow Cp_{100}$	Total
simulation 1	10pF (3,25nF)	2,5pF (2,37nF)	1,5pF (2,36nF)	1pF (2,2nF)	(10,2nF)
simulation 2	1pF (300pF)	0,25pF (237pF)	0,15pF (236pF)	0,1pF (220pF)	(1nF)

Tableau 1 : distribution des capacités parasites dans deux simulations.

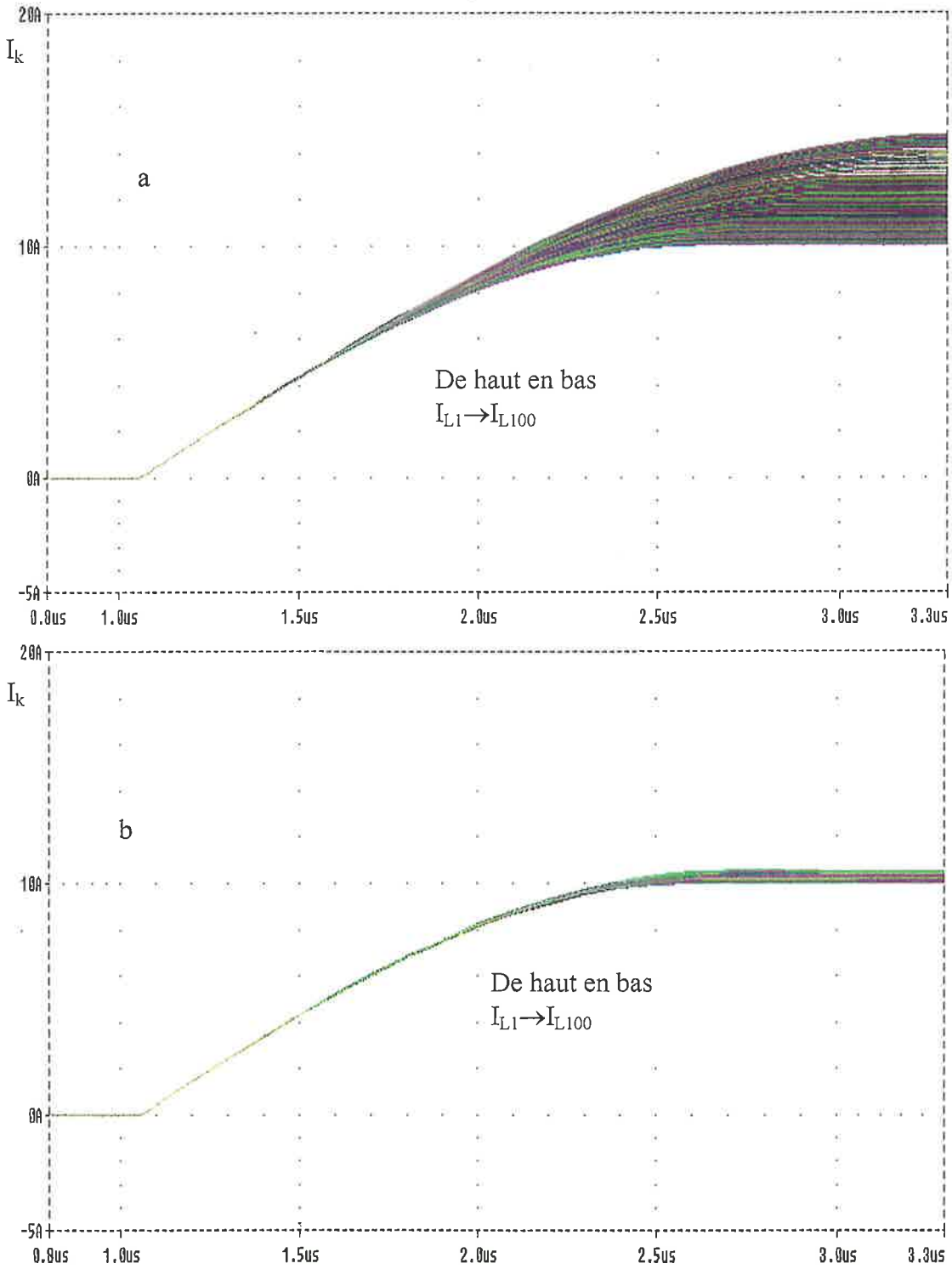


Figure V-15 : Simulations de l'influence des capacités parasites sur la résonance. 100 étages en série.

a) nCp_0+....++Cp_{n-1}=C. *b) nCp_0+....++Cp_{n-1}=10%C.*

Sur la première simulation, on constate l'influence des capacités parasites si elles ne sont pas suffisamment réduites. La fréquence de résonance des étages du point froid est supérieure à celle des étages du point chaud, tandis que leur courant est augmenté de 50% par rapport au courant nominal. Les étages du point chaud, eux, sont peu perturbés. Lorsque l'on réduit les capacités parasites à $Cp_1+....+nCp_n=10\%C$, on constate que les fréquences de résonance et le courant sont proches du nominal (dans une fourchette de 5%). On vérifie alors que le critère est suffisant.

Pour l'interrupteur quasi résonnant, ce phénomène se traduit également par une limitation de la fourchette de commutation pour les différents étages.

Il faut également remarquer que l'on réduit l'influence des capacités parasites par rapport au cas non réparti : en effet, si l'inductance est placée au point chaud, les capacités parasites s'ajoutent aux capacités de résonance, de telle sorte que la capacité équivalente est alors $Cp_1+....+Cp_n+C/n$. Il faudrait alors réduire les capacités parasites de telle sorte que $nC_{P1}+...+nC_{Pn} << C$. Cela revient à réduire toutes les capacités parasites. La répartition permet ici d'alléger les contraintes sur les capacités parasites du point froid.

Conclusion

- Il faut réduire les capacités parasites de telle sorte que :
$\boxed{C_{P1}+...+kCp_k+...+nC_{Pn} << C}$ (les capacités sont numérotées du point froid au point chaud).
- Un système d'équilibrage par couplage des étages n'est pas utile.

V.3. OUVERTURE

V.3.1. Modélisation du problème

Pour l'étude de l'influence des capacités parasites à l'ouverture, on se base sur le schéma suivant :

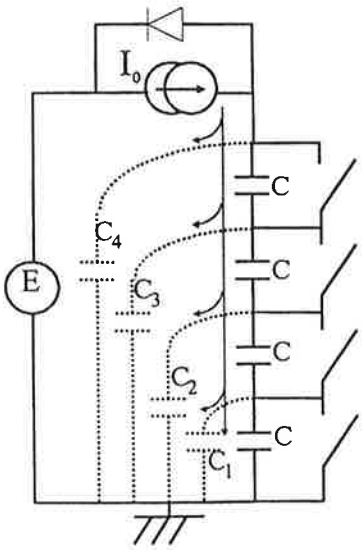


Figure V-16 : Les capacités parasites avec l'environnement lors d'une ouverture en commutation douce.

Initialement, la diode de roue libre est bloquée, et les interrupteurs conduisent le courant I_0. Lorsque les interrupteurs s'ouvrent, le courant charge les capacités d'aide et les capacités parasites. La tension monte alors aux bornes du macro interrupteur. Lorsqu'elle atteint la tension d'entrée E, la diode de roue libre s'amorce.

On s'appuie sur les hypothèses suivantes :
- La capacité de chaque semi-conducteur est négligeable devant sa capacité d'aide C.
- On ne prend pas en compte d'éventuels effets de traînée de courant.
- L'ouverture des composants est synchrone.

Les capacités parasites avec l'environnement doivent être chargées. Elles détournent ainsi une partie du courant de puissance I_0. Les étages du point chaud ont des dv/dt proches du nominal, c'est à dire I_0/C, tandis que les étages du point froid ont des dv/dt plus faibles.

Pour évaluer ces déséquilibres, on utilise le schéma équivalent suivant :

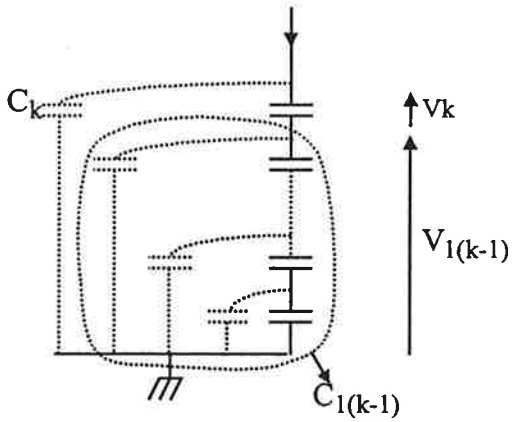


Figure V-17 : Schéma équivalent pour les étages 1 à k.

On note V_k la tension de l'étage k et $V_{1(k-1)}$ la tension globale des étages 1 à k-1. On note par ailleurs $C_{1(k-1)}$ la capacité équivalente des étages 1 à k-1. On a alors :

$$\frac{V_k}{V_{1(k-1)}} = \frac{C_{1(k-1)}}{C}.$$

Par récurrence, on obtient $C_{1k} = \frac{C(C + C_1 + 2C_2 + ... + kC_k)}{nC + \sum_{i=1}^{k} (k-i)i \times C_i}$, en négligeant les termes du second ordre en C_iC_j.

Le dv/dt global de la mise en série est ralenti. La capacité globale, dont la valeur nominale est C/n, vaut $C_{1n} = \frac{C(C + C_1 + 2C_2 + ... + nC_n)}{nC + \sum_{i=1}^{n} (n-i)iC_i} = \frac{C}{n} \times \frac{C + C_1 + 2C_2 + ... + nC_n}{C + \sum_{i=1}^{n} \frac{(n-i)i}{n} C_i}$.

Si $C_{1n} \approx C/n$, le système est peu altéré.

V.3.2. Ordre de grandeur tolérable sur les capacités parasites

Si $nCp_0+...+(n-k)Cp_k+...+(n-1)Cp_1 \ll C$, on retrouve $C_{1n} \approx C/n$.

Il est donc important de réduire les capacités parasites du point chaud. Celles du point froid n'ont que peu d'influence.

Considérons le cas où n=100, E=30kV (300V par étage en nominal). C=10nF, $C_1=C_2=...=C_n=C_p=1$pF. La capacité globale est alors :

$$C_g = \frac{C}{n} \times \frac{C + \frac{n(n+1)}{2} C_p}{C + (\frac{n^2(n-1)}{2} - \frac{n(2n+1)(n+1)}{6}) C_p} = 128\text{pF} \text{ (au lieu de 100pF).}$$

Le temps d'ouverture est alors $t_{off} = \frac{C_g E}{I_0}$.

Le composant du point chaud aura alors une tension $V_n = \frac{I_0 t_{off}}{C} = \frac{C_g}{C} E = 385\text{V}$.

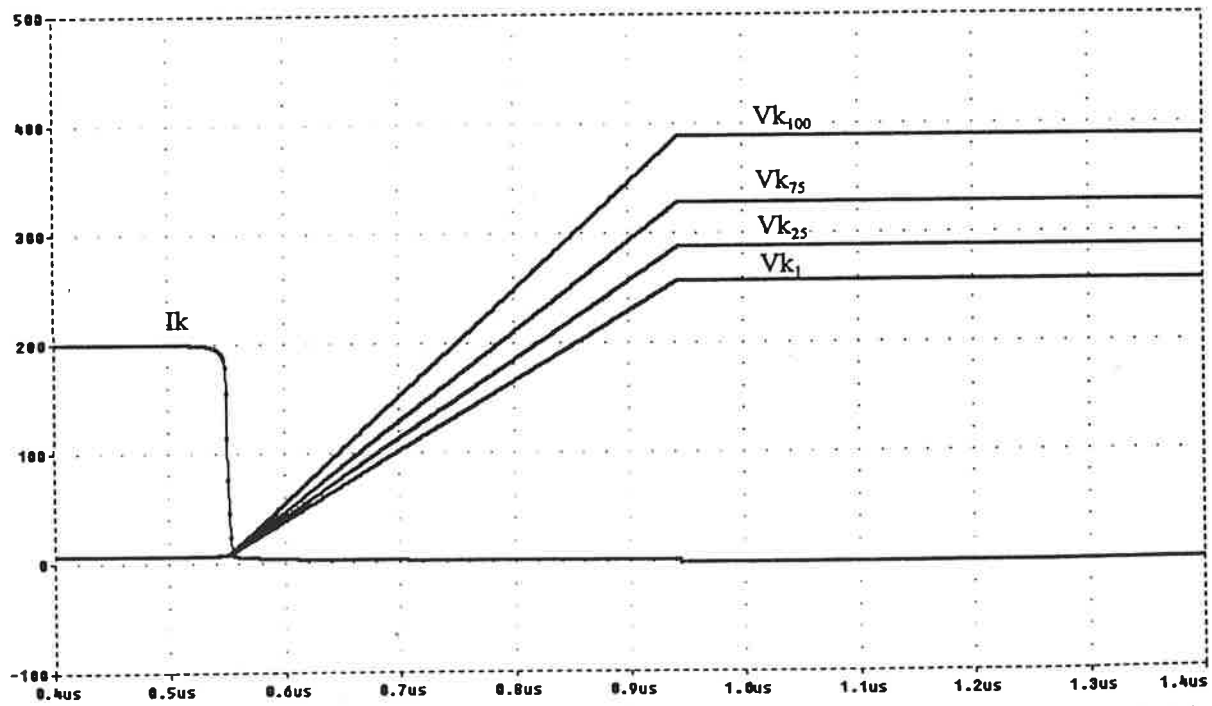


Figure V-18 : Ouverture de 100 Mos en série. Chaque étage a une capacité d'aide de 10nF et une capacité parasite de 1pF.

Considérons maintenant la distribution suivante de capacités parasites :
Pour les étages 1 à 25 : $C_1=...=C_{25}=1pF$.
Pour les étages 26 à 50 : $C_{25}=...=C_{50}=0,25pF$.
Pour les étages 51 à 75 : $C_{50}=...=C_{75}=0,15pF$.
Pour les étages 76 à 100 : $C_{75}=...=C_{100}=0,1pF$.

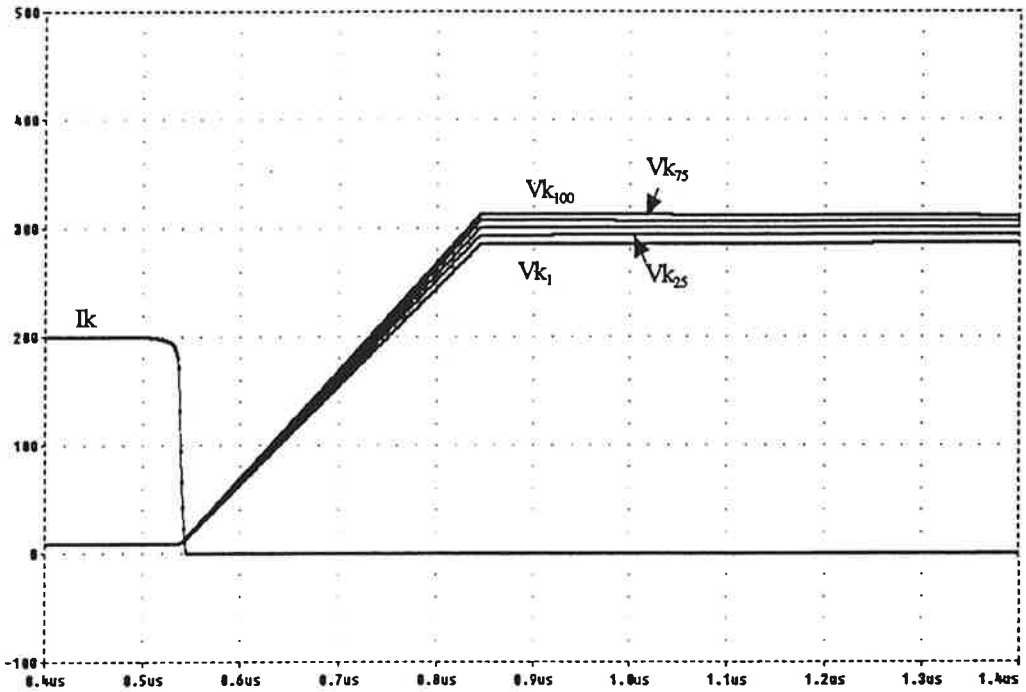


Figure V-19 : Ouverture de 100 MOS en série. Les capacités respectent le critère $nCp_0+...+(n-k)Cp_k+...+(n-1)Cp_1=10\%C$.

Cette exemple montre bien l'influence prédominante des capacités du point chaud. On retrouve le critère sur les valeurs tolérables des capacités parasites annoncé au chapitre précédent, à savoir : $nCp_0+...+(n-k)Cp_k+...+(n-1)Cp_1<<C$.

Les capacités parasites augmentent l'aide et favorisent donc le fonctionnement en commutation douce.

V.4. CONCLUSION

A la fermeture commandée, les capacités parasites peuvent être la cause d'importants courants parasites. Pour limiter ces problèmes, il faut répartir l'inductance d'aide.

A l'ouverture et dans les phases résonnantes, les capacités parasites avec l'environnement peuvent causer des déséquilibres en tension, et modifier les temps de commutation et de résonance. Il faut alors réduire la valeur de ces capacités de sorte que :

$nCp_0+...+(n-k)Cp_k+...+(n-1)Cp_1<<C$, où C est la capacité (d'aide ou de résonance) d'un étage.

A la fermeture, les capacités parasites génèrent des pertes. La répartition des inductances, en limitant les courants parasites, limite ces pertes, et permet de rester en commutation douce. A l'ouverture, les capacités parasites s'ajoutent aux capacités d'aide et favorisent donc la commutation douce.

VI. CONCLUSION

Les études présentées dans cette première partie ont montré deux points importants :

- Pour les structures commandées à l'amorçage, il est impératif, lorsque l'on monte en tension, de répartir l'aide inductive pour limiter les courants parasites liés aux capacités parasites avec l'environnement, et pour garantir la fermeture douce de tous les étages.

- Pour des structures commandées au blocage, il est impératif de répartir la capacité d'aide pour garantir la commutation douce de tous les étages et améliorer le partage de la tension entre les étages.

Ceci signifie que, pour garantir la commutation douce de tous les étages connectés en série, il faut répartir :
- L'inductance d'aide d'un interrupteur commutant au zéro de courant.
- La capacité d'aide d'un interrupteur commutant au zéro de tension.
- L'inductance et la capacité d'aide d'un interrupteur deux segments sans pertes de commutation.

Pour favoriser le partage des tensions, l'utilisation d'une capacité en parallèle sur les étages est toute indiquée. Les structures ZV ont de ce point de vue un avantage : l'utilisation de la capacité d'aide répartie garantit un partage relativement équilibré de la tension, tandis que l'amorçage à tension nulle élimine naturellement les problèmes de courants parasites. Néanmoins, il est également possible, pour certains interrupteurs commandés à l'amorçage, de répartir la capacité. Ces structures ont alors leurs capacités et leurs inductances réparties. Pour certaines structures, cela s'accompagne de l'individualisation des résonances autour de chaque étage. La particularité de ce type de structure est que les déséquilibres d'un cycle de commutation se répercutent sur les cycles suivants.

En ce qui concerne les capacités parasites avec l'environnement, on peut réduire fortement leurs effets notamment lors des phases d'amorçage commandé. Néanmoins, il faut veiller à ce qu'elles n'interfèrent pas trop avec les capacités résonnantes des différents étages lors des phases d'ouverture et de résonance. Des capacités résonnantes de fortes valeurs sont alors souhaitables.

Nous venons de voir un certain nombre d'éléments favorisant l'assemblage en série des semi-conducteurs en commutation douce. Il s'agit désormais de trouver des structures permettant de mettre en œuvre ces principes. C'est ce que nous verrons, dans le cadre des hacheurs, dans la seconde partie de ce mémoire.

REFERENCES BIBLIOGRAPHIQUES

Première partie

[1] Y. Chéron, H. Foch, J. Salesses, « Study of a resonant converter using power transistors in a 25kW X-rays tube power supply », IEEE PESC Proceedings, 1985.

[2] J. M. Andrejak, J.P. Arches, P.C. Cabaleiro, « La mise en série des transistors de puissance, présentation d'un hacheur 200kW-4kV », Electronique de puissance n°10, 1985.

[3] P.Estop, P. Carrère, S. Cazabat, J.P. Lavieville, P. Nogaret « Montée en tension des convertisseurs à IGBT », EPF'96 Proceedings, Grenoble 1996.

[4] W. Melhem, F. Forest, S. Cazabat, J. Gonzalez, J. Courault, H. Pouliquen, « Convertisseur à IGBT de forte puissance à commutation quasi résonantes », EPF'96 Proceedings, Grenoble 1996.

[5] Y. Chéron, « La commutation douce dans la conversion statique de l'énergie électrique », Editions Lavoisiers Techniques et Documentations, 1989.

[6] B. Dhalluin, « Prise en compte des mécanismes de commutation dans les simulateurs d'électronique de puissance », Thèse soutenue le 13-11-94 à Montpellier II.

[7] D. Chatroux, D. Lafore, « Interrupteurs rapides haute tension, application dans le domaine nucléaire », EPF'96 Proceedings, 16-18 Décembre 1996, Grenoble.

[8] R. Guidini, « Interrupteurs rapides haute tension réalisés par mise en série de composants semi-conducteurs pour convertisseurs de forte puissance », Thèse soutenue le 13 Janvier 1995 à Montpellier II.

[9] D. Dixneuf, D. Ferrer, « Mise en série des IGBTs de puissance dans les convertisseurs moyenne fréquence », EPF 90, Toulouse 10-12 Octobre 1990.

[10] A. Merazga, « Mise en série des MOS-Controlled Thyristors », JCGE, 1-3 Avril 1996, Lyon.

[11] G. L. Bredenkamp, J.J. Nel, D.J. Mulder, « Transient voltage sharing in series coupled high voltage switches », Pulse Power Conference proceedings, San Diego, California, 16-17 June 1991.

[12] H. Foch, T. Meynard, R. Arches, M. Metz, « Etude comparative de techniques de mises en série dans les convertisseurs alimentés en haute tension », EPF 92, Marseille, 18-20 Novembre 1992.

[13] P. de Boisriou, « Amplificateur 1.5 MW à IGBT », Proceedings de EPF 92, 18-20 Novembre 1992, Marseille.

[14] P. Carrere, « Etude et réalisation des convertisseurs multicellulaires série à IGBT - Equilibrage des condensateurs flottants », Thèse soutenue le10-10-96 à Toulouse.

[15] L. Prisse, « Etude, conception et mise en œuvre de convertisseurs multicellulaires série à IGBT », Thèse soutenue le 7 -12 -95 à Toulouse.

[16] G. Coquery, R. Lallemand, P. Caroff, L. Lafon, A. Le Du, M. Stephani, « Mise en série des thyristors GTO pour les applications très haute tension, évaluation expérimentale sur une maquette 6 GTO-12kV-3kA », EPF'96 Proceedings, 16-18 Décembre 1996, Grenoble.

[16bis] Y. Lauzenaz, « Etude de la fiabilité des mises en série de comosants MOSFETS », rapport de DEA CEGEMA/ESIM 1997.

[17] P. K. Steimer, H. Grüning, J. Werninger, « The IGCT - the key technology for low cost, high reliable high power converters with series connected turn off devices », EPE'97 proceedings, vol 1, Trondheim.

[18] T.A. Meynard, « Commutation douce appliquée aux alimentations à découpage », Thèse soutenue le 06/10/1988 à Toulouse.

[19] Guichao Hua and Fred C. Lee, « Soft switching PWM techniques and their applications », EPE 1993 proceedings, Brighton.

[20] Avelar, Henrique José & Cortizo, Porfirio Cabaleiro, « Link DC resonant converter without overvoltage : study of a buck converter », EPE Proceedings, 1991.

[21] K. Tanigushi, T. Morizane, N. Kimura, Hyun-Woo Lee, « A high-power-factor buck converter with soft-switching operation », EPE'97 proceedings, vol 4.

[22] J.Antonio Lambert, J.Batista Vieira, L. Carlos de Freitas, L. dos Reis Barbosa, V. José Farias, « A boost PWM soft-single-switched converter with low voltage and current stresses », IEEE transactions on power electronics, vol 13, n°1, January 1998.

[23] J.M. Li, Habilitation à diriger des recherches, soutenue le 2/04/98 à l'université de Aix-Marseille.

[24] A. Claudio Sanchez, « Etude comportementale des IGBT dans les divers modes de commutation », thèse soutenue le 17/11/95 à Grenoble.

[25] M. Pierron, C. Glaize, « Amélioration de la répartition des courants haute fréquence, de la compatibilité électromagnétique et de la dissipation thermique par une nouvelle implantation des composants passifs et actifs », EPF'92 Proceedings, Marseille, 18-20 Novembre 1992.

DEUXIEME PARTIE : APPLICATION DE LA MISE EN SERIE DANS DES CONVERTISSEURS DC/DC FONCTIONNANT EN COMMUTATION DOUCE

INTRODUCTION

Dans la première partie de ce mémoire, nous avons défini des règles de réalisation d'interrupteurs haute tension fonctionnant en commutation douce. Nous allons maintenant voir comment mettre en œuvre ces principes dans le cadre de la conversion DC/DC.

Dans le premier chapitre de ce mémoire, nous verrons des aspects généraux concernant les convertisseurs haute tension utilisant la mise en série : réalisation des éléments de filtrage, commande des interrupteurs, refroidissement.

Le second chapitre étudie différentes structures de hacheurs abaisseurs permettant de faire ressortir deux structures particulièrement adaptées à la mise en série. Ces deux structures font l'objet des deux parties suivantes.

I. ENVIRONNEMENT DES COMMUTATEURS HAUTE TENSION

Pour mettre en œuvre les commutateurs haute tension, plusieurs points sont à traiter :
- Autres éléments du convertisseur (diode de roue libre, inductances et capacités de filtrage,..).
- Commande des interrupteurs.
- Refroidissement et mécanique.

I.1. AUTRES ELEMENTS DU CONVERTISSEUR

I.1.1. Eléments de filtrage

I.1.1.1.Inductance

La réalisation de convertisseurs haute tension nécessite des inductances de forte valeur, ayant un nombre de spires important, tout en assurant l'isolement entre les spires, et en limitant la capacité parasite de l'inductance. Tous ces points sont à priori contradictoires, aussi la solution consistant à réaliser une inductance unique, ou encore un faible nombre d'inductances, est le plus souvent délicate.

Une solution plus avantageuse consiste à mettre un nombre important d'inductances en série [1]. Chaque élément possède un nombre raisonnable de spires, limitant les problèmes de capacité parasite, et est soumis à une tension modérée réduisant ainsi les problèmes d'isolement. Il s'agit d'une réalisation « répartie » de l'inductance.

Considérons une inductance élémentaire de valeur L ayant une capacité parasite C_L. L'inductance globale réalisée par mise en série de n éléments a une valeur nL et une capacité C_L/n. On conserve alors les performances d'une inductance élémentaire en basse tension. On peut réduire la capacité parasite d'une inductance élémentaire en soignant le bobinage [2] :

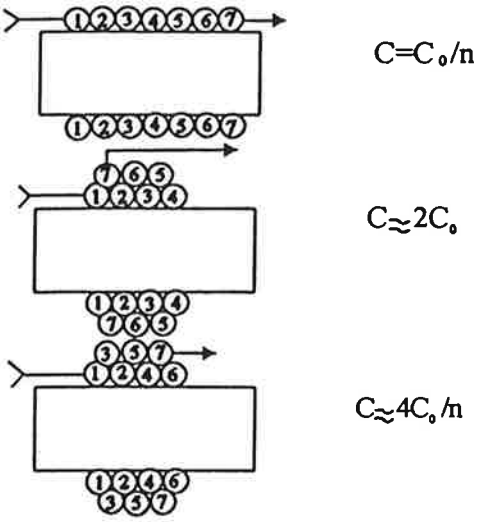


Figure I-1: Différents bobinages et valeur des capacités parasites correspondantes [2].

Un autre avantage est de faciliter la réalisation : on peut réaliser l'inductance sur circuit imprimé, en utilisant des carcasses de type ETD49 par exemple.

Enfin, cela favorise la reproductibilité entre les maquettes basse tension et les prototypes.

I.1.1.2.Capacité

Pour le filtrage, deux solutions sont envisageables :
- Mise en matrice d'un nombre important de capacités basse ou moyenne tension.
- Utilisation de céramiques haute tension.

La mise en matrice de capacités basse tension, (par exemple capacités polyester, 500V), permet de réaliser une capacité de filtrage à faible coût, et dont le montage mécanique est aisé (utilisation de circuit imprimé). Cette solution est également avantageuse si la capacité est soumise à un courant efficace non négligeable : en effet, les pertes seront alors réparties sur une surface importante (l'ensemble des capacités de la matrice), limitant les problèmes thermiques associés.

Une autre solution consiste à utiliser un nombre restreint de capacités céramiques haute tension. Par rapport à la solution précédente, le montage mécanique est plus complexe, et les pertes concentrées sur un faible nombre d'éléments. Par contre, on obtient un gain conséquent au niveau du volume.

I.1.2. Diode

Pour réaliser des diodes haute tension rapides, la mise en série de diodes est toute indiquée. En statique comme en dynamique, des déséquilibres en tension importants peuvent survenir, de sorte que certaines diodes atteignent leur régime d'avalanche. Deux solutions sont alors utilisables :

- Utiliser un système d'équilibrage des tensions statique et dynamique.
- Utiliser des diodes ayant une bonne tenue en avalanche.

Le laboratoire s'est tourné vers la deuxième solution, qui permet de mettre les diodes directement en série sans dispositif annexe. Pour cela, des études de caractérisation en avalanche ont été réalisées [3] : les diodes retenues acceptent, en régime d'avalanche, un courant égal à leur courant direct pendant 2µs au moins. Ce temps reste largement supérieur au temps d'ouverture de l'ensemble des diodes en série.

I.2. COMMANDE

Dans la mise en série, un des principaux problèmes technologiques revient à commander les différents étages de façon isolée. Nous nous intéresserons dans ce chapitre au cas des commandes synchrones. Deux types de transmission d'ordre isolés sont utilisables :
- transmission optique.
- transmission magnétique.

La transmission par fibre optique est mal adaptée à une commande synchrone et à un nombre important d'étages (nombre de fibres). En effet, les ordres de commande sont générés individuellement et peuvent conduire à des décalages non négligeables. Par ailleurs, un nombre important d'étages implique alors un nombre important de fibres optiques, et donc une connectique complexe.

La transmission avec isolation magnétique (transformateur d'impulsions) est mieux adaptée à la commande synchrone : les ordres sont reçus de façon quasi synchrone sur les primaires des transformateurs. Par ailleurs, la connectique peut être simplifiée dans la mesure où on utilise un câble de commande qui passe dans tous les tores.

Trois points sont cruciaux :
- Connectique simple (on veut commander jusqu'à 200 étages).
- Réduction de la capacité parasite par rapport à l'environnement (cf. première partie, IV).
- Isolement haute tension (environ 100kV).

I.2.1. Commande rapprochée

Pour simplifier la connectique de la commande, une solution utilisant un câble unique est avantageuse. Il faut générer sur les composants des ordres de commande « on » et « off » de plusieurs µs à une fréquence de quelques dizaines de kHz.

L'induction de saturation des transformateurs toriques limite la durée des impulsions à quelques centaines de ns si l'on veut un encombrement réduit. Ainsi, pour une tension de commande de 20V, un tore FT25 de section 50mm², une spire et une induction de 0,3T, on obtient un temps maximum de :

$$t = \frac{\hat{B}nS}{E} = \frac{0.3 \times 1 \times 50.10^{-6}}{20} = 750ns.$$

Il est alors nécessaire de réaliser une commande rapprochée permettant de mémoriser les impulsions issues du transformateur d'impulsions.

Le schéma de principe de la commande rapprochée utilisée est présenté figure I-2.

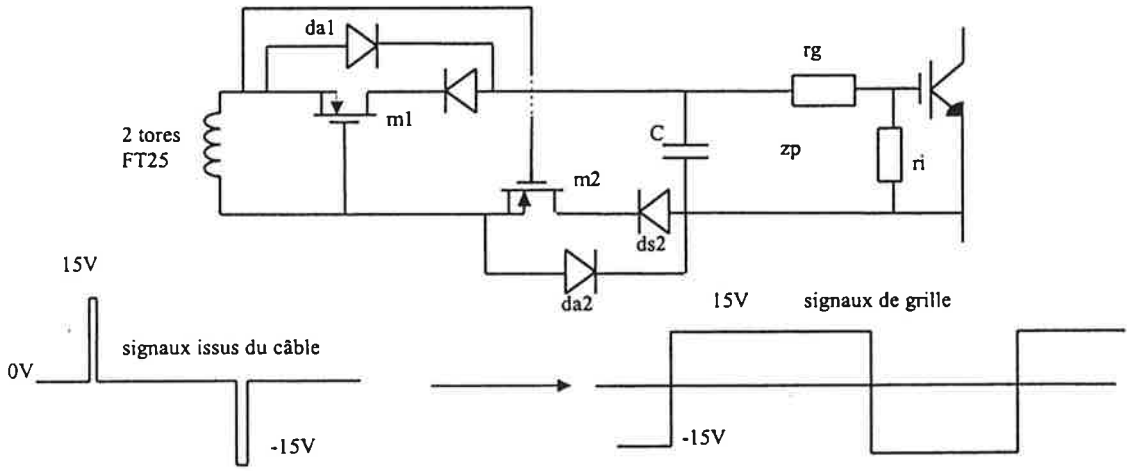
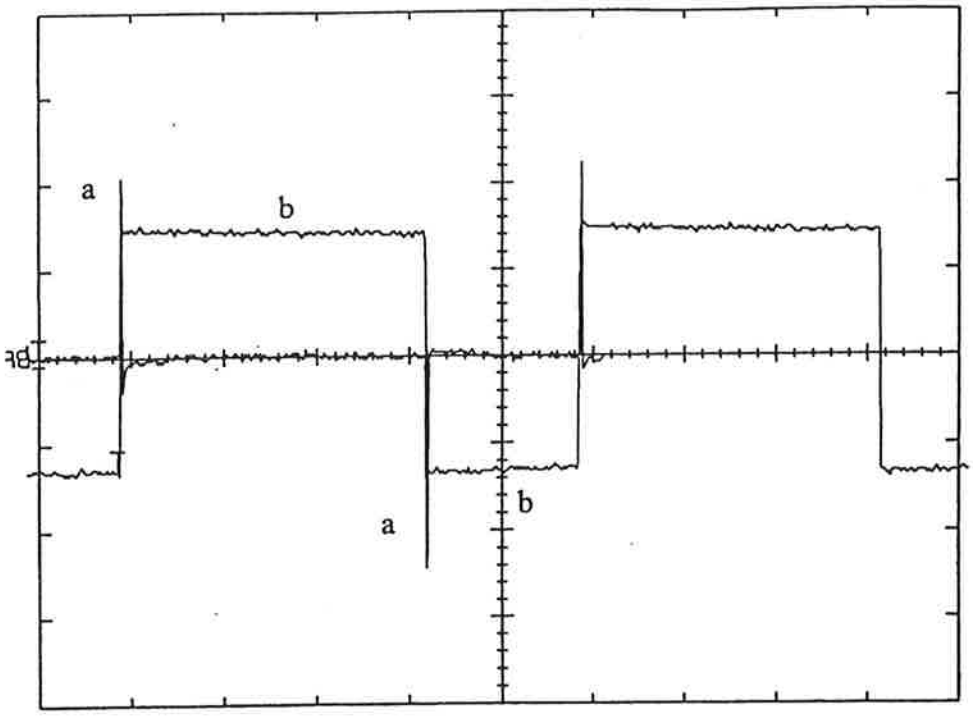


Figure I-2 : Schéma de commande.

Lorsqu'un signal positif arrive au secondaire du tore, il met en conduction le MOS m2 et la diode da1. La capacité C est chargée à environ 15V. Lorsque le signal dans le câble devient nul, m2 et da1 se bloquent, et C reste chargée à 15V. Lorsque le signal dans le câble est égal à -15V, m1 et da2 entrent en conduction, forçant C à -15V.

Les diodes ds1 et ds2, en série avec les MOS, permettent d'effacer les problèmes de recouvrement des diodes intrinsèques de m1 et m2. Lorsque la tension dans le câble chute à zéro, le blocage du circuit est alors suffisamment rapide pour éviter une chute de tension trop importante sur C.

L'oscillogramme I-1 présente les tensions au secondaire d'un tore et sur la grille d'un IGBT.



Oscillogramme I-1 : Commande rapprochée a) au secondaire du tore b) sur la grille de l'IGBT (10V/div, 10µs/div).

I.2.2. Génération des ordres de commande

Pour générer les impulsions de commande au primaire, on utilise un onduleur (figure I-3).

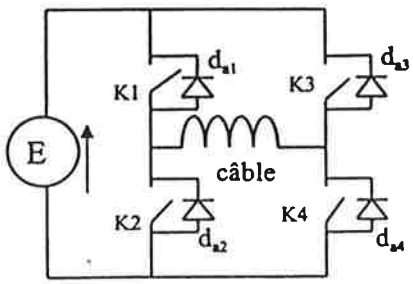


Figure I-3 : Onduleur permettant de générer les impulsions de commande dans le câble.

Lorsque l'on ferme K_1 et K_2, on impose une tension E sur le câble, c'est à dire une tension E/n sur chaque primaire des tores de commande des n étages connectés en série. On ouvre alors K_1, et l'énergie du câble se roue libre dans K_4 et Da_2. La tension est alors nulle sur les tores de commande. On ouvre alors K_4, tandis que l'on ferme K_2 puis K_3. On impose alors -E sur le câble. Il s'agit d'une commande trois niveaux.

Le chronogramme de cette séquence est présenté figure I-4.

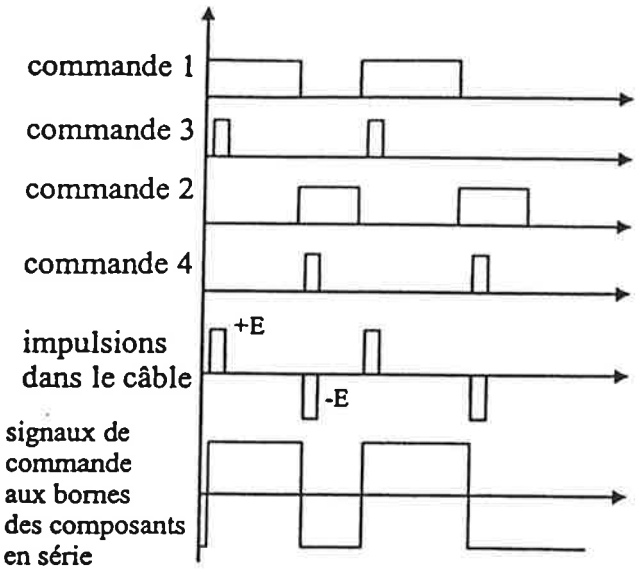
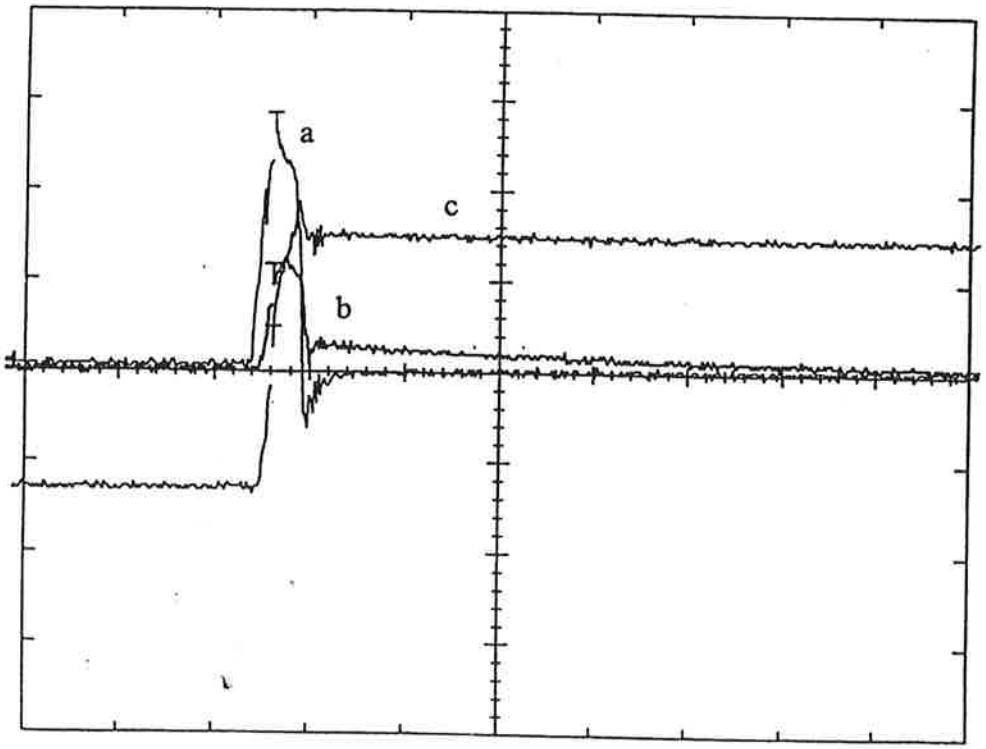


Figure I-4: Séquence de commande des interrupteurs de l'onduleur de commande.

Avec un nombre d'étages élevé (100 à 200), il s'agit d'un onduleur travaillant avec une tension de plusieurs centaines de volts.

L'oscillogramme I-2 présente le détail de la commande à l'amorçage. On observe le courant dans le câble de commande durant la charge de la grille, puis le roue librage de ce courant.



Oscillogramme I-2 : Détail de la commande on a) Tension aux bornes du secondaire du tore b) Courant dans le câble de commande c) Tension de grille de l'IGBT (10V/div, 0,4A/div, 500ns/div).

I.2.3. Transformateur d'impulsion

Le transformateur d'impulsions transmet les signaux de commande issus de l'onduleur jusqu'aux commandes rapprochées tout en assurant l'isolation. Sa réalisation est primordiale en ce qui concerne les fonctions isolation et réduction de la capacité parasite des étages par rapport à l'environnement.

I.2.3.1.Isolation directe

La première structure est présentée figure I-5.

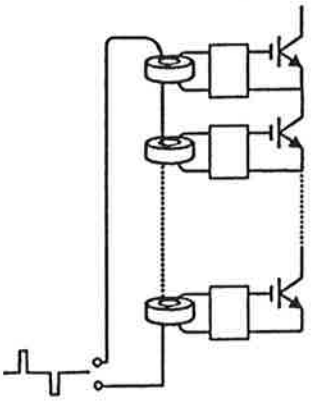


Figure I-5 : Transformateur d'impulsions direct.

Cette structure, la plus simple, est adaptée à un faible nombre d'étages. Par contre, elle est peu performante au regard de l'isolation, assurée par un unique câble. L'épaisseur de son isolant doit donc être adaptée à la tension E supportée par le macrointerrupteur. Pour des tensions d'isolation élevée, cela peut obliger à utiliser des tores de commande ayant un diamètre intérieur élevé.

Un autre problème de cette structure est que toutes les capacités parasites sont identiques et égales à C_0. La figure I-6 présente une modélisation de cette capacité. Celle-ci est de l'ordre du pF [1].

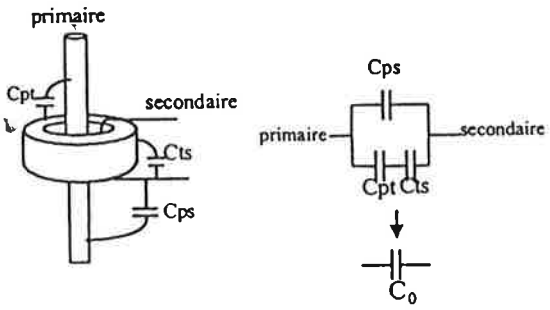


Figure I-6 : Capacité parasite primaire secondaire [1].

I.2.3.2.Isolation cascadée

Pour résoudre de façon plus astucieuse le problème de l'isolation, une solution consiste à cascader les tores [4] (figure I-7).

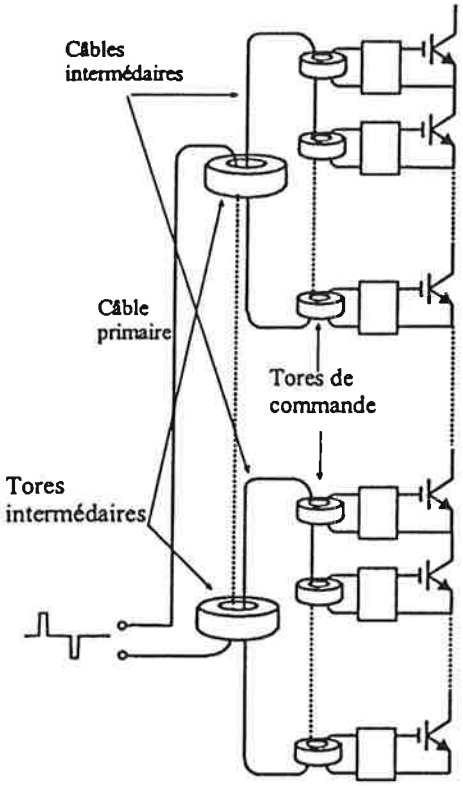


Figure I-7 : Transformateur d'impulsions à tores cascadés.

Dans cette configuration, le câble primaire supporte la tension d'isolation. Son épaisseur d'isolant est importante, et il traverse des tores intermédiaires de diamètre adéquat (FT40, FT63). Des câbles intermédiaires, de plus faible épaisseur, traversent ces tores intermédiaires ainsi que les tores des commandes des m étages qu'ils pilotent.

On résout ainsi le problème de la taille du câble. Par ailleurs, l'âme des câbles intermédiaires est référencée au point milieu du groupe de m étages qu'ils commandent. Ce groupe d'étages en question commute une tension E/m, et l'isolant du câble intermédiaire n'a alors plus qu'à tenir une tension E/2m.

La capacité parasite est égale, pour chaque étage, à la capacité parasite C_i entre le câble primaire et un câble intermédiaire.

Cette configuration résout avantageusement le problème de l'isolation. Néanmoins, il est nécessaire de réduire les capacités parasites avec l'environnement : pour cela, une solution avantageuse consiste à chaîner les tores intermédiaires les uns avec les autres (cf figure I-8), au lieu de les piloter tous directement par le câble primaire.

I.2.3.3.Isolation chaînée

Dans cette solution, le câble primaire, qui est relié à l'onduleur, traverse le tore intermédiaire TI_1. Ce tore est lui même couplé au tore TI_2, lequel est couplé à TI_3 , ... Chaque tore Ti_k est ainsi relié à TI_{k-1} et TI_{k+1} . La capacité parasite du groupe d'étage k (>1) est alors C_0 en série avec $C_1/(k-1)$. Ce système permet ainsi de réduire fortement la capacité parasite de la commande des étages critiques, c'est à dire ceux du point chaud.

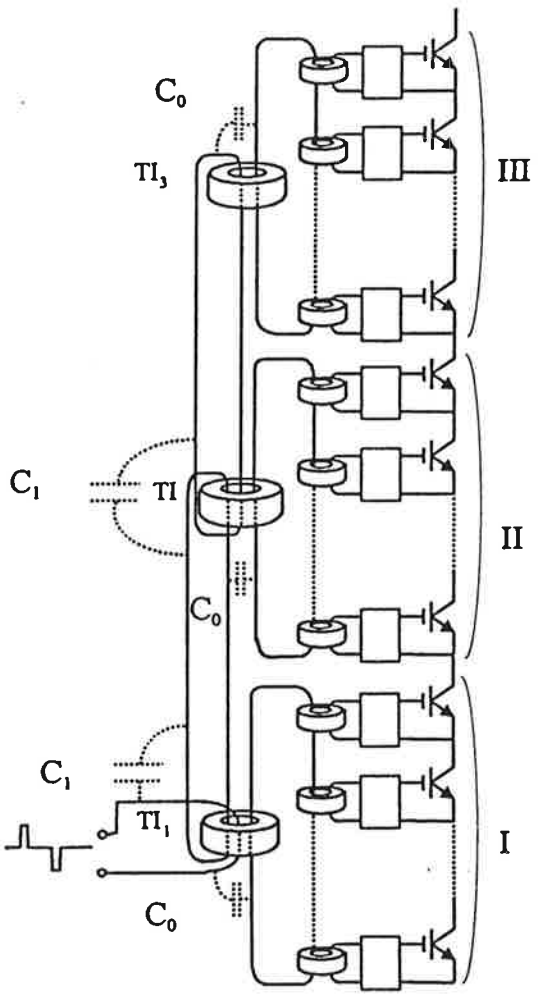


Figure I-8 : Transformateur d'impulsions à tores chaînés. 3 tores sont chaînés sur l'exemple présent.

Sur l'exemple de la figure I-8, les étages du groupe :
- I (pilotés par TI_1) ont une capacité parasite par rapport à la terre due à la commande C_0.
- II (pilotés par TI_2) ont une capacité $\frac{C_0 C_1}{C_0 + C_1}$.
- III (pilotés par TI_3) ont une capacité $\frac{C_0 (C_1 / 2)}{C_0 + (C_1 / 2)}$.

La limitation de ce système vient du fait que les temps de propagation sont différents. Les étages du groupe III sont alors commandés en retard sur les autres. Un compromis doit alors intervenir entre un nombre de tores chaînés important qui diminue les capacités parasites du point chaud, et la synchronisation des ordres qui limite le nombre de tores chaînés.

I.3. REFROIDISSEMENT ET MECANIQUE

En haute tension, le refroidissement se heurte à deux problèmes : l'isolation diélectrique, tout d'abord, et, dans un deuxième temps, les capacités parasites avec l'environnement, qui sont intimement fonction de la géométrie globale.

I.3.1. Refroidissement

Le refroidissement par l'huile offre deux avantages essentiels en haute tension : l'efficacité d'échange thermique, et une isolation diélectrique améliorée par rapport à l'air. Dans cette solution, l'huile circule dans une cuve et est refroidie par un échangeur.

A l'intérieur de la cuve, le contact thermique entre les différents composants et l'huile est de bonne qualité si la circulation est correctement étudiée. Le refroidissement des semi-conducteurs s'opère par l'intermédiaire d'un radiateur de dimension réduite qui assure le contact avec l'huile, et favorise la limitation des capacités parasites avec l'environnement.

I.3.2. Mécanique

Les interrupteurs, mis en série, sont sur des cartes elles-mêmes associées en série. La disposition des cartes dans la cuve à huile est primordiale. Comme nous l'avons vu dans la première partie, au chapitre IV, les capacités du point chaud doivent être réduites. Celles du point froid sont beaucoup moins critiques.

Par capacité parasite avec l'environnement, il faut entendre capacité par rapport aux parois de la cuve. Les cartes proches de la paroi ont naturellement une capacité parasite non négligeable, par contre, celles situées au centre de la cuve bénéficient d'un écran fourni par les autres cartes : en effet, les surfaces en regard entre les cartes du milieu et les parois de la cuve sont réduites. Leur capacité parasite est ainsi fortement réduite.

La disposition mécanique des cartes doit alors être faite de la façon suivante : les cartes proches du point froid doivent être placées près des parois. Au fur et à mesure que l'on se rapproche du point chaud, il faut que les cartes se rapprochent du centre de la cuve.

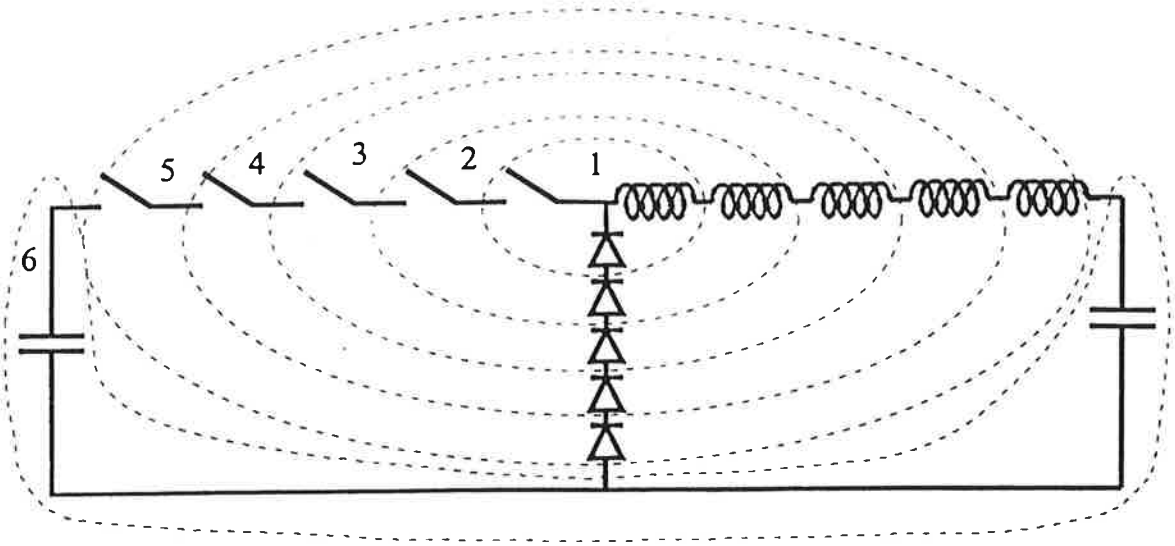


Figure I-9 : Placement des éléments du convertisseur dans la cuve à huile.

Dans l'exemple de la figure I-9 Les composants des zones 5 et 6 sont les plus proches des parois. Lorsque l'on se rapproche de la zone 1, on se rapproche également du centre de la cuve.

I.4. CONCLUSION

Dans cette partie nous avons répertorié les éléments permettant de mettre en place des convertisseurs haute tension.

La réduction des capacités parasites des étages du point chaud doit s'opérer à deux niveaux :
- Commande, par une réalisation adéquate du transformateur d'impulsions.
- Disposition des cartes dans la cuve.

Dans les chapitres suivants, nous nous intéresserons à l'interrupteur haute tension proprement dit.

II. ETUDE DES HACHEURS FONCTIONNANT EN COMMUTATION DOUCE

On a vu les principes de réalisation des interrupteurs dans la première partie de ce mémoire. Ce chapitre présente maintenant les hacheurs permettant de les mettre en œuvre de façon avantageuse.

De nombreuses topologies de hacheur abaisseur sont susceptibles de fonctionner en commutation douce. Les premières utilisant ce mode de commutation ont été celles à commutation forcée des thyristors, imposées par leur impossibilité de se bloquer par sa commande. Il a donc fallu, avant l'avènement du transistor bipolaire de puissance, trouver des structures de convertisseurs permettant de forcer leur ouverture par l'utilisation d'un interrupteur auxiliaire. Avec l'avènement des transistors bipolaires, puis MOS et IGBTs, les alimentations à commutation dure sont apparues. Les pertes par commutation constituant un frein à la montée en fréquence, nécessaires à la réduction de la taille et du poids des filtres et à l'amélioration de la régulation, de nombreuses recherches ont pour objet leur réduction voire leur annulation. Une voie a consisté à réduire les temps de commutation, l'autre est l'utilisation de la commutation douce, pour les annuler.

Une génération de hacheurs fonctionnant en commutation douce utilise un seul interrupteur, elle est connue sous le nom de quasi résonnante. Une seule commutation est commandée, entraînant la perte d'un degré de liberté, et la régulation s'opère par variation de la fréquence de découpage. Par ailleurs, par rapport au mode PWM, l'interrupteur principal est surchargé en courant et/ou en tension, et en général, la plage de charge est limitée.

Pour obtenir un fonctionnement en commutation douce à fréquence fixe, plusieurs solutions ont été développées. La plupart utilisent un interrupteur auxiliaire. Elles permettent, selon les cas d'avoir une plage de charge élargie, une absence de surtension ou de surintensité sur l'interrupteur principal,...

Dans la première partie de ce document, on s'intéressera au cas des structures monointerrupteurs. La seconde partie traite des topologies utilisant un interrupteur auxiliaire. Dans tous les cas, nous nous intéresserons à des structures unidirectionnelles en courant.

II.1. DEFINITION DU BESOIN

L'étude présentée dans ce mémoire a pour objectif de définir une alimentation haute tension de 50kV de sortie pour 300kW pour alimenter un canon à électrons. Traiter l'énergie au niveau de la haute tension permet de travailler à faible courant, permettant d'envisager un montage sur circuit imprimé. D'autre part, pour s'affranchir d'un transformateur haute fréquence coûteux, nous nous sommes intéressés principalement à une structure hacheur.

Les canons à électrons sont soumis à des court-circuits fréquents, car il arrive que des ions viennent polluer la tête du canon. Pour éviter de l'endommager, l'alimentation doit permettre de limiter l'énergie qu'il reçoit lors de l'apparition d'un court-circuit. Cette énergie provient de deux sources :
- secteur.
- énergie stockée dans le convertisseur.

Pour limiter les courants issus du secteur, l'utilisation d'une inductance série est avantageuse. Lors d'un court-circuit, l'augmentation du courant issu du réseau est contrôlée et les semi - conducteurs peuvent alors couper un courant raisonnable, voire même continuer à réguler à faible rapport cyclique. L'utilisation d'un hacheur abaisseur est donc intéressante, malgré la haute tension requise. L'autre avantage est de pouvoir remplacer les tétrodes actuelles ayant un prix et une durée de vie prohibitifs. Enfin, vu la puissance mise en jeu, nous choisirons une topologie sans isolement.

Le choix de l'abaisseur permet de limiter fortement l'énergie issue du réseau. Par contre, l'énergie stockée dans le convertisseur est dissipée dans la charge. Or, il faut avoir une tension précise (peu d'ondulation) pour que l'impact du faisceau soit précis, ce qui impose une fréquence de fonctionnement élevée. Une fréquence d'au moins 20kHz est suffisante.

II.2. TOPOLOGIES MONOINTERRUPTEURS

II.2.1. Interrupteurs quasi-résonnants commutant au zéro de tension

Il existe deux interrupteurs quasi-résonnants fonctionnant au zéro de tension [5], qui sont présentés figure II-1.

Ces deux interrupteurs sont commandés au blocage, et leur amorçage est spontané. Pour fonctionner en commutation douce, ces cellules doivent satisfaire la condition $I_0\sqrt{L/C} > E$. La marche à vide est alors impossible ce qui limite beaucoup leur application.

Par ailleurs, ces structures nécessitent un très fort surdimensionnement en tension de l'interrupteur. En effet, la tension $Vk_{max}=E(1+1,21\times I_{max}/I_{min})$ est, dans le meilleur des cas, de $2,21\times E$. Si, par exemple, la charge varie d'un facteur 10, le dimensionnement en tension de l'interrupteur commandable doit être prévu à $11\times E$.

Dans ces conditions, ces interrupteurs ne sont pas adaptés à la mise en série (dans le cas d'un hacheur alimenté en tension).

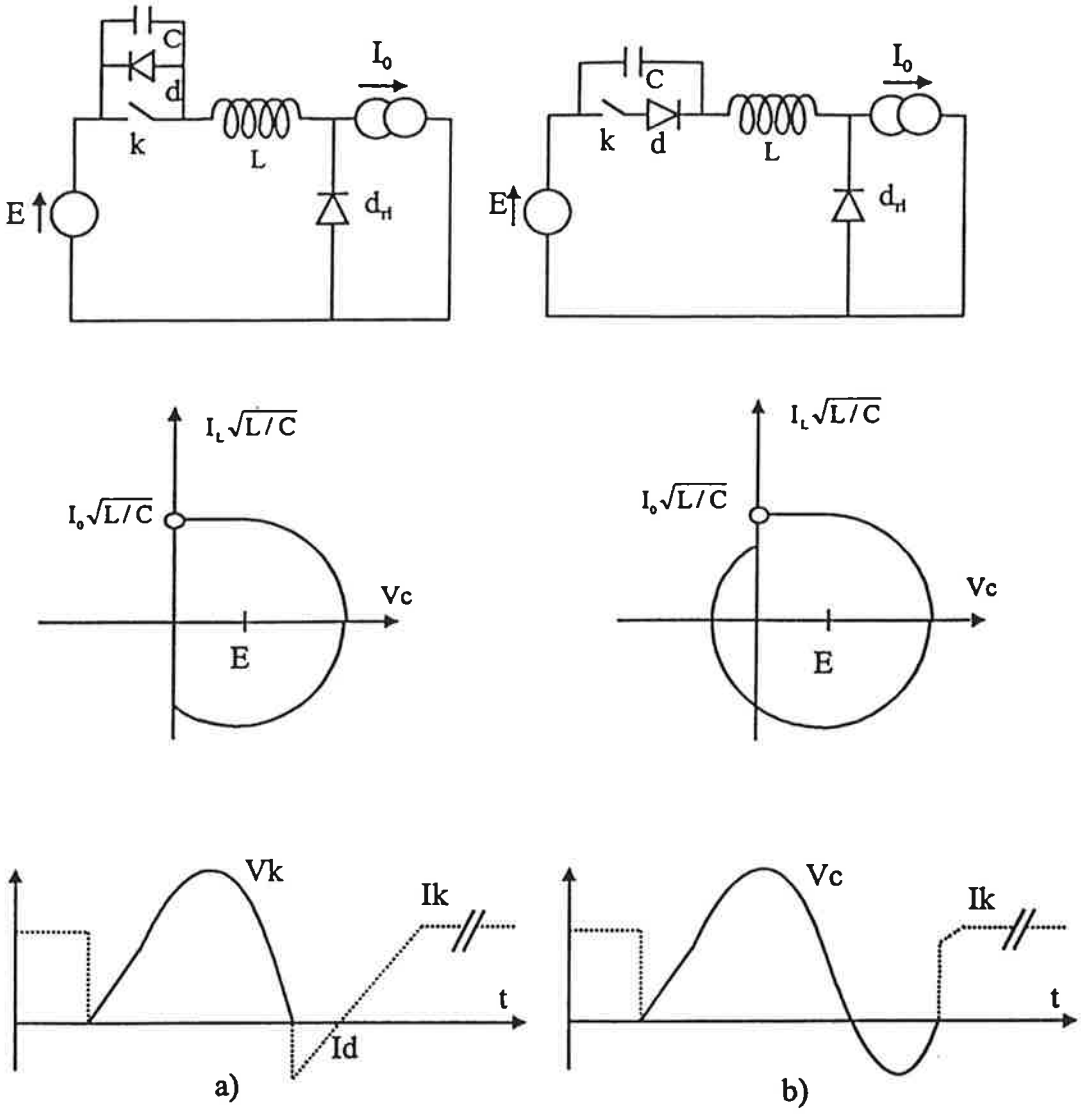


Figure II-1 : Hacheurs quasi-résonnants fonctionnant au zéro de tension.
a) Mode thyristor dual b) Mode thyristor diode dual

II.2.2.Interrupteurs quasi-résonnants commutant au zéro de courant

Il existe deux interrupteurs quasi-résonnants commutant au zéro de courant. Le thyristor et le thyristor diode [5].

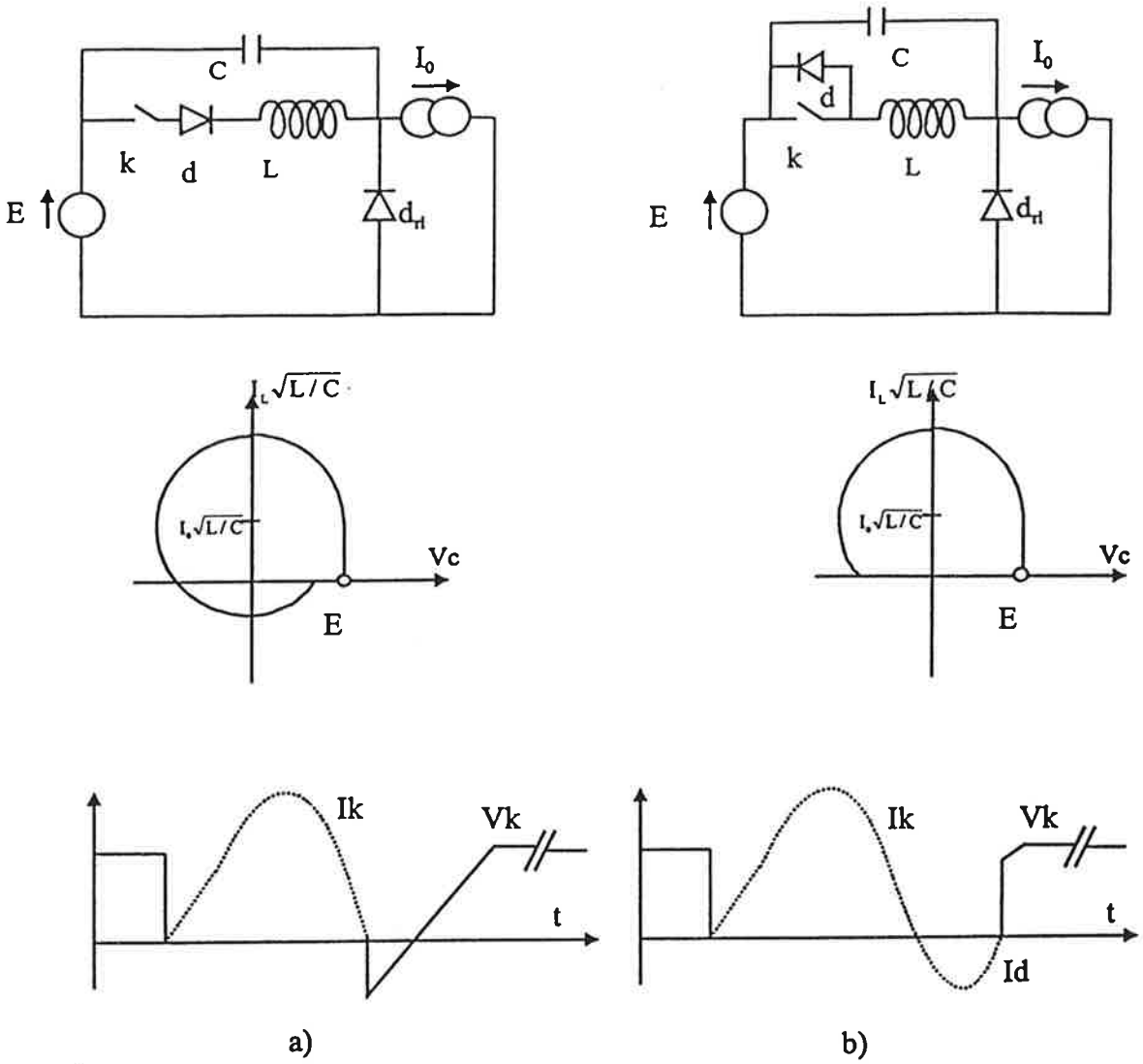


Figure II-2 : Hacheurs quasi résonnants fonctionnant au zéro de courant.
a) Mode thyristor b) Mode thyristor diode.

Ces deux interrupteurs ont un courant crête de $I_0 + E\sqrt{C/L}$.

L'avantage du mode thyristor est de ne pas imposer de surtensions sur K. Pour la mise en série, cette structure permet de répartir à la fois l'inductance et la capacité de résonance. Son principal défaut apparaît à faible charge. La dernière phase du cycle, qui permet la réinitialisation de l'interrupteur, s'opère par la charge de la capacité de résonance par le courant de sortie. Lorsque l'on se rapproche de la marche à vide, la durée de cette phase devient très importante, obligeant un fonctionnement à fréquence réduite. De façon plus générale, cette phase de charge de la capacité de résonance implique une forte dépendance entre la charge et la fréquence de commande (cf. figure II-3 a)).

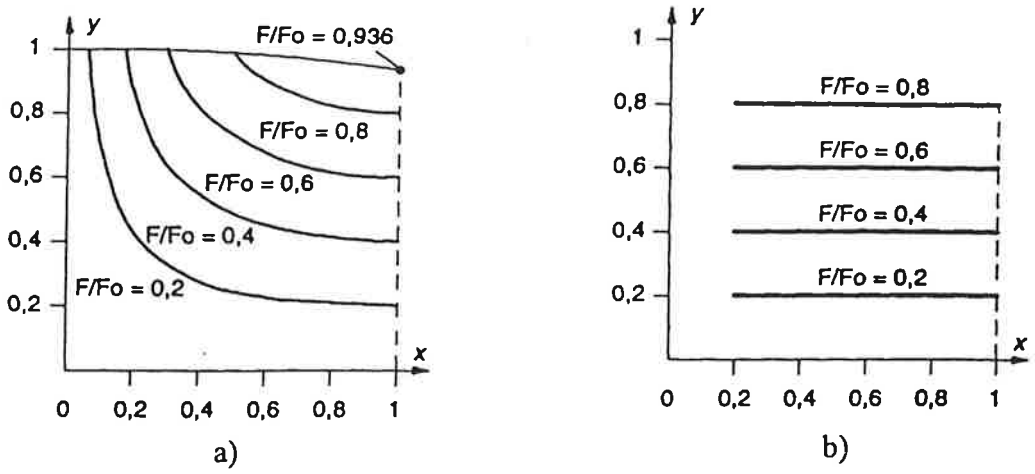


Figure II-3 : Caractéristiques de sortie des hacheurs quasi résonnants zéro courant. a) Mode thyristor b) Mode thyristor diode. [6]

Dans le mode thyristor diode, à l'inverse du mode thyristor, la phase de charge de la capacité de résonance s'opère sur une amplitude de tension diminuant avec le courant de sortie. D'où une indépendance entre le courant de sortie et la fréquence de découpage (cf. figure II-3 b)). La marche à vide est alors grandement facilitée. Au niveau de la mise en série, la répartition des inductances et capacités de résonance est possible. L'inconvénient majeur de ce type de structure vient de l'ondulation parasite liée au blocage de la diode antiparallèle. Cela oblige, si l'on n'écrête pas, à effectuer un surdimensionnement en tension de l'interrupteur d'un facteur deux environ. L'utilisation d'un écrêtage peut régler ce problème de surtension. Il ne peut être fixé trop proche de la tension E d'entrée car alors le temps d'écrêtage deviendrait trop important. On peut, par exemple, écrêter à une tension 30% au dessus de E.

II.2.3.Convertisseur multirésonnant à zéro de tension

La figure II-4 présente le hacheur multirésonnant en tension [7].

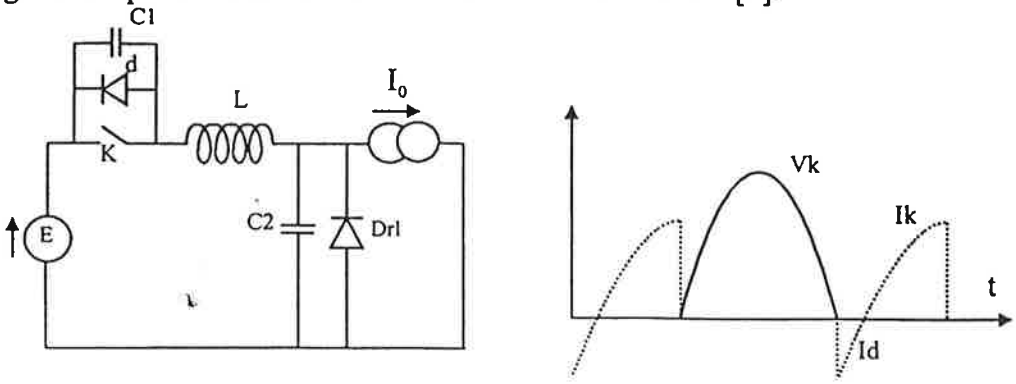


Figure II-4 : Hacheur multirésonnant.

L'avantage du hacheur multirésonnant est que les variations de fréquence sont faibles quand la tension et la charge varient. Au niveau de la mise en série, il est possible de répartir les

capacités de résonance. Mais son inconvénient vient du surdimensionnement de l'interrupteur à la fois en courant et en tension. La surcharge en tension, notamment, est pénalisante pour la mise en série.

II.2.4.Conclusion

Pour le type de hacheur qui nous intéresse tout particulièrement, seul le mode thyristor diode convient. Son inconvénient majeur vient de l'ondulation parasite qui oblige (a priori) à surdimensionner d'un facteur deux la tenue en tension de l'interrupteur de puissance. Cet inconvénient est encore plus critique dans le cas de la mise en série. Toutefois, l'utilisation d'un dispositif d'écrêtage peut réduire considérablement cette surcontrainte en tension.

II.3. TOPOLOGIES FONCTIONNANT A FREQUENCE FIXE

Ce chapitre présente les topologies hacheur fonctionnant en commutation douce à fréquence fixe. Certaines d'entre elles sont réversibles en courant. Elles ne sont pas développées ici, car elles imposent soit un nombre important d'interrupteurs [8], soit des contraintes en courant trop importantes [9][10], pour un apport limité dans le cadre de cette étude du fait de l'utilisation en mode unidirectionnel.

II.3.1.Interrupteurs dérivés des quasi résonnants

Les structures présentées en [11][12][13] dérivent de la quasi résonance monointerrupteur en rajoutant un interrupteur auxiliaire pour arrêter la phase résonnante en un point stable dont la durée est contrôlée. Ce point stable est initié par une commutation spontanée de l'interrupteur auxiliaire et se termine par sa commutation commandée.

L'article [11] décline ainsi chaque interrupteur quasi-résonnant en quatre interrupteurs utilisant un interrupteur auxiliaire (cf. figure II-5).

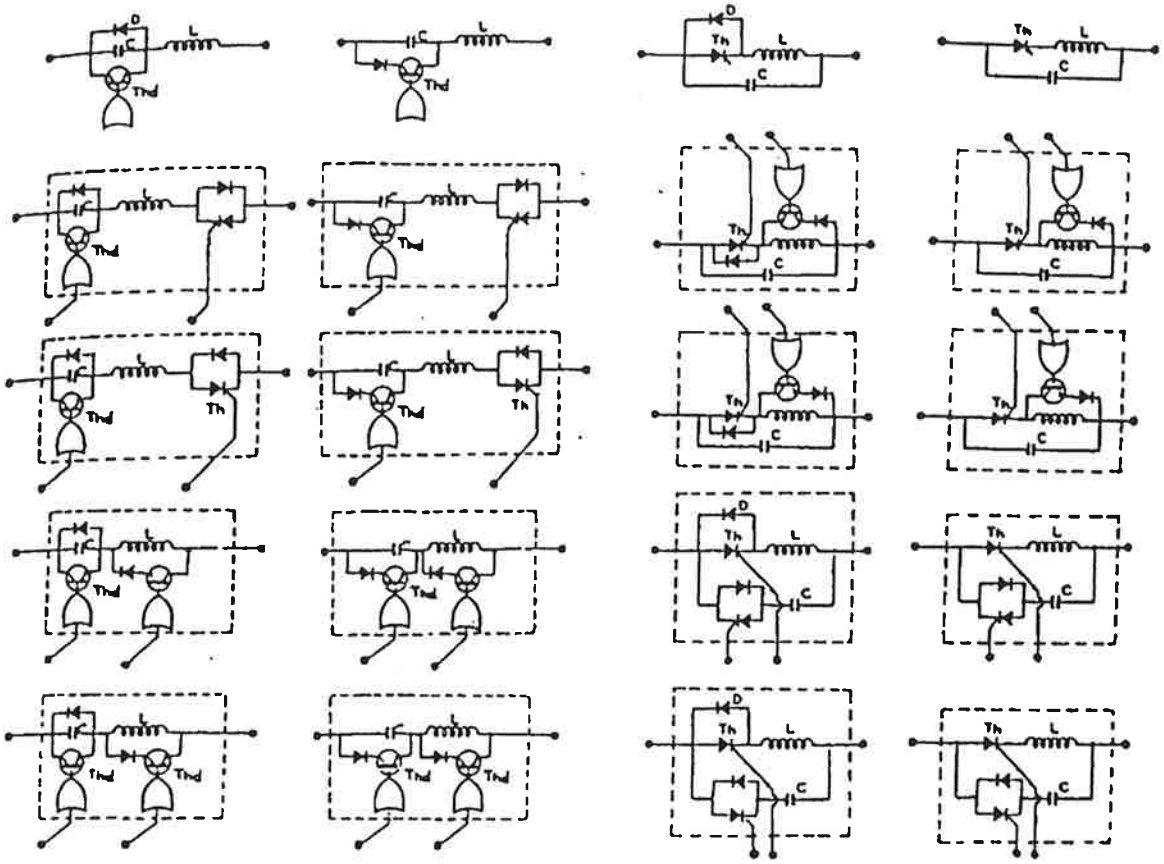


Figure II-5 : Interrupteurs PWM quasi résonnants [11]

Ces différentes solutions conservent par nature le plan de phase de l'équivalent quasi résonnant, ce qui signifie qu'elles auront les mêmes limitations au niveau de la plage de charge que leur équivalent monointerrupteur. Ainsi, dans le cas qui nous intéresse, seuls les quatre interrupteurs dérivés du thyristor diode sont utilisables [11]. Le schéma ci-dessous expose le plan de phase du mode quasi-résonnant thyristor diode. On peut voir les quatre possibilités de point stable en fonction de l'interrupteur auxiliaire.

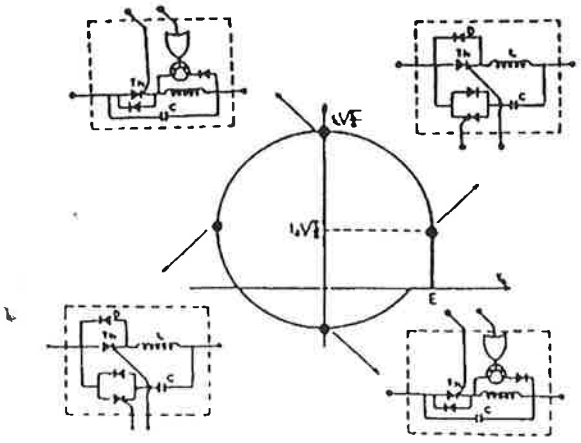
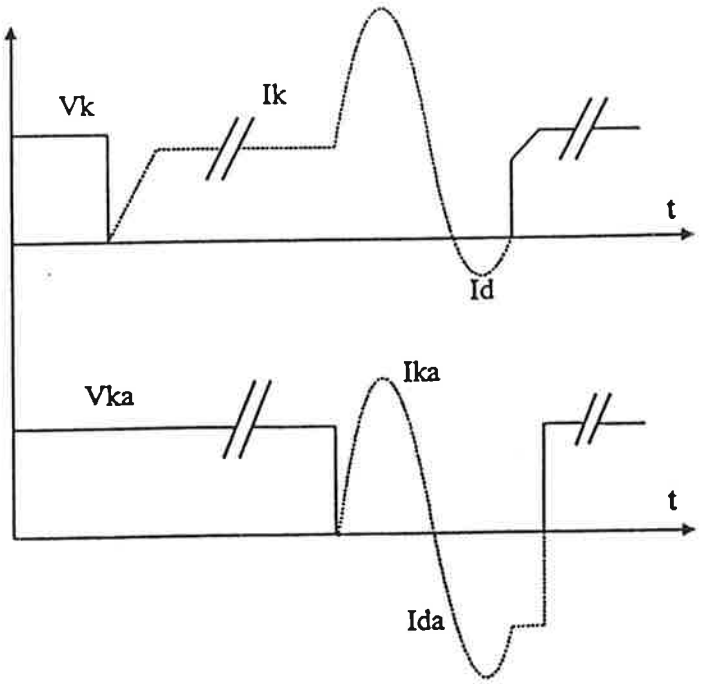


Figure II-6 : Interrupteur PWM quasi résonnant type thyristor diode [11]

Le fonctionnement de l'interrupteur présenté en haut à gauche de la figure II-6 est décrit chronogramme II-1.



Chronogramme II-1 : Formes d'ondes courant tension pour K et Ka.

Par rapport à la topologie monointerrupteur, l'avantage est de pouvoir fonctionner à fréquence constante. Par contre, au niveau de la mise en série, on ne résout pas les problèmes d'ondulation parasite en tension et de surintensité sur l'interrupteur principal. Par ailleurs, il faut rajouter un interrupteur de calibre E en tension.

Ainsi, ce mode n'est pas, pour la mise en série, intéressant si on le compare au mode monointerrupteur.

II.3.2.Topologies sans surcontrainte sur l'interrupteur principal

Une autre génération est apparue dans le but de réduire ou d'éliminer les contraintes supplémentaires sur l'interrupteur principal. L'interrupteur auxiliaire peut alors supporter une surcontrainte, mais durant un temps réduit.

II.3.2.1. Topologie quasi résonnante sans surcontrainte en courant

La thèse [14] présente évolution des interrupteurs quasi résonnants aboutissant à une solution éliminant complètement les surintensités dans les interrupteurs (cf. figure II-7).

Cette topologie est dérivée de l'interrupteur quasi résonnante thyristor diode. Lors de la phase de roue libre, le courant de sortie traverse I_L et Drl. Une disposition avantageuse des interrupteurs permet ici d'effacer les surcontraintes en courant dans l'interrupteur principal. L'interrupteur auxiliaire Ka, lui, subit un courant crête $E\sqrt{C/L} > I_0$, mais son temps de conduction est réduit.

Ce montage présente de nombreux avantages en basse et moyenne tension. Néanmoins, il n'est pas adapté à la mise en série, car il ne permet pas une répartition des éléments d'aide et de résonance.

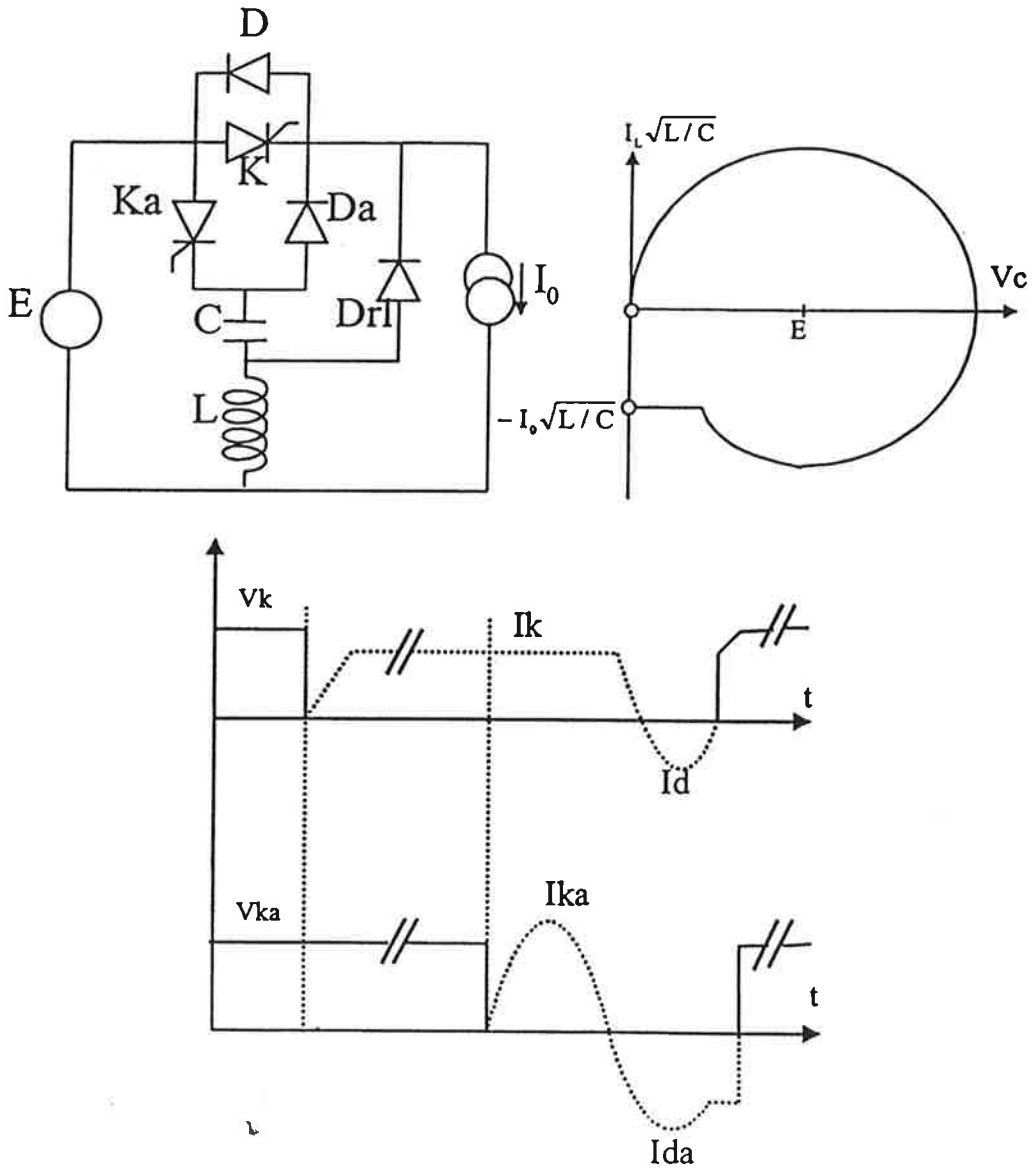


Figure II-7 : Hacheur quasi résonnant sans surcontrainte.

II.3.2.2.Zero voltage transition PWM

Un troisième type de structure, le Zero Voltage Transition PWM [15], permet de s'affranchir des contraintes de plage de charge tout en fonctionnant au zéro de tension. Son schéma en version buck est présenté figure II-8.

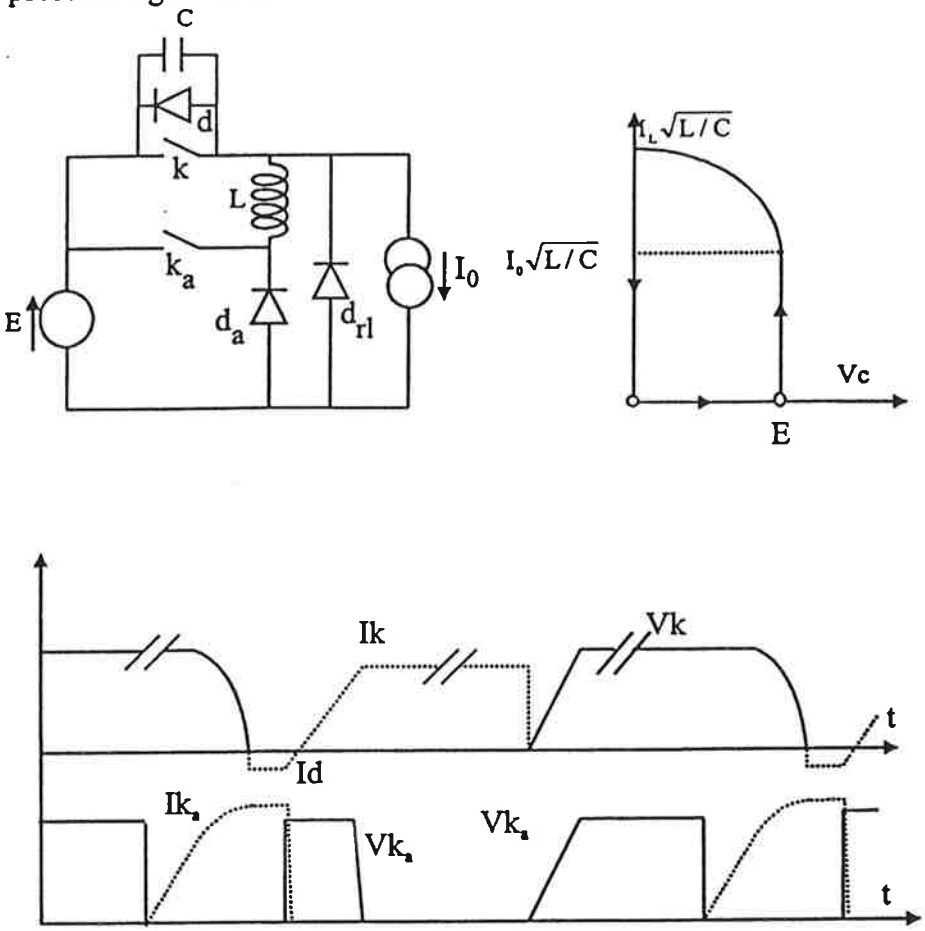


Figure II-8 : Zero voltage transition converter.

L'avantage de cette topologie est de ne pas imposer de surcontraintes sur l'interrupteur principal. L'interrupteur auxiliaire, lui, est soumis à un courant crête $I_0 + E\sqrt{C/L}$, mais son courant moyen est faible. Pour la mise en série, la répartition de la capacité d'aide est possible sur K.

Par contre, deux problèmes se posent sur Ka. Le premier est que son ouverture s'opère en commutation dure. Le second est qu'il n'est pas possible de répartir l'inductance. Dans la mise en série, des courants parasites importants peuvent intervenir à l'amorçage dans Ka, alors que l'un des intérêts de cette solution est d'utiliser un interrupteur auxiliaire de faible calibre en courant.

II.3.2.3. Convertisseur zéro tension PWM utilisant une inductance de retour

Une autre topologie est présentée en [16] :

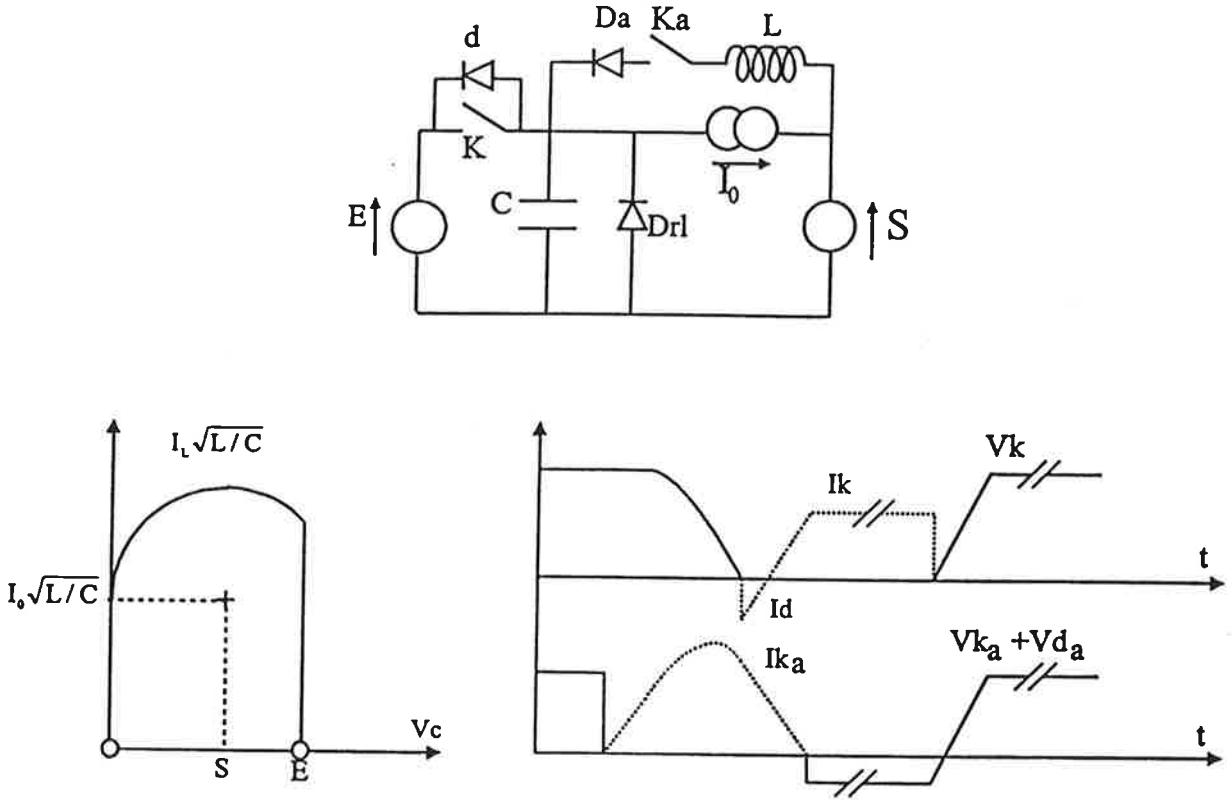


Figure II-9 : Convertisseur zéro tension PWM utilisant une inductance de retour

Dans cette topologie, K fonctionne en mode thyristor dual tandis que Ka fonctionne en mode thyristor. L'avantage de cette structure est de ne pas imposer de surcontraintes sur l'interrupteur principal. L'interrupteur auxiliaire, lui, est soumis à un courant crête $I_0 + E\sqrt{C/L}$, mais son courant moyen est faible. Pour la mise en série, il est possible de répartir la capacité sur K et l'inductance dans Ka.

Les inconvénients se situent dans la plage de charge : la tension de sortie doit être comprise entre E/2 et E. Sur le plan de phase, on voit que cette condition est nécessaire pour que la tension sur la capacité atteigne E.

II.3.3.Topologie fonctionnant à fréquence constante utilisant des interrupteurs possédant deux commutations commandées aidées

II.3.3.1.Topologie sans surcontrainte en tension

L'article [17] présente une forme originale de circuit. Il a la particularité d'utiliser deux interrupteurs ayant le même fonctionnement sans qu'il y ait d'interrupteur principal et d'interrupteur auxiliaire. Chacun des interrupteurs possède deux commutations commandées et aidées.

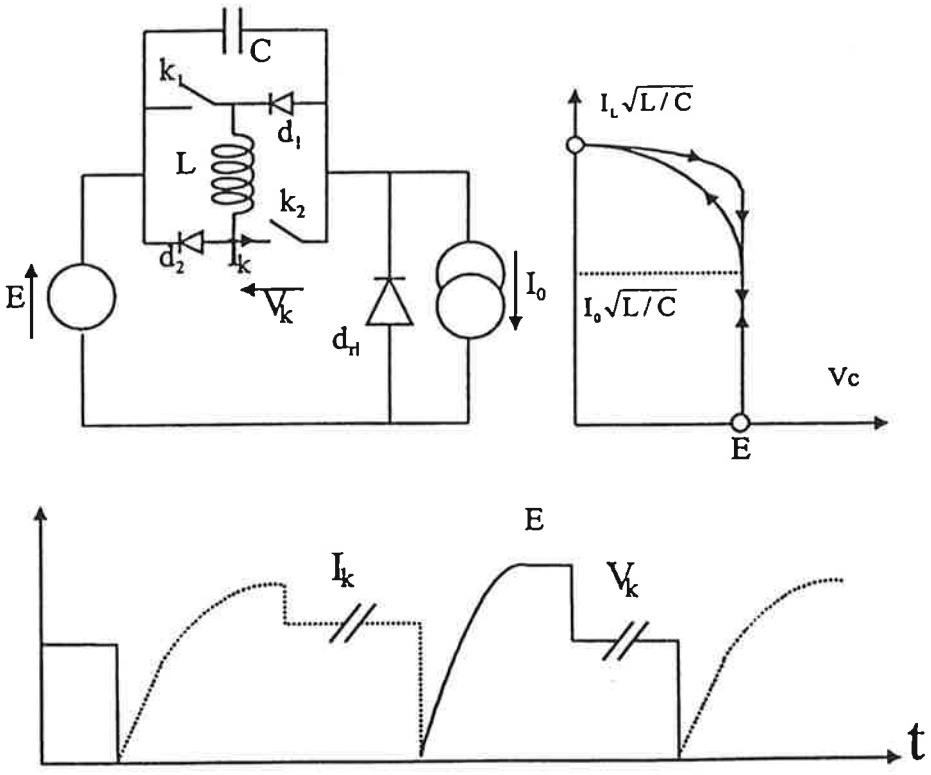


Figure II-10 : Interrupteur deux segments sans surcontrainte en tension..

Le fonctionnement de cette topologie est assez simple : les deux interrupteurs sont commandés simultanément. Les critères de fonctionnement en commutation douce sont peu contraignants : il suffit de respecter un temps de conduction minimum et maximum (le rapport cyclique α doit être borné), et il n'y a pas de critère a priori sur le choix relatif de L et C. De plus, la fréquence de découpage peut être constante. Aucun point du montage ne dépasse la tension d'entrée E, favorisant les problèmes d'isolement. Pour la mise en série, il est possible de répartir à la fois l'inductance et la capacité d'aide.

L'inconvénient de ce circuit vient des surcontraintes en courant dans les deux interrupteurs : courant crête de $I_0 + E\sqrt{C/L}$, et augmentation du courant moyen. Par contre, il faut

remarquer qu'il n'y a pas de condition sur la valeur de $E\sqrt{C/L}$, et qu'il est donc possible de régler la surcontrainte.

II.3.3.2.Topologie sans surcontrainte en courant

En appliquant la dualité à l'interrupteur précédent, on obtient la celle présentée figure II-11.

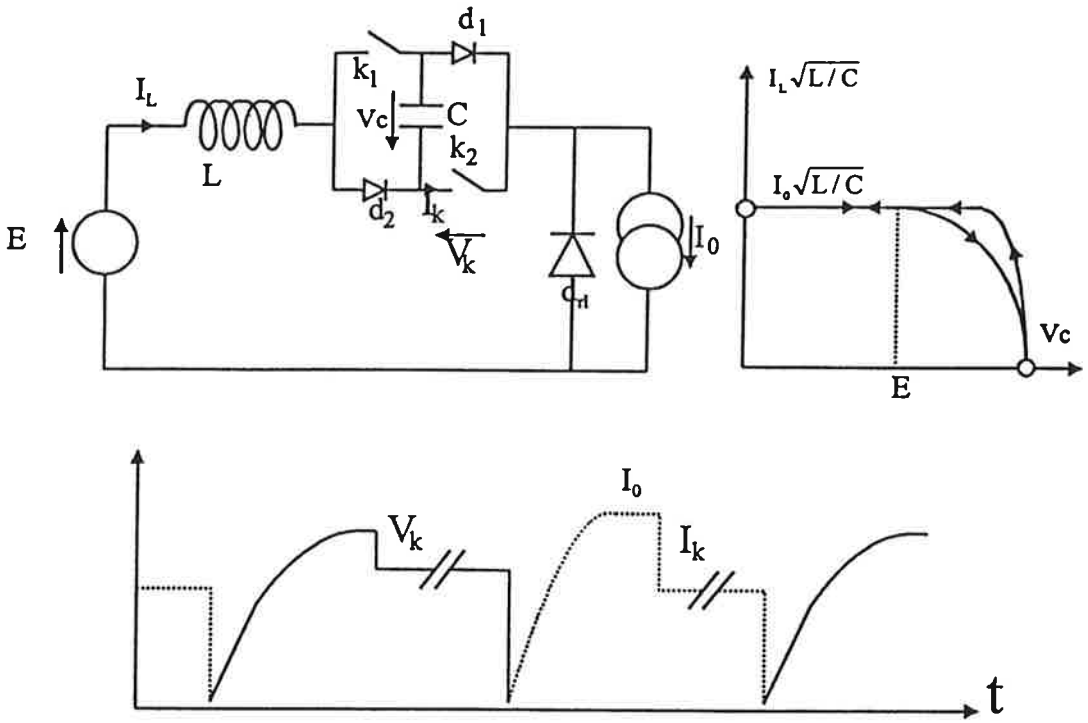


Figure II-11 : Interrupteur deux segments sans surcontrainte en courant.

Le défaut de cette topologie est d'amener une surtension sur les interrupteurs de $I_0\sqrt{L/C}$. Cette surtension est a priori réglable puisqu'il n'y a pas de contraintes sur L et C.

Son avantage est de limiter fortement le courant moyen dans les interrupteurs, puisque lors de la phase de conduction, les deux interrupteurs se partagent en parallèle le courant I_0, d'où un courant théorique de $I_0/2$: le courant moyen dans les interrupteurs peut alors être inférieur au courant de sortie.

La mise en série s'adapte très bien à cet interrupteur puisque l'on peut répartir la capacité et l'inductance, comme le montre la figure II-12. Cet interrupteur peut faire penser à d'autres topologies utilisées dans la mise en série, bien que son fonctionnement soit différent.

Remarquons au passage l'intérêt de la mise en parallèle de tels interrupteurs pour la commutation douce à fort courant.

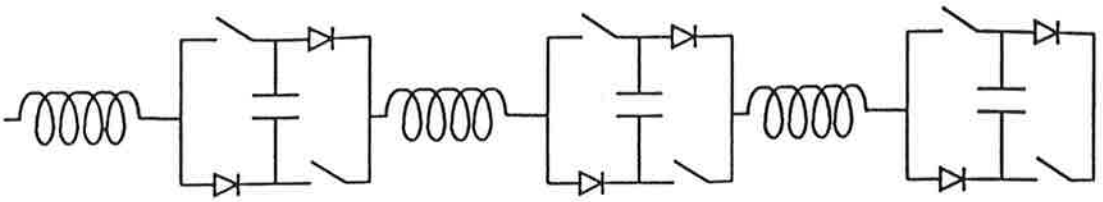


Figure II-12 : Mise en série de l'interrupteur deux segments sans surcontraintes en courant.

II.4. CONCLUSION

Le choix d'une structure doit prendre en compte deux critères :
- Les performances du montage en basse et moyenne tension.
- Son adaptation à la mise en série.

Le premier critère comprend :

- La plage de fonctionnement, plus particulièrement la marche à vide. En effet, si une limitation du courant de sortie à Imax n'est pas gênante en soi (c'est de toute façon une limite thermique pour le convertisseur), une limitation du courant minimum peut l'être.
- Surcontraintes en courant et tension.
- Nombre d'interrupteurs.
- Le fonctionnement à fréquence fixe, qui simplifie le problème de régulation.
- Pertes en conduction.
- La fonction de transfert.

Le critère de mise en série comprend notamment :

- La possibilité de répartir les éléments résonnants.
- Pas ou peu de surcontraintes en tension pour l'interrupteur principal.

Du point de vue de la haute tension et de l'isolement, un autre critère intervient également : le potentiel le plus élevé au sein du convertisseur par rapport à la masse. En effet, le convertisseur visé peut être alimenté jusqu'à 80kV. Une tension crête de 2 E sur la diode de roue libre, par exemple, oblige à isoler ce point à 160kV.

Deux topologies apparaissent adaptées à l'application, tant du point de vue du fonctionnement que de celui de la mise en série. La première est la quasi-résonnante thyristor diode. La seconde est celle possédant deux commutations aidées (cf. II.3.3.1). Ces structures font l'objet d'une étude détaillée dans les deux chapitres suivants de ce mémoire.

III. DEVELOPPEMENT D'UN HACHEUR QUASI RESONNANT

III.1. DESCRIPTION DE LA STRUCTURE

III.1.1.Fonctionnement

Le fonctionnement de l'interrupteur quasi résonnant thyristor diode est décrit ci-dessous [5]. On suppose que le courant de sortie est constant et égal à I_0 ainsi que la tension d'entrée E. Le schéma est alors le suivant :

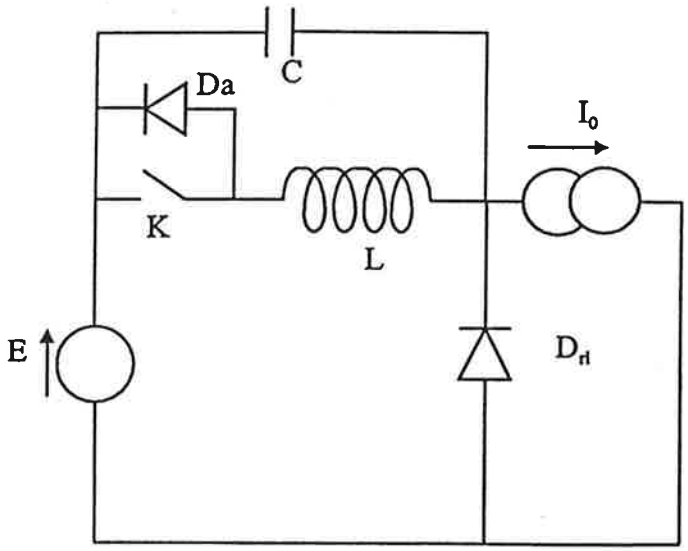
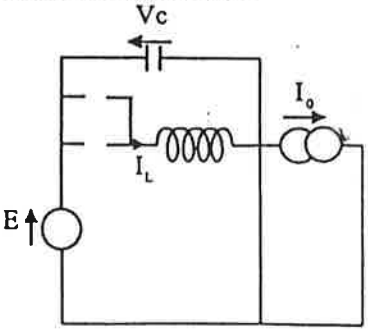


Figure III-1 : Hacheur abaisseur quasi résonnant en mode "thyristor diode".

Le fonctionnement s'opère suivant 5 phases.

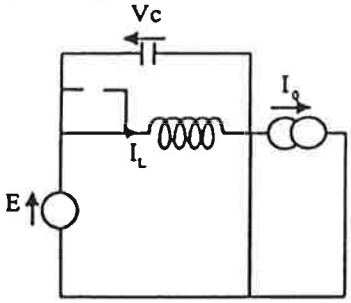
Phase de roue libre



La phase initiale est la phase de roue libre dans laquelle K et Da sont ouverts tandis que D_{rl} conduit. C'est une phase stable.

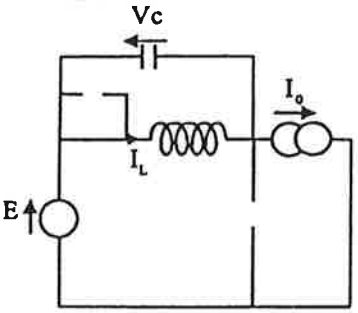
I_L=0.
V_C=E.

Phase 1



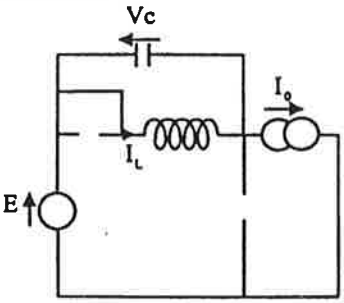
On ferme K. L'inductance L est alors soumise à la tension E . Le courant dans L est alors $I_L=(E/L)\times t$. La capacité C reste chargée à E.
Le courant dans Drl est alors $I_{Drl}=I_0 - (E/L)\times t$. Il s'annule au bout du temps $t_1=LI_0/E$, provoquant l'ouverture de D_{rl}.
$I_L=(E/L)\times t$.
$V_C=E$.

Phase 2



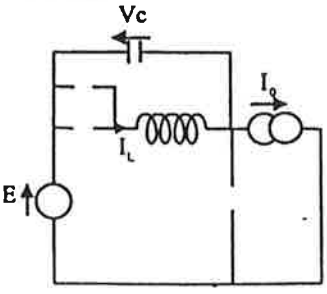
Lorsque la diode de roue libre se bloque, L et C entrent en résonance. Quand le courant dans l'inductance de résonance s'annule et tend à devenir négatif, Da entre en conduction, K ne conduisant plus.
$I_L = I_0+E\sqrt{C/L}\sin\omega_0 t$.
$V_C = E\cos\omega_0 t$.

Phase 3



La phase résonnante se poursuit. Pendant que Da conduit, on envoie un ordre de blocage à K, qui ne conduit alors pas de courant. I_L et V_C ont la même loi d'évolution que dans la phase 2.
$I_L=I_0 + E\sqrt{C/L}\sin\omega_0 t$.
$V_C = E\cos\omega_0 t$.

Phase 4



Lorsque le courant dans l'inductance s'annule de nouveau, Da se bloque, K étant déjà ouvert depuis la phase 3. Le courant I_0 charge alors la capacité de résonance, entraînant la croissance de la tension aux bornes de la diode de roue libre. Drl entre en conduction lorsque $V_C=E$. On revient à la phase initiale de roue libre.
$I_L=0$.
$V_C = \frac{I_0 t}{C} + \sqrt{E^2 - I_0^2(L/C)}$.

On obtient alors le plan de phase et les formes d'ondes présentées figure III-2.

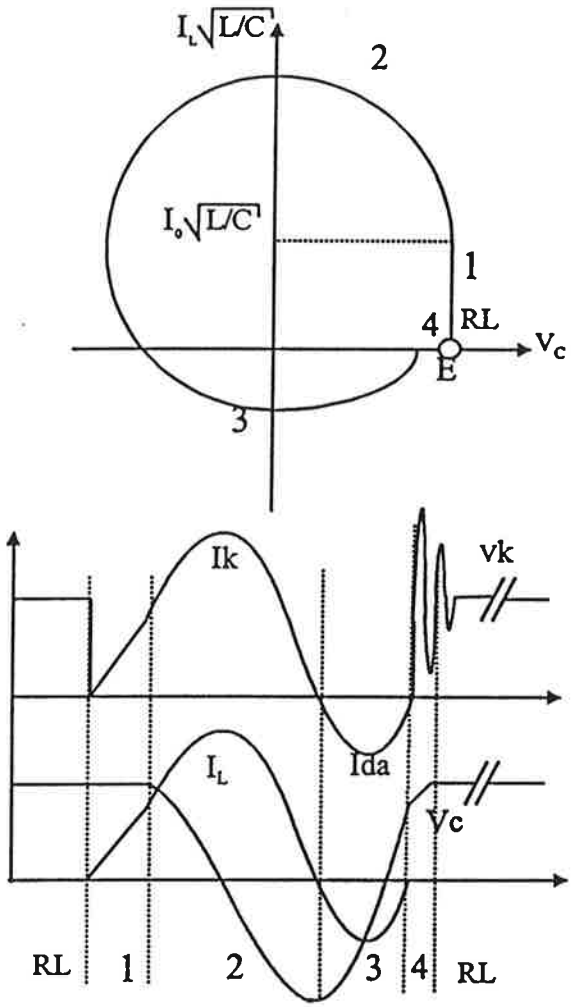


Figure III-2 : Plan de phase et formes d'ondes du hacheur quasi résonnant.

Pour que le système fonctionne en commutation douce, il faut que $E_{min}\sqrt{C/L} > I_0$.

La commande au blocage de K doit impérativement intervenir durant la phase de conduction de Da. Dans le cas contraire, K ouvre le courant I_L, entraînant une surtension pouvant être destructrice.

Lors du blocage de Da, le recouvrement crée une oscillation parasite aux bornes de K et Da, entre L, sa capacité parasite propre, et celles de K et Da.

III.1.2.Fonction de transfert

La fonction de transfert du convertisseur est :

$$\frac{S}{E} = \frac{f}{2\pi f_0}\left(\frac{x}{2} + \frac{3\pi}{2} + \arccos(x) + \frac{1-\sin(\arccos(x))}{x}\right)$$ [5], avec $x = \frac{I_0}{E}\sqrt{\frac{L}{C}}$.

La régulation s'opère au moyen de la fréquence de découpage. La tension de sortie maximale est obtenue pour f_{max} . Pour réduire la tension, il faut réduire la fréquence de découpage.

III.2. DIMENSIONNEMENT

Nous allons voir le dimensionnement d'un interrupteur de 500V pour un courant de sortie de 6A. La tension de 500V permet d'utiliser des IGBTs 1200V sans écrêtage.

III.2.1.Eléments résonnants

III.2.1.1.Valeur de l'inductance et de la capacité

La valeur des éléments résonnants est déterminée par deux critères :
- La condition de commutation douce $E_{min}\sqrt{C/L} > I_0$ (x<1).
- Le point de fonctionnement Vs =1kV à 50kHz pour E=1,5kV.

On choisit x=0,66 pour tenir compte de l'amortissement du circuit et prendre une marge de sécurité sur la commutation douce.

La maquette a une puissance de 6kW, est alimentée par une tension E=1,5kV, et délivre une tension de 1kV en sortie pour une fréquence de découpage maximale de 50kHz. Ce point de fonctionnement donne une fréquence de résonance de f_0=70kHz.

Les valeurs des éléments de résonance sont alors :
- L=120µH.
- C=40nF.

III.2.1.2.Réalisation des éléments

III.2.1.2.1.Capacité

La capacité est soumise à une tension alternative d'amplitude E, soit ± 500V. Elle est réalisée avec quatre capacités polypropylène en parallèles.

III.2.1.2.2.Inductance

L'inductance doit supporter une tension alternative de 500V. Elle est réalisée sur carcasse ETD 49, avec un noyau magnétique d'entrefer 2mm.

Etant donné la fréquence et l'importance de la variation de courant dans l'inductance ($\Delta I = I_0 + E\sqrt{C/L}$), le noyau est en ferrite. Les pertes fer sont alors réduites. Les pertes les plus critiques se trouvent dans le cuivre, en particulier à cause des courants de Foucault. Ces pertes sont importantes aux abords de l'entrefer, où le flux de fuite est important. Pour réduire ces problèmes, on adopte un bobinage particulier, dont le but est d'éloigner le cuivre de l'entrefer :

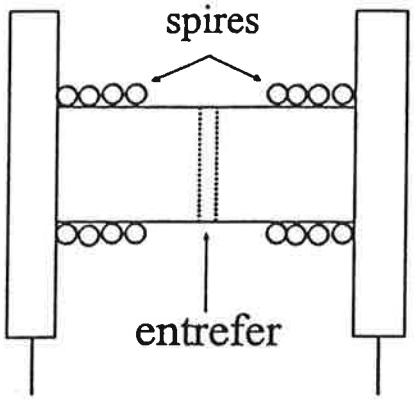


Figure III-3 : Bobinage de l'inductance permettant de réduire très efficacement les courants de Foucault.

III.2.2.Semi-conducteurs

III.2.2.1.IGBTs

Nous avons choisi des IGBTs IRGPH40F (1200V, boîtier TO247).

Le courant moyen est de $I_{moy}=I_0 f \times \left(\frac{LI_0}{2E} + \frac{3\pi/2 + \arcsin x + (\cos(\arcsin x)/x)}{\omega}\right)$=4,5A.

En commutation dure, le courant moyen serait de 4A, d'où une augmentation relativement faible de 12,5%.

III.2.2.1.1.Estimation de la surtension

La tension maximale pour l'IGBT est la tension d'entrée E, plus la surtension due au blocage de la diode antiparasite Da.

Cette ondulation est générée au blocage de la diode antiparallèle. Si l'on considère le courant de blocage I_{RM}, et que l'on assimile les semi-conducteurs ouverts à leur capacité parasite de sortie, le condensateur de résonance étant une source de tension E, on obtient alors le schéma équivalent suivant avec son plan de phase associé :

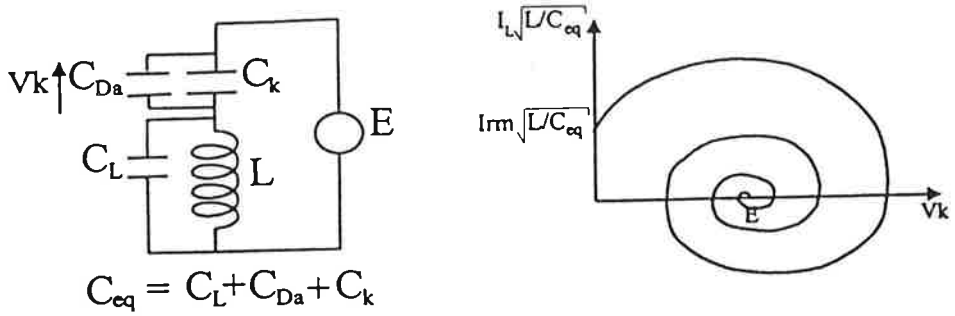


Figure III-4 : Tension aux bornes de l'IGBT et courant dans l'inductance.

On a une estimation de la valeur crête de l'ondulation parasite $V_{max} \leq \sqrt{4E^2 + I_{RM}^2 \frac{L}{C_{eq}}}$

Cela montre qu'il est important de limiter la valeur de I_{RM} (choix de la diode). La relation ci dessus contient deux hypothèses simplificatrices :

- On suppose la tension aux bornes de la capacité de résonance égale à E alors qu'en réalité elle part d'une valeur légèrement inférieure et qu'elle n'atteint pas E immédiatement.
- On suppose les capacités des semi-conducteurs constantes. Le pire des cas est celui où cette capacité est minimale, c'est à dire à une tension proche de la tension maximale spécifiée.

III.2.2.1.2.Dimensionnement d'un dispositif d'écrêtage

La surtension maximale est donc moindre que la valeur spécifiée précédemment, d'autant plus qu'elle néglige l'amortissement. Une solution consiste à écrêter cette tension. On obtient alors le plan de phase suivant :

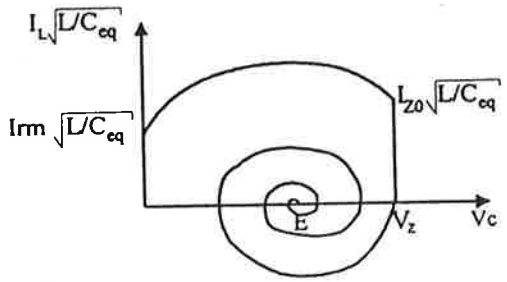


Figure III-5 : Tension aux bornes de l'IGBT et courant dans l'inductance, avec un écrêtage à la tension V_z

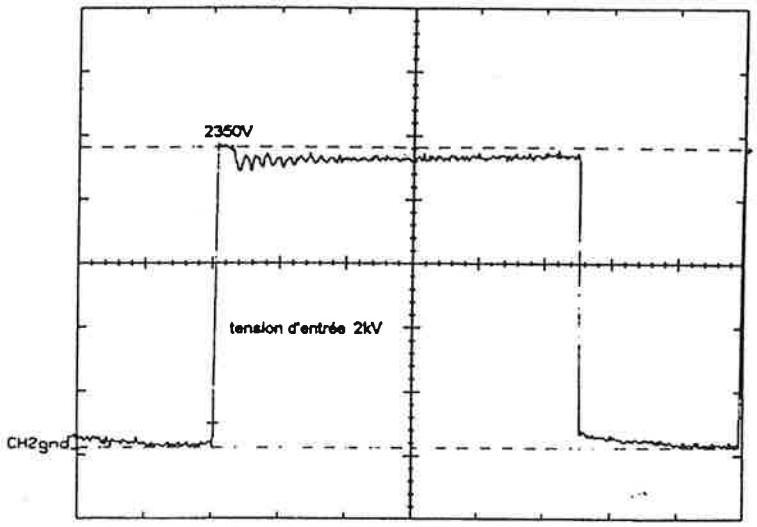
On suppose désormais que l'on utilise un dispositif d'écrêtage parfait fonctionnant à V_z compris entre E et 2E. Lors du blocage des diodes, une ondulation parasite apparaît alors telle que vue précédemment. Dès que V_c atteint V_z, la transil d'écrêtage devient conductrice et impose à ses bornes la tension V_z. L'inductance de résonance se vide sous une tension de E-V_z, dans la transil (la tension étant constante aux bornes des capacités parasites), l'annulation de I_L provoque le blocage de la transil. L'ondulation parasite reprend donc autour de E avec une amplitude initiale de E-V_z.

Il faut avoir une tension d'écrêtage suffisamment supérieure à E car le temps d'écrêtage est $(I_{Z0}\times L)/(V_Z-E)$. En négligeant l'amortissement et le I_{RM} on a :

$$t_Z=\frac{L\times\sqrt{(2EV_z-V_z^2)\frac{C}{L}+I_{RM}^2}}{V_z-E}\approx\frac{\sqrt{LC}\times\sqrt{V_z(2E-V_z)}}{V_z-E}$$

Il faut alors trouver un compromis entre un écrêtage efficace mais long à $V_Z\approx E$ et un écrêtage court mais avec peu d'effet à $V_Z\approx 2E$.

L'oscillogramme III-1 présente un écrêtage à 2350V pour deux étages en série (éléments de résonance localisés).



Oscillogramme III-1 : Ecrêtage par transil de l'oscillation parasite (2µs/div, 500V).

La puissance dissipée dans l'écrêteur est $\frac{1}{2}I_{z0}V_zt_zf=\frac{LI_{z0}^2V_z}{2(V_z-E)}f$. L'utilisation d'une transil en parallèle sur l'IGBT est suffisante si cette puissance est faible. Sinon, la température de la transil augmente et le seuil d'écrêtage fait de même. Un écrêtage par contre réaction sur la grille de l'IGBT résout ce problème de dérive thermique, et cette solution s'impose si la puissance d'écrêtage augmente. Cette énergie sera à dissiper dans l'IGBT.

III.2.2.1.3.Diode antiparallèle

La diode antiparallèle est soumise à la même tension que l'IGBT. Son courant moyen est de 0,5A à pleine puissance. Elle est relativement peu sollicitée en courant, par contre elle travaille à des fréquences élevées, et un recouvrement rapide est nécessaire.

III.2.2.1.4.Diode de roue libre

La diode de roue libre est dimensionnée pour une tension maximale de 2 E et un courant moyen I_0.

III.3. REALISATION DE L'INTERRUPTEUR EN HAUTE TENSION

Comme nous l'avons vu dans la première partie, on a tout intérêt à répartir l'inductance de résonance et la capacité de résonance. Cela revient à mettre en série les interrupteurs résonnants, comme sur la figure III-6 [18].



Figure III-6 : Interrupteur quasi résonnant haute tension avec inductance et capacité répartie.

Un dispositif d'écrêtage est placé sur chaque interrupteur résonnant. Son rôle est d'assurer la protection des étages lors des phases statiques ouvertes, par exemple, avant le démarrage. Des diodes sont connectées en série avec l'écrêtage pour permettre l'inversion de la tension aux bornes de la capacité de résonance.

Chaque module est prévu pour une tension Vk et un courant de sortie donnés. On place n modules en série pour obtenir un interrupteur résonnant haute tension calibré pour E=nVk. La fréquence de résonance du macro-interrupteur, et le courant crête, sont ceux d'un module. La montée en tension se fait alors de manière modulaire, sans modifier le dimensionnement des éléments résonnants.

Pour s'affranchir des problèmes de dispersions de tension à l'ouverture, il est avantageux d'utiliser une diode antiparallèle qui a une bonne tenue en avalanche, et dont le seuil d'avalanche est inférieur à celui de l'IGBT.

III.4. REALISATION D'UNE MAQUETTE ALIMENTEE EN 1,5KV

Nous avons réalisé une maquette 6 kW alimentée en 1,5kV. La tension de sortie est de 1kV, et le courant de sortie nominal est de 6A. La fréquence de découpage est de 50kHz.

L'interrupteur est constitué d'une mise en série de trois interrupteurs résonnants. La diode de roue libre est constituée de neuf diodes MUR840 en série. Le découplage et le filtrage de sortie sont chacun réalisés par une matrice 3×3 de capacités polyester. Quatre inductances mises en série forment l'inductance de lissage de 3mH, elles sont réalisées sur carcasse ETD 49, avec un noyau ferrite d'entrefer 4mm. Pour s'affranchir des courants de Foucault, les spires sont bobinées de part et d'autre de l'entrefer.

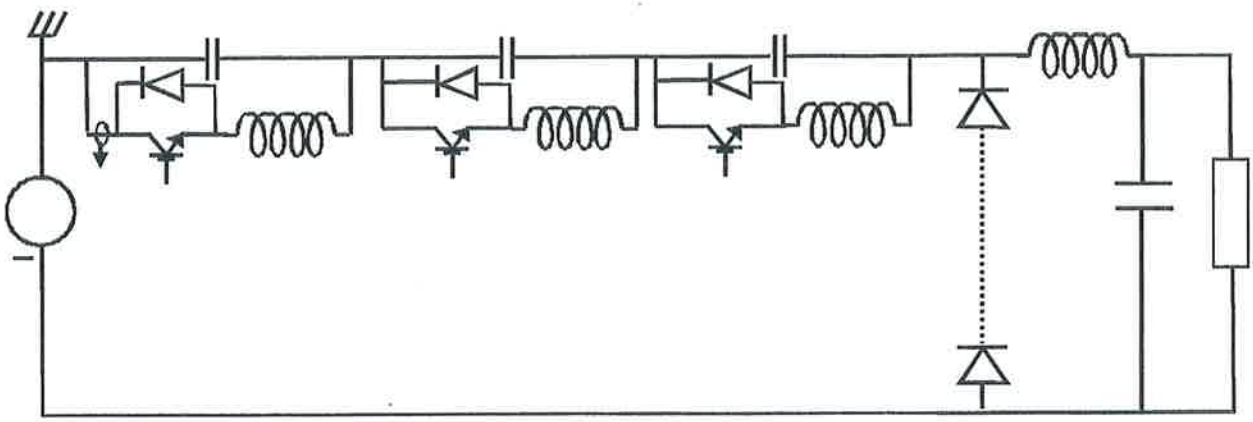


Figure III-7 : Schéma de la maquette.

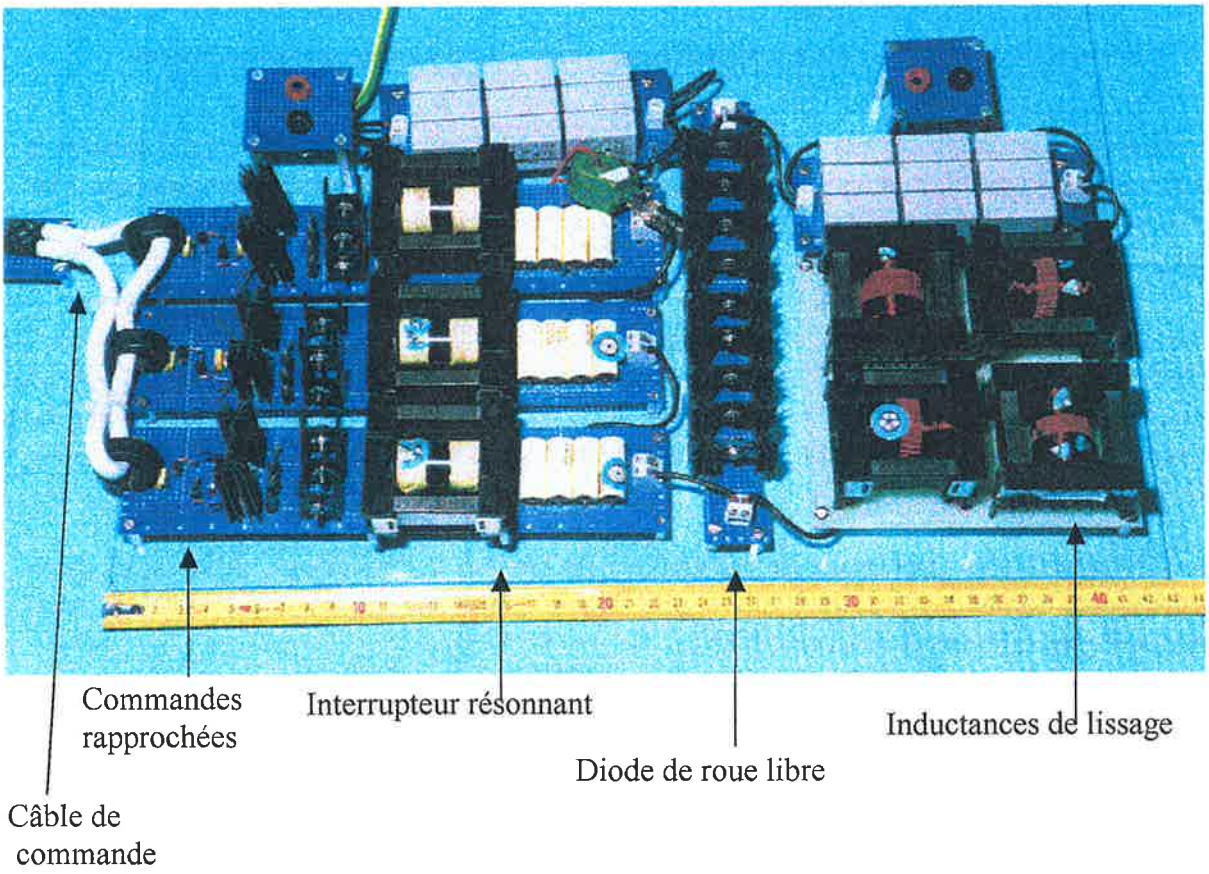


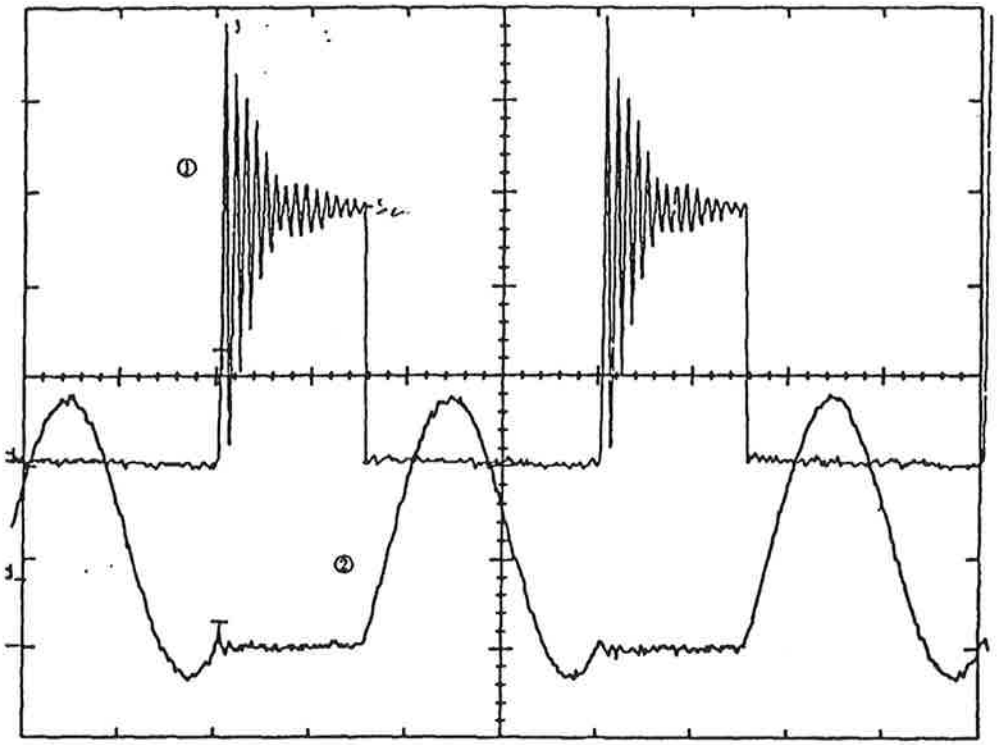
Figure III-8 : Photographie du hacheur.

III.5. EXPERIMENTATIONS

Les tests ont été effectués pour une tension d'entrée de 1,5kV et une tension de sortie d'environ 1kV. La charge résistive est de 154 Ω. Le montage est placé sous capot et est refroidi par deux ventilateurs.

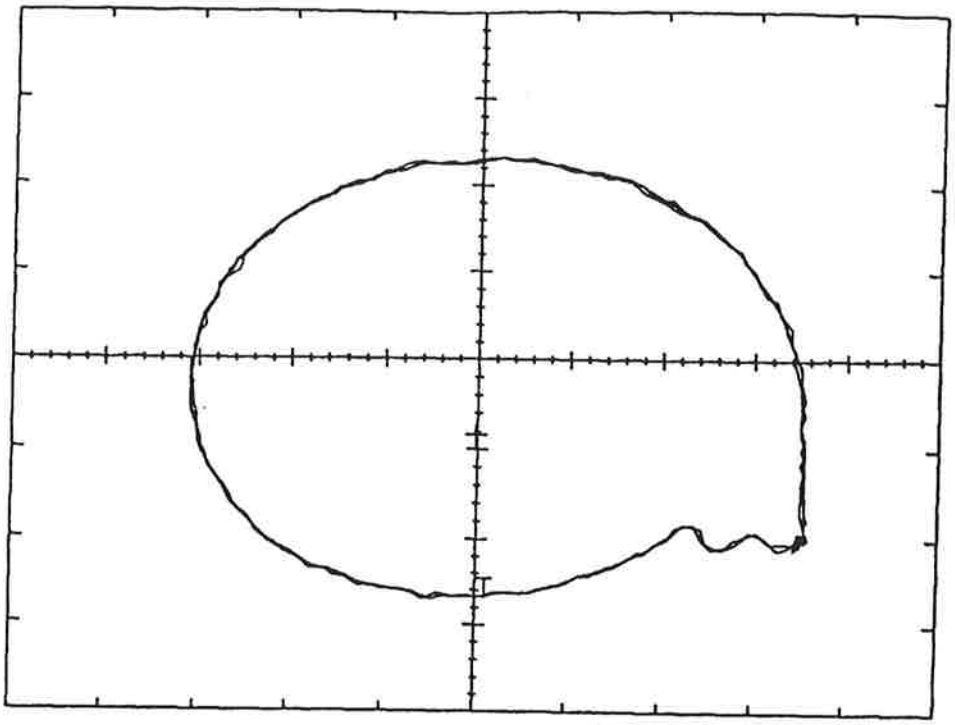
III.5.1.Formes d'ondes obtenues

L'oscillogramme III-2 présente les formes d'ondes tension et courant sur l'IGBT du premier étage. La tension d'entrée est de 1,6kV. La tension sur la première capacité est de 560V, par rapport à 530V dans un système parfaitement équilibré.



Oscillogramme III-2 : Tension ① et courant ② sur l'inductance du premier étage. (5A/div, 200V/div, 5µs/div).

L'oscillogramme III-3 présente le relevé du plan de phase sur le premier étage.



Oscillogramme III-3 : Visualisation du plan de phase. (50V/div, 1A/div, E=500V).

III.5.2.Résultats

Le convertisseur a affiché des résultats satisfaisants :
- Le rendement est de 97,5% (mesure en entrée et en sortie du convertisseur au voltmètre et à l'ampèremètre).
- Tous les éléments sont à une température inférieure ou égale à 70°C. Les pertes les plus importantes se situent dans les inductances.

La mise en série a fonctionné de façon satisfaisante.

III.6. CONCLUSION

Au vu des essais, cette structure présente de nombreux avantages.

- Les pertes dans les IGBTs sont réduites. Des IGBTs très performants en traînée de courant ne sont pas nécessaires. Il apparaît ici un des avantages principaux de la commutation à zéro de courant.

- Le fonctionnement à 50kHz est aisé, et une augmentation de la fréquence est tout à fait envisageable, tant que l'on n'atteint pas un seuil d'emballement lié aux charges stockées dans l'IGBT [19].

- La structure est adaptée à la mise en série.

Ce dispositif présente néanmoins deux inconvénients :
- La régulation s'opère à fréquence variable, ce qui n'optimise pas le filtrage de sortie.
- Le potentiel le plus élevé par rapport à la masse est de 2×E. Ceci rend les problèmes d'isolation délicats pour des tensions d'entrée importantes (supérieures à 50kV).

Le chapitre suivant présente une structure permettant de s'affranchir de ces deux défauts.

IV. DEVELOPPEMENT D'UNE STRUCTURE A DEUX COMMUTATIONS AIDEES

Pour limiter la tension sur la diode de roue libre, et profiter d'un fonctionnement à fréquence fixe, nos efforts se sont portés sur la structure présentée figure IV-1.

IV.1. DESCRIPTION DE LA STRUCTURE

Le convertisseur étudié est un hacheur abaisseur résonnant pouvant fonctionner à fréquence fixe, dont la topologie est exposée figure IV-1. Cette structure a été peu étudiée dans la littérature, et nous nous attarderons donc sur son fonctionnement et ses particularités.

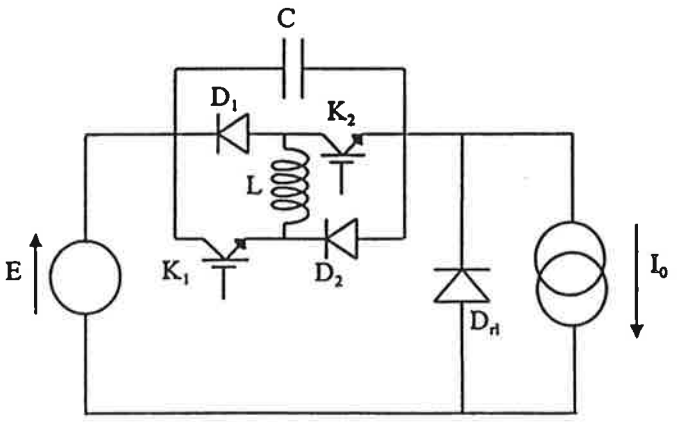


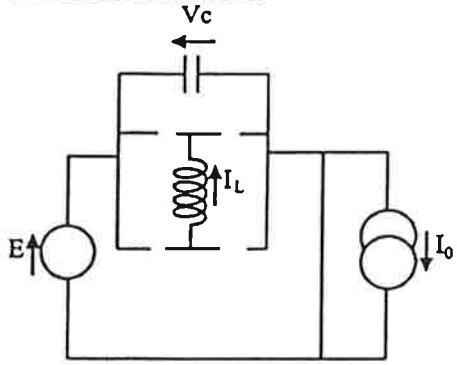
Figure IV-1 : Schéma du hacheur abaisseur.

IV.1.1.Fonctionnement

On suppose que le courant de sortie est constant et égal à I_0 et la tension d'entrée à E.

Remarque : tous les temps t indiqués dans le chapitre présent sont référencés au début de chacune des phases.

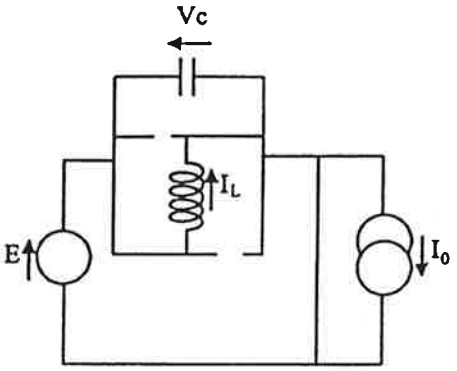
Phase de roue libre



La phase initiale est la phase de roue libre dans laquelle K_1, K_2, D_1, et D_2 sont ouverts tandis que D_{rl} conduit. C'est une phase stable. K_1/D_2 et K_2/D_1 se partagent la tension V_C = E.

$I_L=0$
$V_C=E$

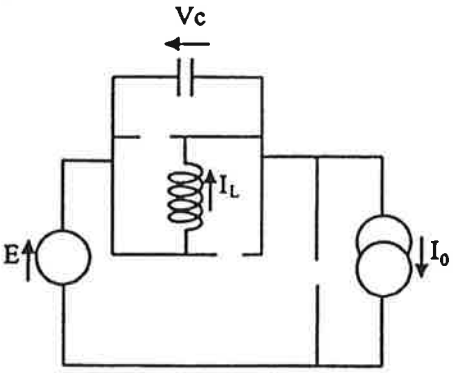
Phase 1



On ferme simultanément K_1 et K_2. L'inductance L est alors soumise à la tension E. Le courant dans L est alors I_L=Et/L, Vc étant maintenue à E.
Le courant dans Drl est alors $I_{Drl}=I_0$ - Et/L. Il s'annule au bout du temps $t_1=LI_0/E$, provoquant l'ouverture de D_{rl}.

I_L=Et/L
V_C=E

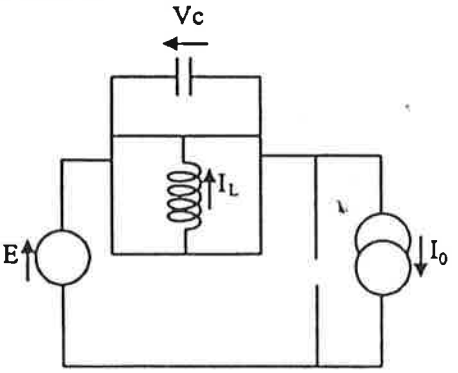
Phase 2



Lorsque la diode de roue libre se bloque, L et C entrent en résonance (autour du point I_L=0, V_C=0 dans le plan de phase). Le courant dans L augmente tandis que C se décharge. Lorsque V_C=0, D_1 et D_2 s'amorcent.

$I_L = I_0+E\sqrt{C/L}\sin\omega_0 t$
$V_C = E\cos\omega_0 t$

Phase 3



K_1, K_2, D_1 et D_2 conduisent. Le courant I_L continu de circuler au travers de K_1/D_1 et K_2/D_2. Le courant I_0 passe au travers de D_1/K_2 et K_1/D_2 (cf. figure IV-2). La capacité C est court circuitée, donc on a V_C=0. Cette phase est stable et n'évolue qu'à l'ouverture des IGBTs.

$I_L=I_0 + E\sqrt{C/L}$.
$V_C = 0$.

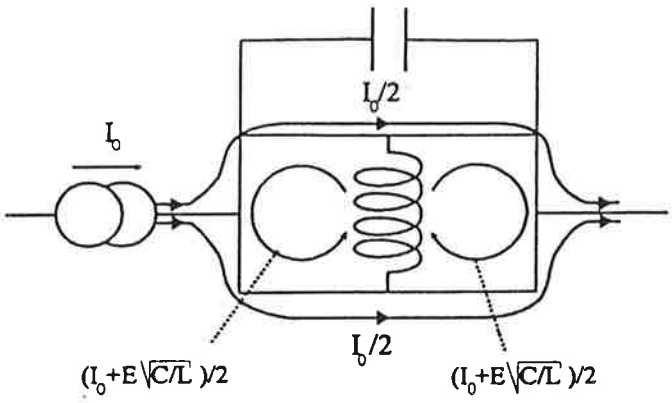
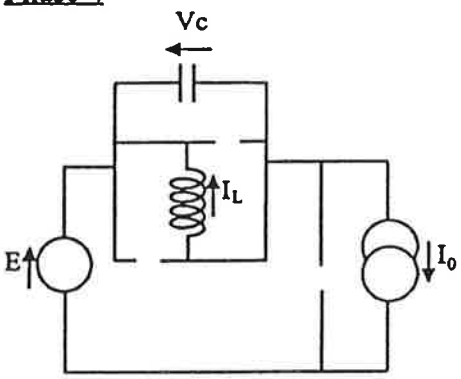


Figure IV-2 : Courant dans les semi-conducteurs lors de la phase stable de conduction.

Phase 4

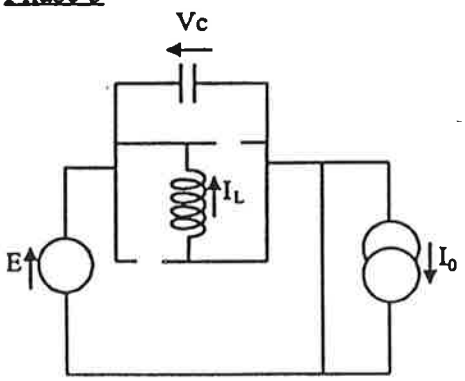


Lorsque l'on ouvre simultanément K_1 et K_2, une résonance se produit entre L et C. C se charge tandis que le courant dans L diminue. Lorsque V_C = E, la diode de roue libre s'amorce.

$I_L = (2I_0 + E\sqrt{C/L})\cos\omega_0 t - I_0$.

$V_C = (2I_0\sqrt{L/C} + E)\sin\omega_0 t$.

Phase 5



Lorsque D_{rl} s'amorce, la capacité C reste chargée à E tandis que le courant dans L diminue linéairement suivant Et/L. Lorsque I_L s'annule, D_1 et D_2 se bloquent et on retourne à la phase initiale de roue libre.

$I_L = I_0(2\sqrt{\frac{1+x}{x}} - 1) - \frac{Et}{L}$.

$V_C = E$.

Le plan de phase est le suivant :

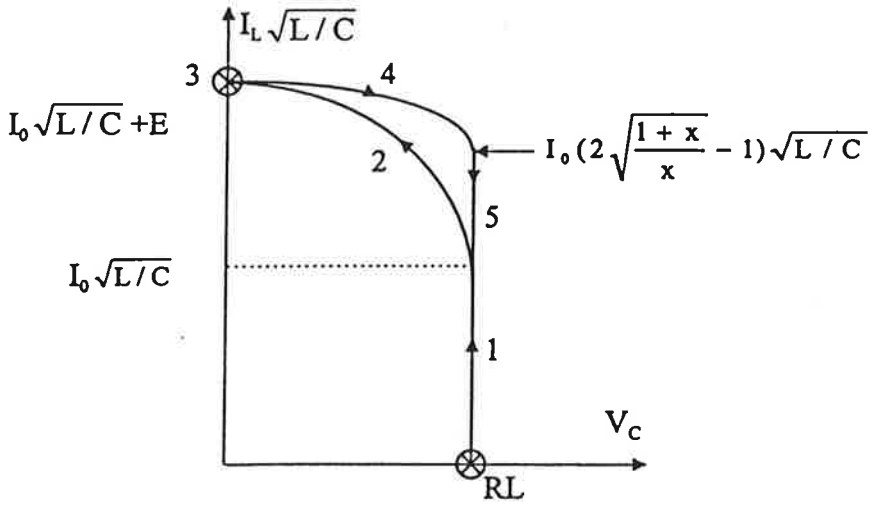
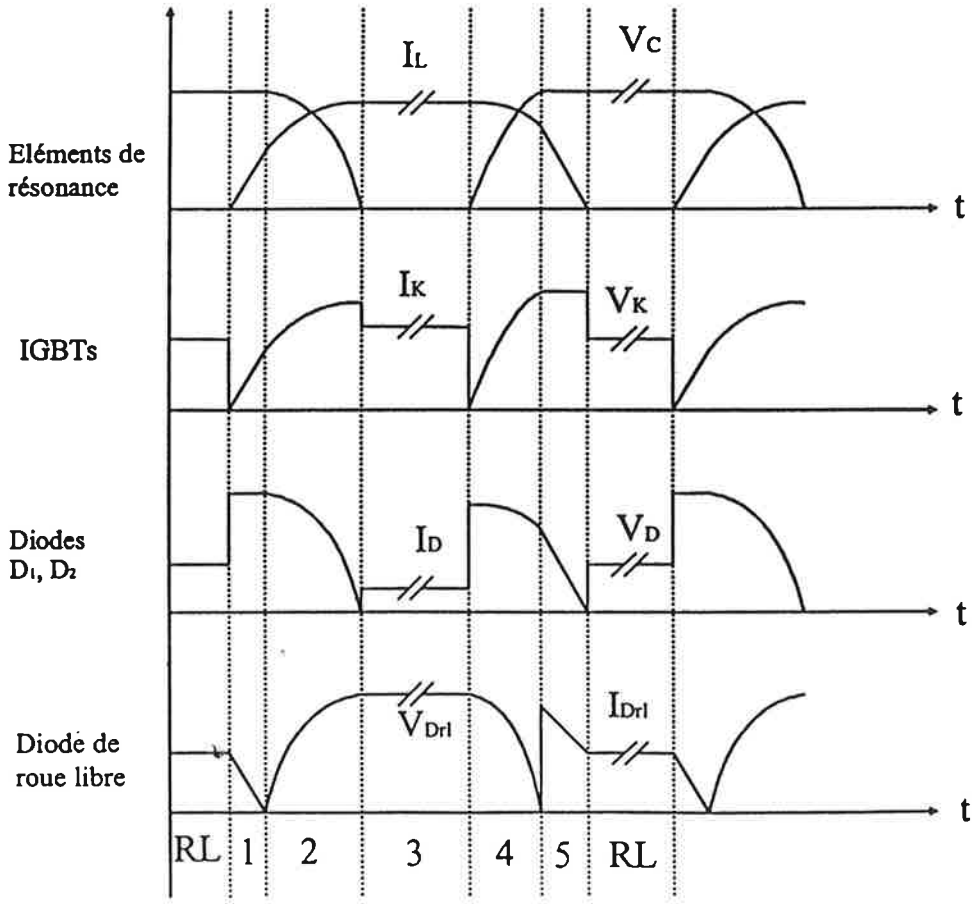


Figure IV-3 : Plan de phase du hacheur.

IV.1.2.Formes d'onde



Chronogramme IV-1: Formes d'ondes sur les différents composants du hacheur.

IV.1.3.Fonctionnement en commutation douce

Pour fonctionner en commutation douce, il faut commander les interrupteurs durant les phases stables. La commande doit respecter un Ton_{min} et un $Toff_{min}$, c'est à dire qu'il faut borner le rapport cyclique. Il n'y a pas de condition liant E, I_0, L et C.

Dans les structures à interrupteurs trois segments, le non respect de la commutation douce implique l'ouverture du courant d'une inductance ou le court circuit d'une capacité chargée. Ici, le non respect des temps morts implique simplement le passage en commutation dure. Le schéma ci-dessous en donne l'exemple. L'interrupteur résonnant se comporte alors durant la commutation comme une cellule de commutation dure, dont la source de tension est la capacité, et la source de courant l'inductance. L'autre couple interrupteur et diode, associé à l'inductance et la capacité, forme également une cellule de commutation dure.

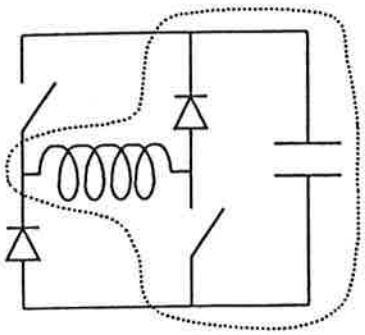


Figure IV-4 : Cellule de commutation dure équivalente imbriquée dans l'interrupteur résonnant.

Le passage en commutation dure implique un accroissement des pertes. Le non respect du $Toff_{min}$ peut être problématique, car il s'opère à rapport cyclique maximum, au moment où les pertes sont les plus importantes. Par contre, le non respect du Ton_{min} est moins contraignant, le rapport cyclique étant alors minimum, et les pertes en conduction réduites.

Du point de vue de la mise en série, dans une structure répartie, durant la commutation dure, la tension des capacités n'est que peu altérée, et cela ne pose pas de problème particulier pour les déséquilibres en tension.

IV.1.4.Durée des différentes phases

$$\text{Phase 1 : } t_1 = \frac{x}{\omega_0} = \frac{LI_0}{E}$$

$$\text{Phase 2 : } t_2 = \frac{\pi}{2\omega_0} = \frac{\pi\sqrt{LC}}{2}$$

$$\text{Phase 4 : } t_4 = \frac{\arcsin(\frac{1}{1+2x})}{\omega_0} = \sqrt{LC} \times \arcsin(\frac{1}{1+2x})$$

Phase 5 : $t_5 = \frac{\sqrt{4x(x+1)} - x}{\omega_0} = \sqrt{4\frac{I_0 L}{E}(1 + \frac{I_0}{E}\sqrt{\frac{L}{C}})} - \frac{LI_0}{E}$

La période totale est la somme des temps t_1, t_2, t_4 et t_5, ainsi que des deux temps t_3 et t_{11} liés aux deux phases stables.

$Ton_{min}=t_1+t_2$
$Toff_{min}=t_4+t_5$

IV.1.5.Fonction de transfert

IV.1.5.1.Conduction continue

On se place en régime permanent, et l'on suppose que le courant de sortie est suffisant pour provoquer l'amorçage de la diode de roue libre (on est alors dans le fonctionnement décrit dans le premier chapitre de ce document). On néglige par ailleurs les ondulations de courant dans l'inductance de lissage et de tension dans la capacité de filtrage.

La valeur S est alors égale à la valeur moyenne de la tension aux bornes de la diode de roue libre ($V_{Drl} = S+V_{Llissage}$ donc $<V_{Drl}> = <S> + <V_{Llissage}> = <S>$).

On obtient alors :

$$\frac{S}{E} = \alpha + \frac{f}{2\pi f_0}\left(\arcsin(\frac{1}{1+2x}) + 2\sqrt{x(x+1)} - 3x - 2\right)$$

Cette fonction de transfert se décompose en deux parties. La première, qui correspond au terme α, se rapporte à une commande de type PWM. Les autres termes sont liés aux phases de transition (phases résonnantes, montée et descente du courant dans L).

Si ces phases de transitions sont de courtes durées vis à vis des deux phases d'états stables, on se retrouve dans le cas d'une commande de type MLI ($S=\alpha E$). Ceci implique une fréquence de résonance f_0 nettement supérieure à la fréquence de découpage f. Sinon, le courant I_0 et la valeur des éléments de résonance interviennent aussi.

La courbe ci-dessous donne la valeur de $g(x) = -(\arcsin(\frac{1}{1+2x}) + 2\sqrt{x(x+1)} - 3x - 2)$. La fonction de transfert s'exprime alors suivant $\frac{V_S}{V_E} = \alpha - \frac{f}{2\pi f_0} g(x)$.

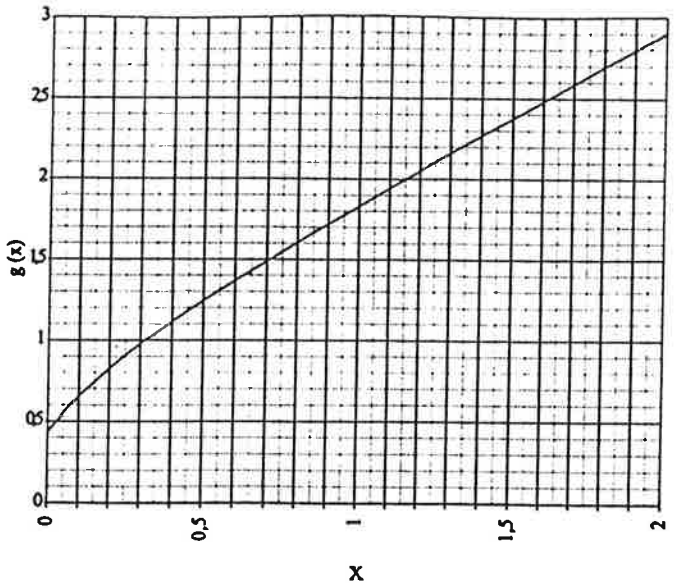


Figure IV-5 : g(x).

Application numérique :

Pour E=800V, f=30kHz, L=150µH, C=10nF, lorsque I_0 varie de 0 à 6A, le terme $T(I_0)=\frac{f}{2\pi f_0}\left\{\arcsin\left(\frac{1}{1+2x}\right)+2\sqrt{x(x+1)}-3x-2\right\}$ varie de -1,4% (I_0 proche de 0) à -6,2% (I_0=6A). Pour obtenir la régulation souhaitée, il faut augmenter ainsi le rapport cyclique de quelques %. Dans cet exemple, pour obtenir un rapport de transformation 0,85 , il faut commander les interrupteurs avec un rapport cyclique de 91%. La régulation est très proche du MLI classique. A faible charge, par contre le respect de la commutation douce, qui impose un Ton_{min}, devient problématique. La figure IV-6 présente les caractéristiques de sortie du hacheur ($y=V_S/V_E$ en fonction de x) pour l'exemple ci-dessus.

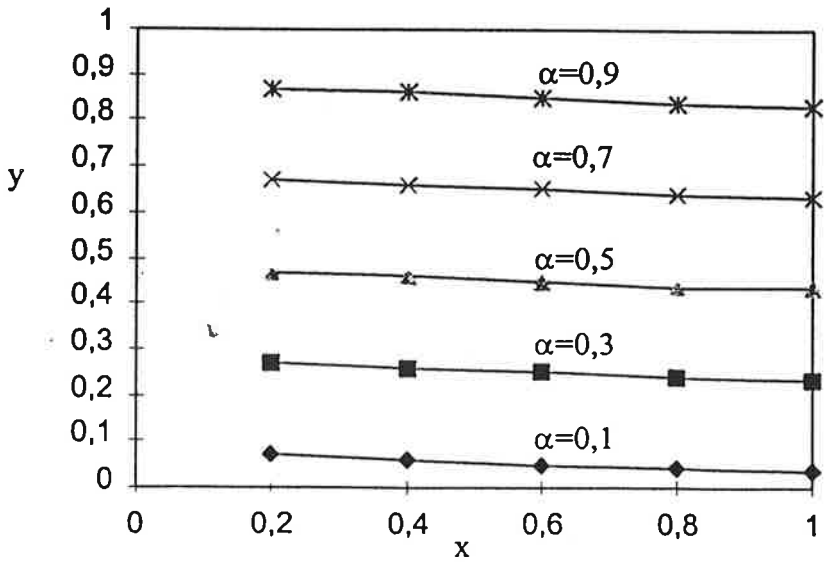


Figure IV-6 : Caractéristiques de sortie du hacheur.

IV.1.5.2. Fonctionnement à faible charge

Lorsque le courant de sortie I_0 devient proche de 0, il n'est plus suffisant pour amorcer la diode de roue libre D_{rl} , et la relation précédente n'est plus valable. En fonctionnement à très faible charge, on passe en conduction discontinue et la tension de sortie a tendance à remonter. Pour obtenir une tension de sortie faible, il faut pouvoir baisser le rapport cyclique. Pour cela il existe deux voies :

- Conserver le Ton_{min} (fonctionnement en commutation douce) et baisser la fréquence.
- Limiter le temps de conduction sous Ton_{min}, et passer en commutation dure, à fréquence constante.

Baisser la fréquence pose trois problèmes :

- On passe vite dans le domaine audible.
- La régulation devient délicate.
- La tension de sortie ne baisse pas automatiquement avec la fréquence, du fait d'une résonance parasite entre la capacité de résonance et l'inductance de lissage.

Il est donc plus intéressant de passer en commutation dure. La figure IV-7 présente les plans de phase associés aux conditions $Ton<Ton_{min}$.

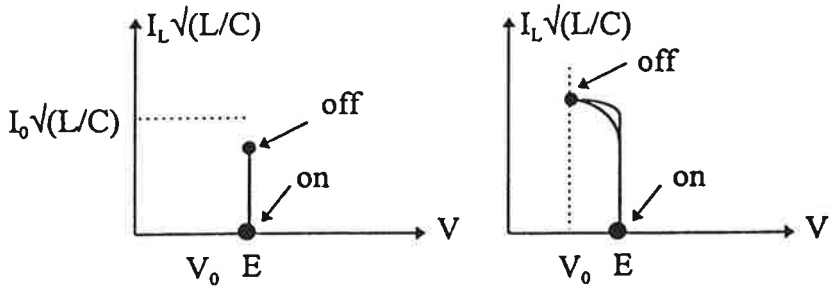


Figure IV-7 : Plan de phase pour Ton < Ton_{min} a) Ton<t_1. b) t_1 <Ton< Ton_{min}

Si Ton < Ton_{min} la diode de roue libre ne se bloque pas, et la tension à ses bornes reste nulle. Si t_1 <Ton< Ton_{min}., la tension aux bornes de la diode de roue libre a la forme présentée figure IV-8.

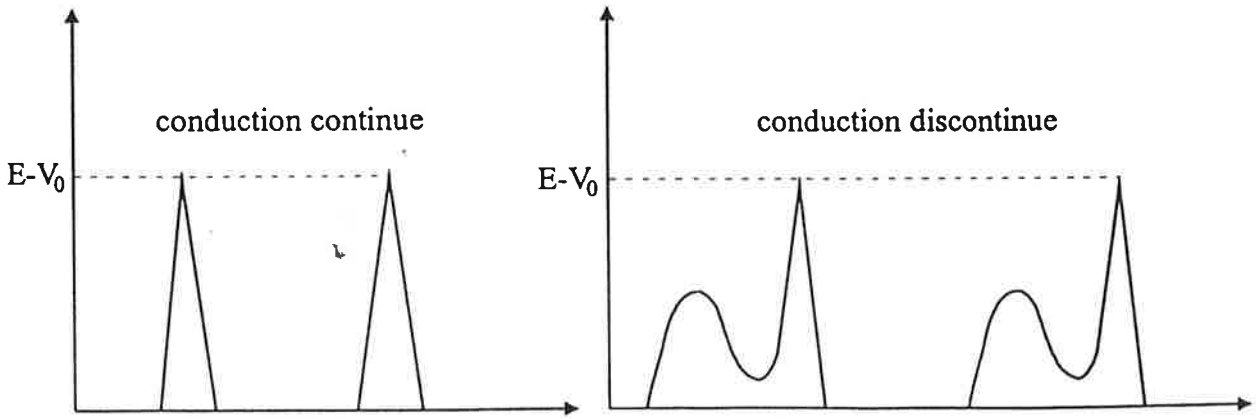


Figure IV-8 : Tension aux bornes de la diode de roue libre pour t_1 <Ton< Ton_{min}.

IV.2. DIMENSIONNEMENT DES ELEMENTS

Ce chapitre présente les points principaux du dimensionnement de l'interrupteur résonant,, en utilisant l'exemple d'un interrupteur fonctionnant dans une structure hacheur avec E=800V et I_0=6A.

IV.2.1.Eléments résonnants

IV.2.1.1.Dimensionnement de l'inductance

La première condition pour l'inductance de résonance L est d'assurer la commutation douce à la fermeture. Pour cela, il faut que E/L soit inférieur au $(dI/dt)_K$ des IGBTs. On défini ainsi une valeur minimale de L.

En augmentant la valeur de L, on diminue à la fois les pertes en conduction (surcourant moyen $\frac{1}{2}E\sqrt{C/L}$) et en commutation (limitation du courant coupé, et légère diminution du dV/dt à l'ouverture). Par contre, on augmente par la même occasion le $Toff_{min}$ $=t_4+t_5$. Ce temps est constitué de la phase d'aide à l'ouverture (qui a une action bénéfique sur les pertes) et de la phase d'extinction du courant dans L (suivant une décroissance en Et/L).

Cette augmentation du $Toff_{min}$ est ensuite limitée par une contrainte temporelle liée à la fréquence de découpage et au rapport cyclique ($Toff = (1-\alpha_{max})/f$ doit être supérieur à $Toff_{min}$).

Il résulte de ceci que la valeur de L est liée au choix de la fréquence et du rapport cyclique, et de la capacité C qui intervient dans le $Toff_{min}$.

$$Toff_{min} = \frac{\arcsin\left(\frac{1}{1+2x}\right) + x\left(2\sqrt{1+\frac{1}{x}} - 1\right)}{\omega_0} > (1-\alpha_{max})T.$$

Augmenter l'inductance pose un problème lorsque l'on souhaite bénéficier d'un rapport de transformation important. Pour concilier les deux, il faut aller dans le sens d'une diminution de la fréquence de découpage pour augmenter le Toff.

IV.2.1.2.Dimensionnement de la capacité

La première condition que C doit remplir est d'imposer la vitesse de montée de la tension, c'est à dire une vitesse inférieure à celle, intrinsèque, du semi-conducteur, à savoir $(dV/dt)_K$. Cette remarque est principalement utile pour les MOSFETs car elle permet de définir l'aide minimale permettant le fonctionnement en commutation douce, qui est par ailleurs l'aide optimale dans ce cas puisqu'elle ne grève pas trop les pertes en conduction. Par contre, pour les IGBTs, l'aide devra être supérieure pour tenir compte de la traînée de courant.

Le dimensionnement de la capacité de résonance résulte d'un compromis entre les pertes par conduction et par commutation : en effet, augmenter C accroît le courant moyen dans les semi-conducteurs et le courant coupé, mais améliore l'aide au blocage des IGBTs. La solution optimale est celle qui minimise le terme $P_{IGBT} = P_C + P_{off}$. Nous allons effectuer une approximation des pertes pour ensuite évaluer la valeur de la capacité.

On assimile les pertes en conduction à $Vce_{sat}I_{moy}$.

$$Ik_{moy} = I_0\left\{\alpha\left(1+\frac{1}{2x}\right)+\frac{f}{2\pi f_0}\left(\frac{1-\pi/4}{x}-\frac{x+1}{2}\right)\right\} \approx \alpha I_0\left(1+\frac{1}{2x}\right).$$

On peut approximer les pertes en conduction par la relation :

$$Pon = Vce_{sat}I_{moy} = Vce_{sat} \times \alpha I_0(1+\frac{1}{2x})$$

On modélise les pertes à l'ouverture de la façon suivante :

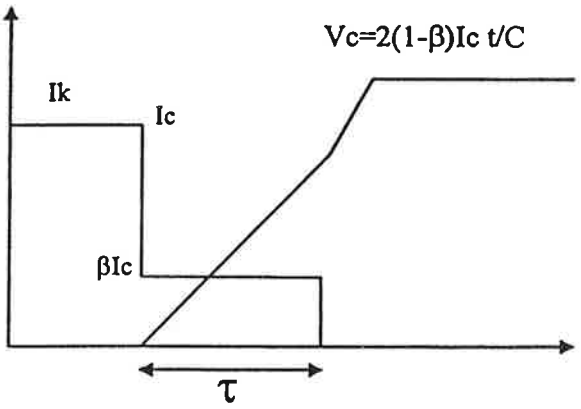


Figure IV-9 : Modélisation du blocage d'un IGBT.

Le courant coupé par l'IGBT est de $I_0(1+\frac{1}{2x})$. Le courant traversant la capacité est, lui, de $2\left(I_0(1+\frac{1}{2x})-I_{traînée}\right) = 2(1-\beta)I_0(1+\frac{1}{2x})$ (à l'ouverture, les deux IGBTs sont en parallèle avec leur capacité d'aide).

Les pertes en commutation peuvent donc être approximées par la relation suivante :

$$Poff = \beta(1-\beta)I_0(1+\frac{1}{2x})\frac{\tau^2}{C}f .$$

On néglige les pertes à la fermeture (liées à l'énergie contenue dans les capacités parasites intrinsèques des IGBTs), et les pertes totales sont alors de l'ordre de :

$$Ptot = Vce_{sat} \times \alpha I_0(1+\frac{1}{2x}) + \beta(1-\beta)I_0(1+\frac{1}{2x})\frac{\tau^2}{C}f$$

Cette approximation permet de voir l'ordre de grandeur nécessaire des capacités.

Exemple :

E=800V, I_0=6A, L=100µH, τ=500ns, β=30%, f=30kHz.

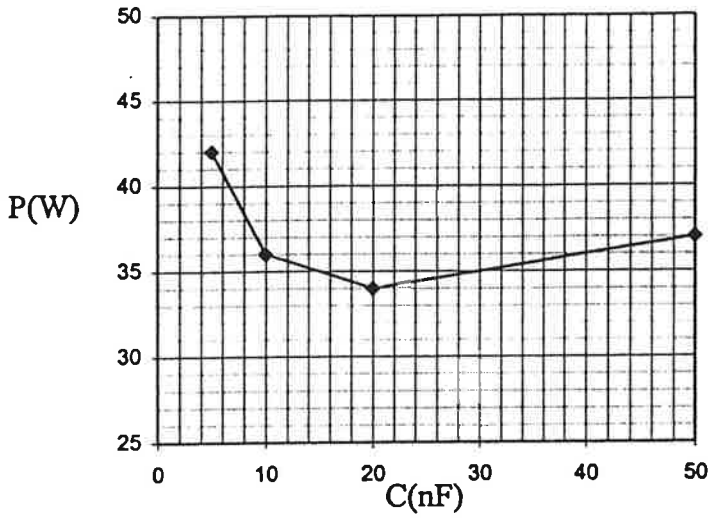


Figure IV-10 : Pertes dans les IGBTs en fonction de la capacité.

On aperçoit ici que les pertes dans la zone 10nF-50nF sont très proches (34 à 37W), et qu'elles correspondent à l'optimum de la capacité. Un autre critère de choix est le $Toff_{min}$, qui augmente avec la capacité : de 2µs pour C=10nF jusqu'à 3,5µs pour C=50nF. Une capacité de 10nF est donc plus avantageuse.

IV.2.2.Semi-conducteurs

IV.2.2.1.IGBTs

Les IGBTs sont calibrés pour la tension E. Les pertes ont été évaluées ci dessus. Pour réaliser un module 800V utilisable pour un courant de sortie de 6A, nous avons utilisé deux IGBT GT15Q10 de Toshiba (1200V, TO247) montés en parallèle sur le même radiateur, pour des pertes de l'ordre de 35W.

IV.2.2.2.Diodes de l'interrupteur résonnant

Les diodes sont soumises à la tension E.

Leur courant crête est $I_0 + E\sqrt{\frac{C}{L}}$, et leur courant moyen est donné par la relation :

$$Id_{moy} = I_0\left\{\frac{\alpha}{2x} + \frac{f}{2\pi f_0}\left(x^3\left(\frac{5}{2} - 2\sqrt{1+\frac{1}{x}}\right) + 2x^2 + x - \arcsin\left(\frac{1}{1+2x}\right)\right)\right\} \approx \frac{\alpha I_0}{2x}.$$

Pour les valeurs décrites précédemment, nous obtenons un courant moyen de 3,6A. Les diodes sont nettement moins sollicitées en courant que les IGBTs. Il faut également prendre en compte les pertes dues au recouvrement, qui seront réduites du fait du faible dI/dt. : celui ci vaut E/L=8A/µs dans l'exemple traité. La diode est une Thomson STTA812D (1200V boîtier TO220).

IV.2.2.3.Diode de roue libre

La diode de roue libre est calibrée pour le courant de sortie I_0 et la tension E. Ses pertes en commutation sont négligeables puisque son ouverture est douce. La diode est une Thomson STTA812D (1200V boîtier TO220).

IV.3. UTILISATION DANS LA MISE EN SERIE

IV.3.1.Interrupteur haute tension

Comme nous l'avons vu dans la première partie, on a tout intérêt à répartir l'inductance de résonance et la capacité de résonance. Cela revient à mettre en série les interrupteurs résonnants [20].

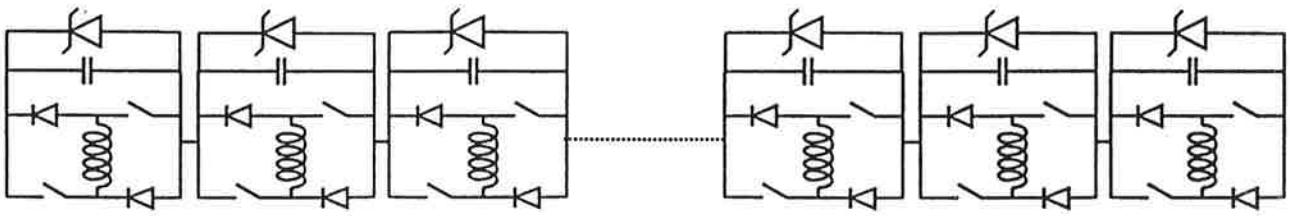


Figure IV-11 : Réalisation de l'interrupteur résonnant en haute tension.

Un dispositif d'écrêtage est placé sur chaque interrupteur résonnant. Son rôle est d'assurer la protection des étages lors des phases statiques ouvertes, par exemple avant le démarrage.

L'inductance est ici répartie tous les deux interrupteurs. La figure IV-12 montre le trajet des courants parasites capacitifs lors de la fermeture.

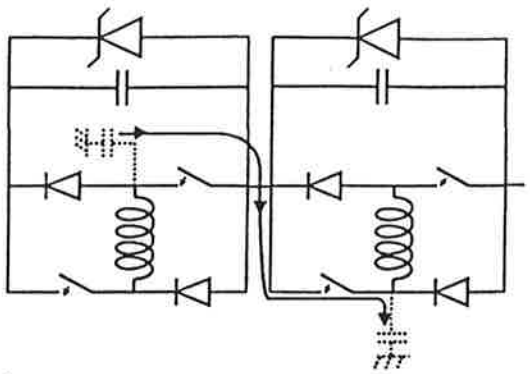


Figure IV-12 : Courants capacitifs parasites à la fermeture.

On vient de voir dans la partie III.2 le développement d'un module résonnant unitaire de tension E_u et de courant I_0. Pour réaliser un commutateur de tension E, on place n modules en série, avec $n \geq \frac{E}{E_u}$. La répartition des éléments présente également l'avantage de la modularité.

Nous allons étudier plus finement l'implication de la répartition des éléments réactifs dans le chapitre suivant.

IV.3.2.Effets cumulés sur plusieurs périodes des déséquilibres

Nous avons vu dans la première partie de ce mémoire, au chapitre IV, que, si l'on répartit les éléments réactifs, les déséquilibres produits par des décalages sur une commutation sont restreints. Néanmoins, cette répartition a une autre implication : les courants des différents étages ne sont plus forcément les mêmes. De ce fait les déséquilibres obtenus sur une période peuvent se répercuter sur l'autre, provoquant un effet cumulatif. Dans le convertisseur traité dans ce chapitre, un retard à l'amorçage sur un étage produit une surtension sur celui ci, d'où un accroissement de son courant résonnant. Son courant étant plus important, sa vitesse d'ouverture sera supérieure, et il subira donc une surtension à l'ouverture, ce qui augmentera à nouveau son courant résonnant et ainsi de suite. La question qui se pose est alors de savoir si ce système est instable, c'est à dire si la tension de l'étage va diverger jusqu'à ce qu'un système d'écrêtage entre en action, ou bien si ce déséquilibre se stabilise.

Nous allons tout d'abord étudier le comportement du commutateur face à un déséquilibre ponctuel, puis, dans un deuxième temps, face à un déséquilibre cyclique.

IV.3.2.1.Réponse à un déséquilibre ponctuel

IV.3.2.1.1.Etude théorique

Dans cette partie, on appellera E_n la tension nominale d'un étage, et $I_n = I_0 + E_n\sqrt{\frac{C}{L}}$ le courant crête nominal de l'inductance d'un étage.

IV.3.2.1.1.1. Modélisation simplifiée

On considère deux étages en série. Pour analyser le comportement du système sur plusieurs cycles, il faut tout d'abord modéliser l'impact du déséquilibre d'une commutation sur l'autre. Nous allons pour cela faire les hypothèses suivantes :
- Les interrupteurs sont parfaits (pas de traînée de courant).
- Le courant de sortie est constant.
- La phase d'ouverture est linéaire, et s'opère par la charge de la capacité de l'étage par un courant $I_{nom} = 2I_0 + E_u\sqrt{\frac{C}{L}}$.

Si un étage a une surtension ΔV sur sa capacité avant l'amorçage, le courant traversant son inductance sera de $I_L = I_0 + (E_u + \Delta V)\sqrt{C/L}$, soit un surcourant dans la capacité de $\Delta I = I_{nom} - (I_0 + I_L) = \Delta V\sqrt{C/L}$.

Si l'inductance d'un étage a un surcourant ΔI avant le blocage, sa capacité sera traversée par un courant $I_0 + I_{nom} + \Delta I$. Le dv/dt de cet étage est alors $(I_0 + I_{nom} + \Delta I)/C$, tandis que sur l'autre étage, le dv/dt sera de $(I_0 + I_n - \Delta I)/C$. La tension sur cet étage sera de $V = E_u(1 + \frac{\Delta I}{I_n})$, soit une surtension $\Delta V = E_u\frac{\Delta I}{I_n}$.

En conclusion, nous allons donc utiliser le modèle simplifié suivant :

- Une surtension ΔV sur un étage se traduit un surcourant $\Delta I = \Delta V\sqrt{\frac{C}{L}}$.
- Un surcourant ΔI sur un étage se traduit par une surtension $\Delta V = E\frac{\Delta I}{I_{nom}}$.

IV.3.2.1.1.2.Réponse à un déséquilibre ponctuel

Au bout de n cycles, le déséquilibre devient :

- $\Delta V_n = \left(\sqrt{\frac{C}{L}}\frac{E}{I_{nom}}\right)^n \Delta V_{initial}$.

- $\Delta I_n = \left(\sqrt{\frac{C}{L}}\frac{E}{I_{nom}}\right)^n \Delta I_{initial}$.

Le système est stable si le déséquilibre s'est estompé au bout d'un certain nombre de périodes, c'est à dire si $\left(\sqrt{\frac{C}{L}}\frac{E}{I_{nom}}\right)^n$ tend vers 0 lorsque n tend vers l'infini.

$\beta = \sqrt{\frac{C}{L}}\frac{E}{I_{nom}} = \frac{E\sqrt{C/L}}{2I_0 + E\sqrt{C/L}} = \frac{1}{1+2x} < 1$, ce qui implique que le système est bien stable.

IV.3.2.1.2.Simulation

Nous avons effectué une simulation sur deux étages en série. La tension d'entrée est de 1400V, soit 700V en nominal par étage. Les commandes des étages sont parfaitement synchrones. On introduit un déséquilibre initial, qui correspond à une tension initiale de 800V sur le premier étage et une tension de 600V sur le second.

Le figure IV-13 : permet de vérifier que le déséquilibre introduit disparaît au bout de quelques périodes.

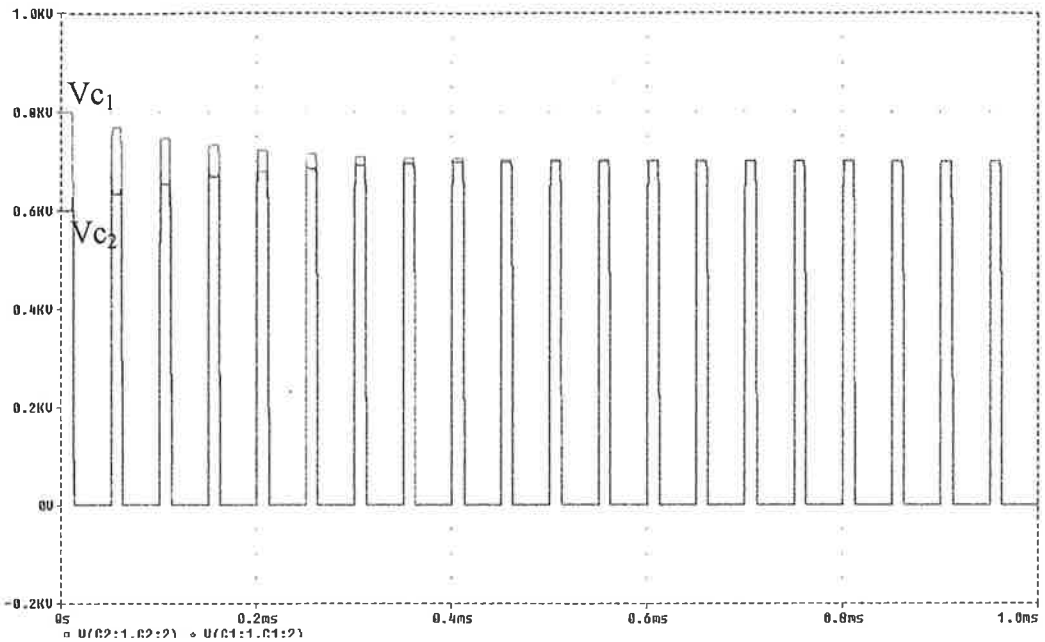


Figure IV-13 : Vérification de la stabilité.

IV.3.2.2.Déséquilibre cyclique

IV.3.2.2.1.Etude théorique

Nous avons vérifié qu'un déséquilibre ponctuel s'estompe au bout de quelques périodes. Si la cause du déséquilibre se reproduit à chaque cycle de commutation (décalage de commutation, effet des capacités parasites avec l'environnement), les effets des déséquilibres issus des cycles précédents s'ajoutent.

Prenons le cas d'un déséquilibre en tension sur un cycle ΔV. Il faut lui ajouter les déséquilibres des cycles précédents, soit $\beta\Delta V$, $\beta^2\Delta V$, ..., $\beta^n\Delta V$, ...

Le déséquilibre cumulé est alors de $\Delta V(1+\beta+\beta^2+...+\beta^n+...) = \Delta V\sum_{i=1}^{\infty}\beta^i = \frac{\Delta V}{1-\beta}$. Comme $\beta<1$, le déséquilibre reste borné.

Nous allons vérifier ce principe dans les simulations exposées ci-dessous, pour trois cas de déséquilibres :
- Retard de commutation à l'amorçage.
- Avance au blocage.
- Retard à l'amorçage et avance au blocage.

IV.3.2.2.2.Simulations

IV.3.2.2.2.1.Retard à l'amorçage

Cette simulation se réfère à la mise en série de deux étages. La tension d'entrée est de 1400V (E_u=700V). L'étage 2 a un retard à l'amorçage de 100ns, tandis que les blocages sont synchrones. Au départ, les tensions sur les capacités sont égales, et valent 700V. Le retard à l'amorçage sur l'étage 2 lui donne un déséquilibre en tension initial de 25V. Ce déséquilibre est amplifié de commutation en commutation, et il se stabilise à 70V.

On vérifie bien, sur cette simulation, que les déséquilibres se stabilisent. Le déséquilibre initial est faible, comme on l'a vu dans la première partie de ce mémoire, ce qui implique que le déséquilibre final est tout à fait tolérable.

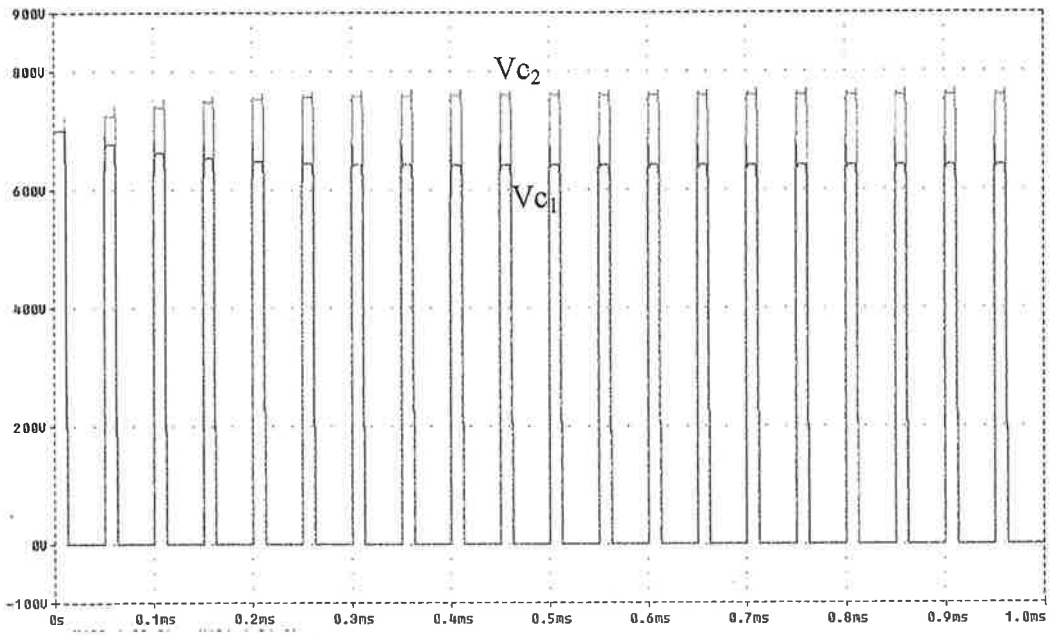


Figure IV-14 : Effet cumulé d'un retard à l'amorçage.

IV.3.2.2.2.2.Avance au blocage

Cette simulation se réfère à la mise en série de deux étages. La tension d'entrée est de 1400V (700V). L'étage 2 a une avance au blocage de 50ns, tandis que les amorçages sont synchrones. Au départ, les tensions sur les capacités sont égales, et valent 700V.

On peut observer les effets de l'ouverture sur la figure IV-15. L'étage 1, qui s'ouvre en avance, voit son courant décroître par résonance. A l'amorçage de la diode de roue libre, la résonance se termine, et on entre dans la phase de décharge des inductances. L'inductance de l'étage 2 , dont le courant est supérieur à I_{L1} , vient décharger C1 et charger C2. Lorsque ces courants atteignent zéro, cette phase s'arrête et les tensions sur les capacités restent constantes. Ce phénomène va dans le bon sens, puisqu'il limite l'augmentation des déséquilibres par rapport à l'étude théorique.

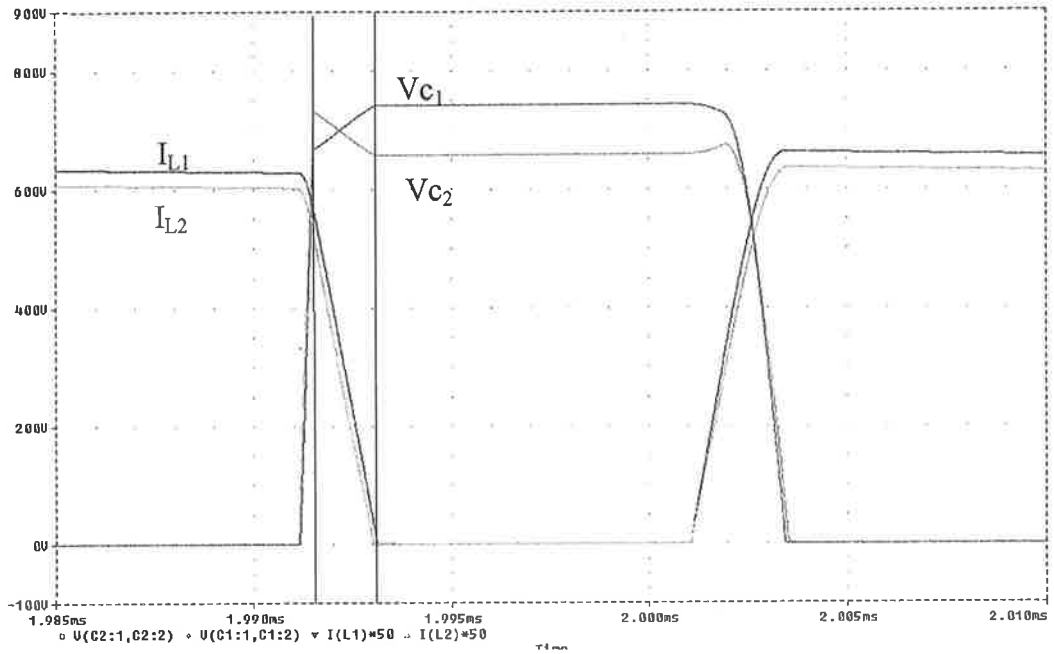


Figure IV-15 : Détail d'une ouverture désynchronisée.

Le figure IV-16 présente l'évolution du déséquilibre. En régime établi, on constate des surtensions de 40V sur chacune des capacités. On vérifie bien, sur cette simulation, que les déséquilibres se stabilisent.

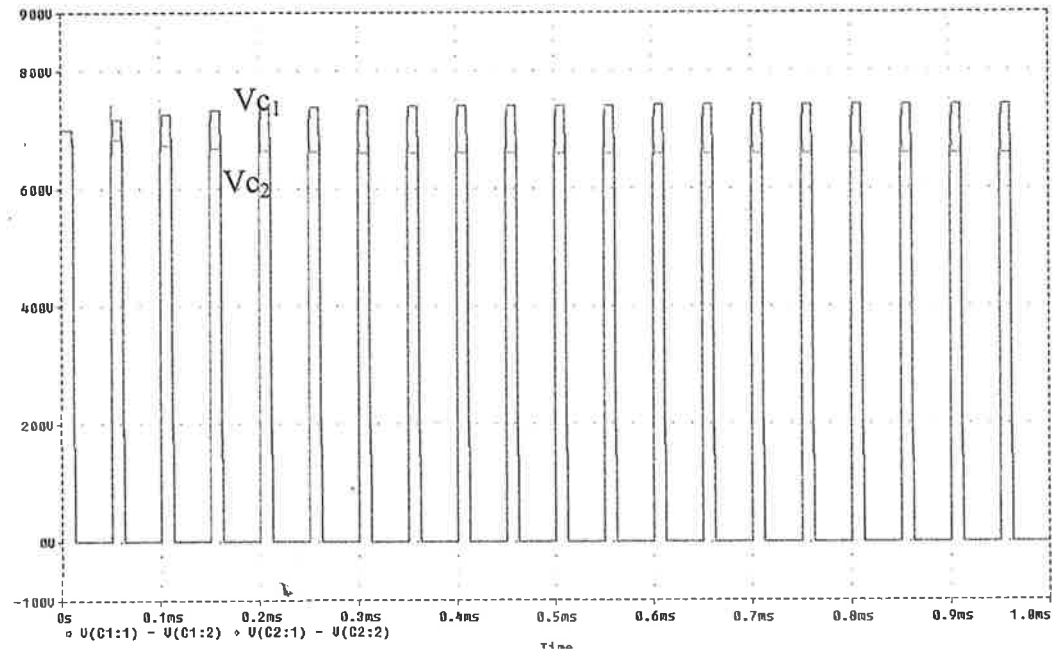


Figure IV-16 : Effet cumulé d'une avance au blocage.

IV.3.2.2.2.3.Retard à l'amorçage et avance au blocage

Dans cette simulation, l'étage 1 est en avance de 50ns au blocage et en retard de 100ns à l'amorçage. En régime établi, le premier étage a une tension crête de 760V et le second une tension crête de 680V.

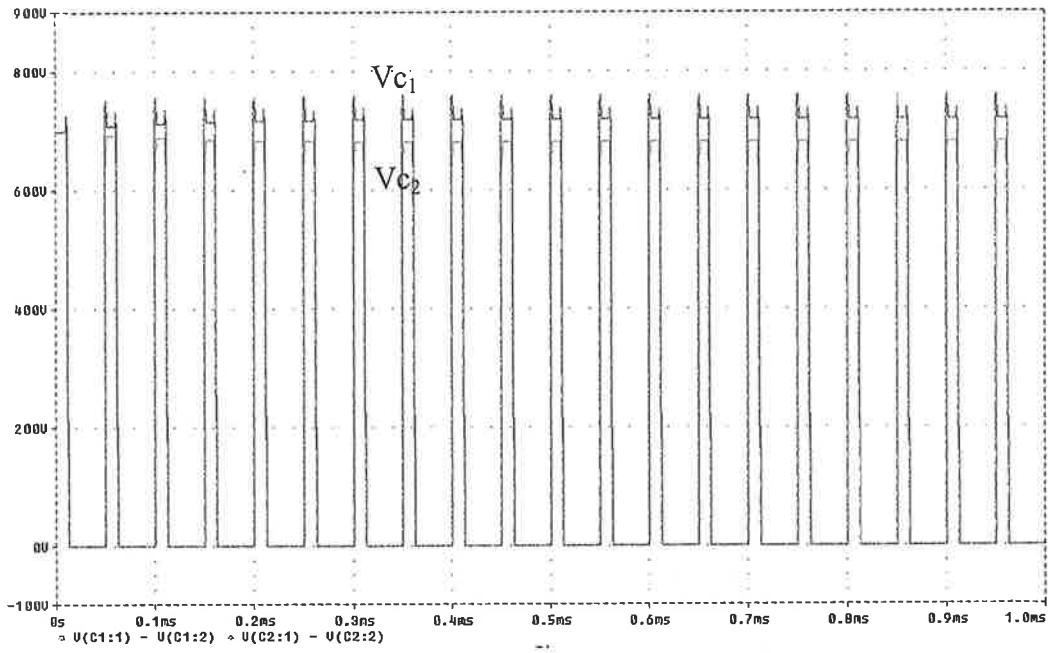


Figure IV-17: Effet cumulé d'un retard au blocage et d'une avance à l'amorçage.

IV.3.2.3.Conclusion sur l'évolution des déséquilibres

Un déséquilibre ponctuel s'atténue au bout de quelques périodes. Si la cause du déséquilibre est cyclique, le déséquilibre obtenu sur une commutation est amplifié mais reste borné. Si le déséquilibre sur un cycle reste faible, et le déséquilibre cumulé peut alors être maintenu à un niveau modéré. Tout ceci reste valable pour d'autres types de déséquilibres, comme ceux dus aux capacités parasites avec l'environnement. Nous allons voir dans la partie suivante une validation expérimentale de cet interrupteur.

IV.3.3.Développement d'une alimentation commutant 9kV

IV.3.3.1.Maquette

IV.3.3.1.1.Interrupteur haute tension

On aperçoit ci-dessous la photographie d'une carte comprenant trois cellules en série.

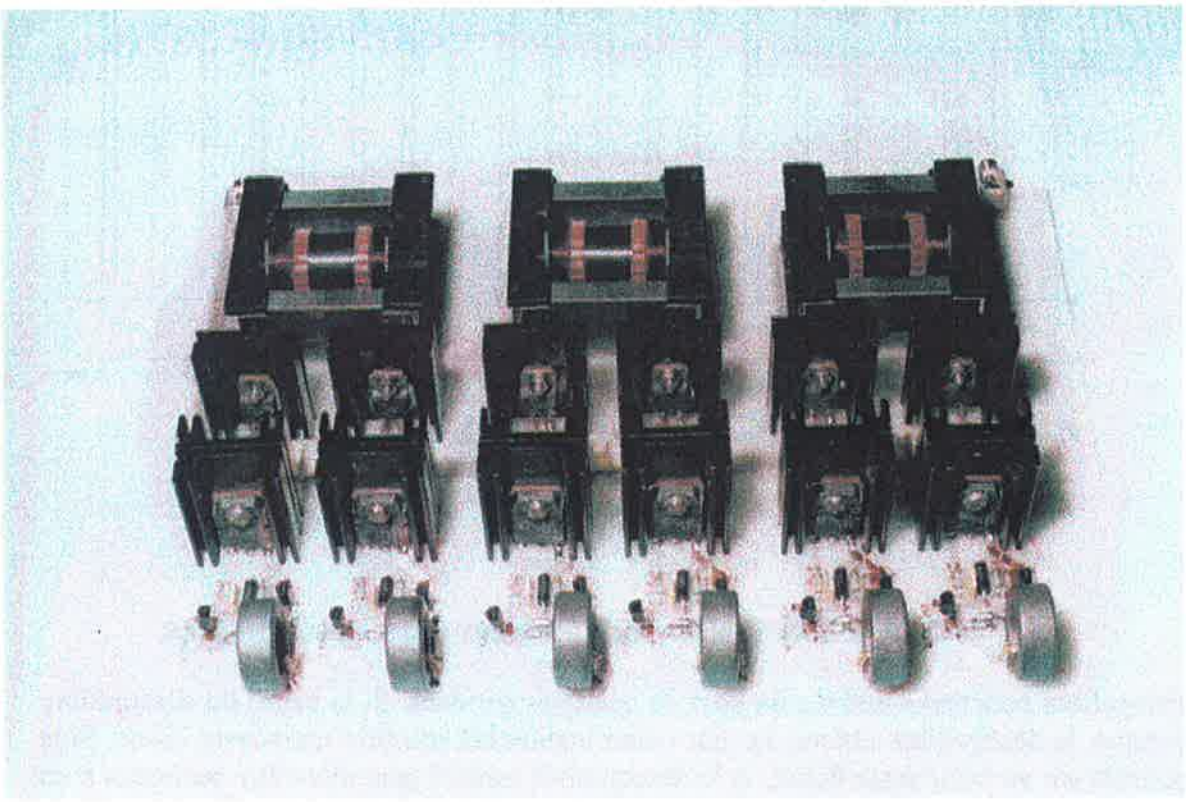


Figure IV-18 : Carte comprenant 3 modules interrupteurs en série.

Au premier plan, on remarque les tores de commande rapprochée. Leur disposition est rectiligne, permettant un câblage aisé du transformateur d'impulsions. Au second plan, on voit les semi-conducteurs (IGBTs et diodes) montés sur leur radiateur.

Les inductances, de 100µH, sont au dernier plan. On remarque le bobinage de part et d'autre de l'entrefer. Les capacités valent 10nF.

Vingt-quatre cellules résonnantes sont connectées en série pour former l'interrupteur haute tension de tension crête 20kV. La photographie ci-dessous montre les 8 cartes de 3 étages.

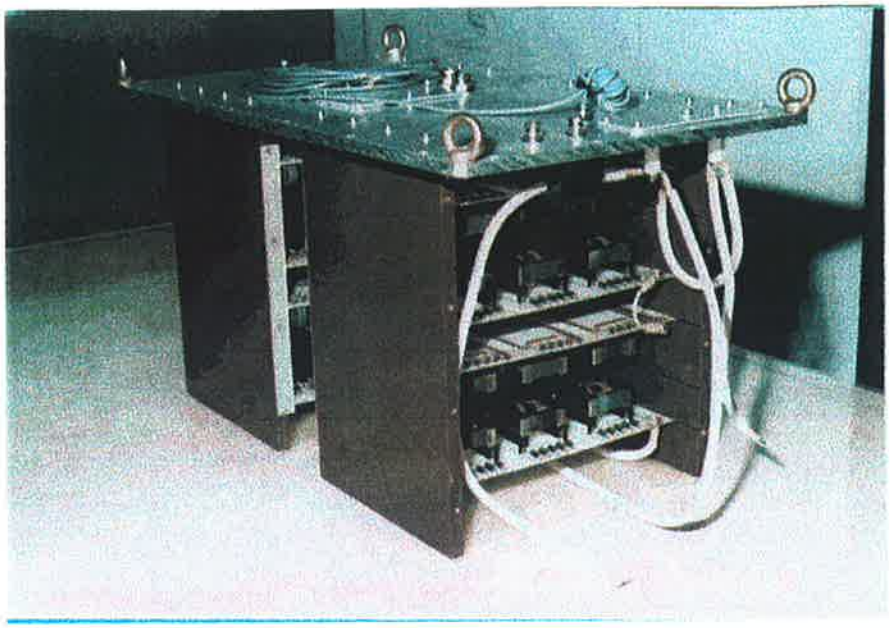


Figure IV-19 : Interrupteur haute tension réalisé par mise en série de 24 étages résonnants.

IV.3.3.1.2.Diode de roue libre

La diode de roue libre est réalisée par la mise en série directe de 20 diodes STTA812D (1200V, TO220).

La capacité de découplage est réalisée par mise en matrice de capacités polyester. Des résistances favorisent le partage des tensions entre les différentes capacités.



Figure IV-20 : Diode de roue libre et capacités de découplage.

IV.3.3.1.3.Convertisseur complet

Le schéma de la charge pulsée est présenté ci-dessous.

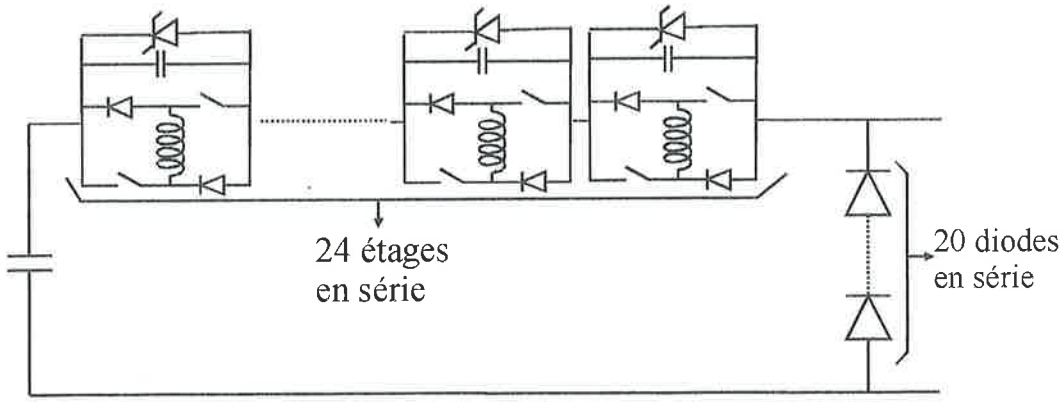


Figure IV-21 : Schéma de la charge pulsée.

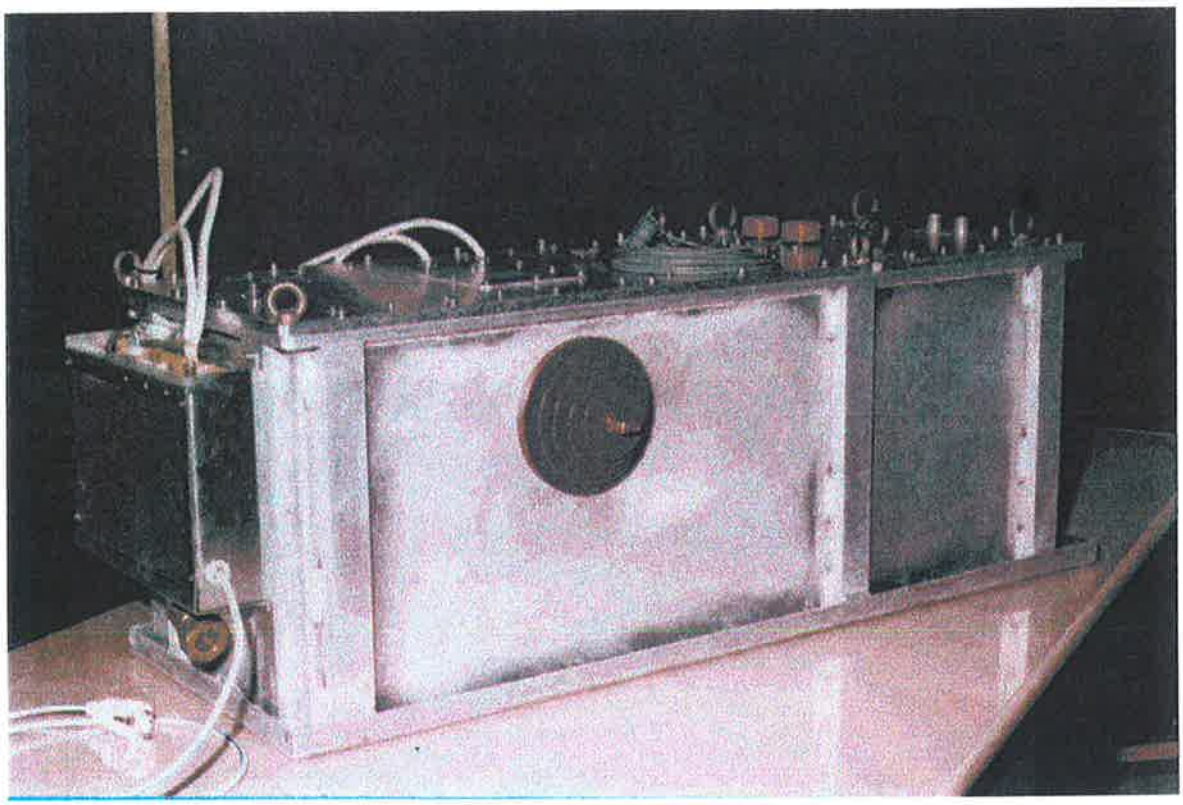


Figure IV-22 : Cuve à huile utilisée pour la maquette.

IV.3.3.2.Dispositif expérimental

La maquette a été utilisée dans un système d'alimentation pour laser. Le système à découpage permet de gérer l'énergie envoyée dans le laser.

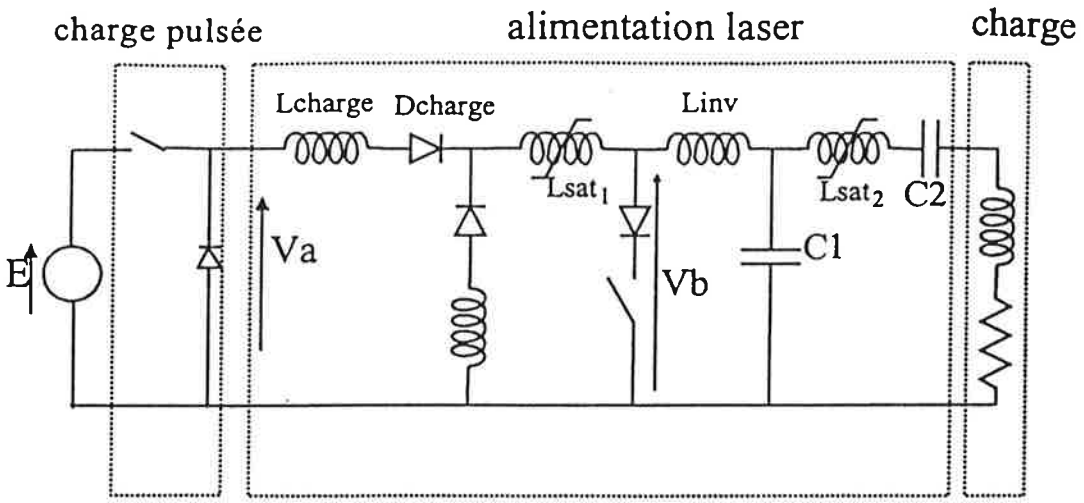


Figure IV-23 : Dispositif expérimental.

IV.3.3.2.1.Fonctionnement de l'alimentation laser

Remarque : $Lsat_1$ est une inductance saturable aidant la fermeture de K, tandis que Lret et Dret gère les retours d'énergie de la charge. Ces trois éléments n'entrent pas en compte dans le fonctionnement nominal et leur influence ne sera pas abordée ci-dessous. On considère par ailleurs que les inductances saturables $Lsat_1$ et $Lsat_2$, ainsi que Linv, ont une valeur nettement inférieure à Lcharge.

On prend l'hypothèse d'une tension d'entrée continue Va. Une résonance avec Lcharge vient charger C1 et C2 à 2Va (cette résonance se termine au blocage de Dcharge). Ensuite, la fermeture de K entraîne une résonance rapide entre C_1 et Linv, qui inverse la tension aux bornes de C_1 , tandis que l'inductance saturable $Lsat_2$ empêche la décharge de la capacité C_2. La tension des deux capacités tend alors vers 4 E. $Lsat_2$ sature alors et transmet l'énergie à la charge. Les capacités se déchargent alors partiellement, conduisant à une incertitude sur la tension au cycle suivant. Par ailleurs, la source fournit en permanence de l'énergie, alors que cet apport n'est nécessaire que durant la phase de charge de C_1 et C_2. La charge pulsée permet d'améliorer cela.

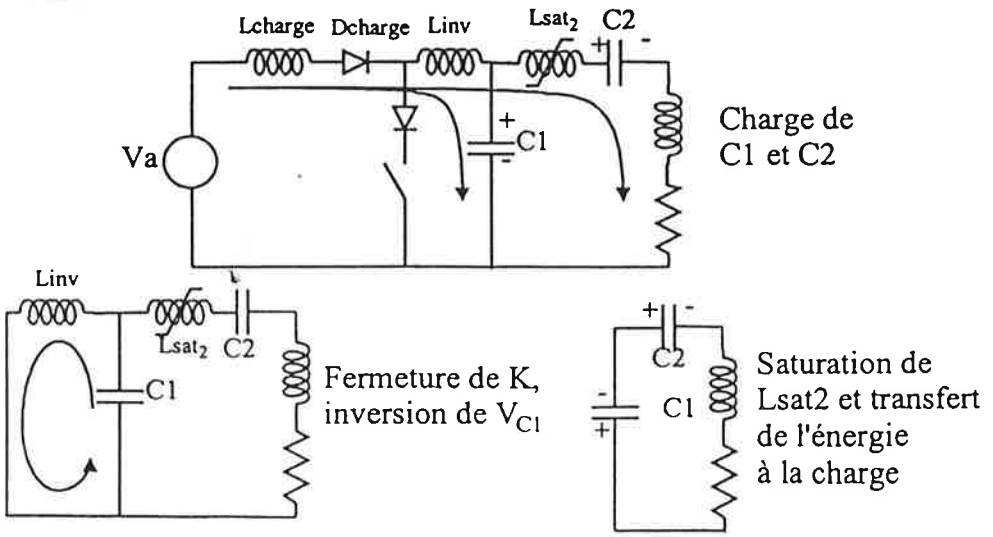


Figure 24 : Phases de fonctionnement de l'alimentation laser.

IV.3.3.2.2. Charge pulsée

La charge pulsée sert à maîtriser la tension sur les capacités de l'alimentation laser, et assure un apport d'énergie uniquement durant la charge des capacités. Elle fournit des créneaux 0-E à l'alimentation laser. Sur la figure IV-24, on voit la représentation en plan de phase pour deux cas : tension d'entrée continue et régulation par tension d'entrée pulsée. Le fonctionnement est identique au cas de la tension continue en entrée à l'exception que la charge des capacités s'opère suivant deux résonances, l'une centrée sur E et l'autre sur 0.

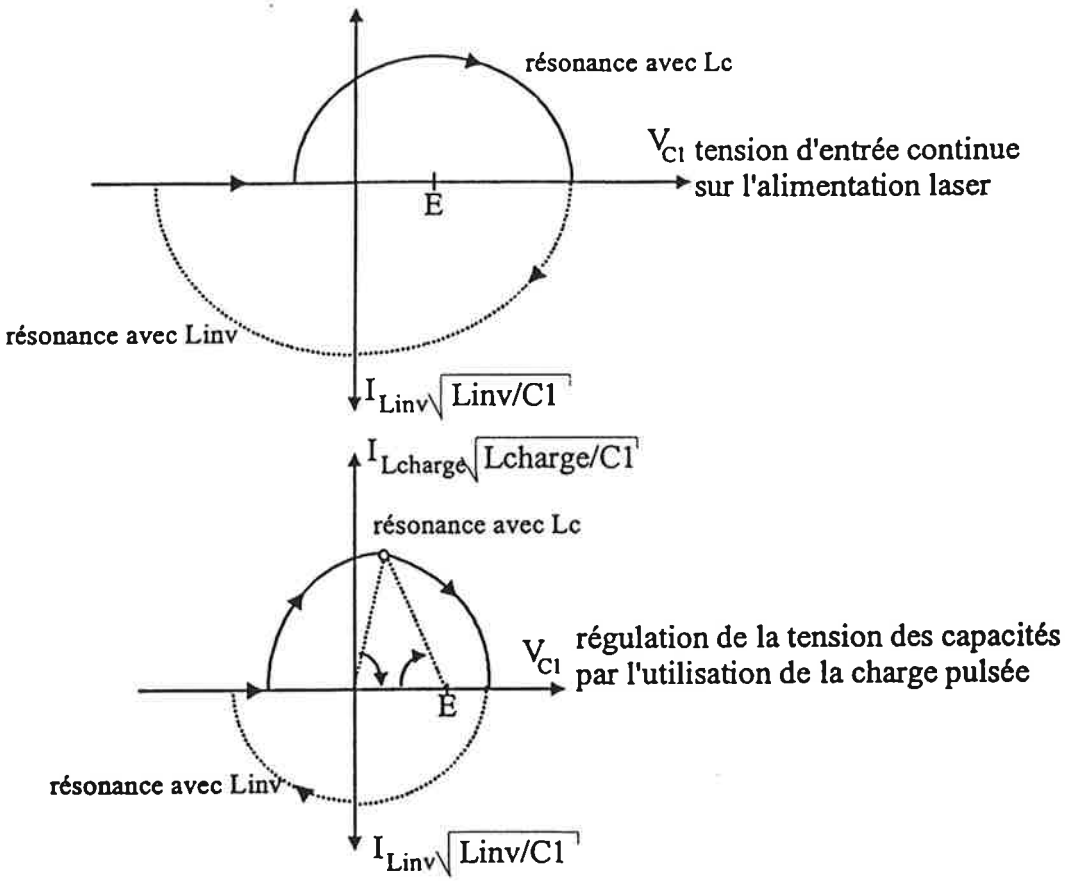


Figure IV-25 : Fonctionnement de l'alimentation laser. a) Tension d'entrée continue. b) Tension d'entrée pulsée.

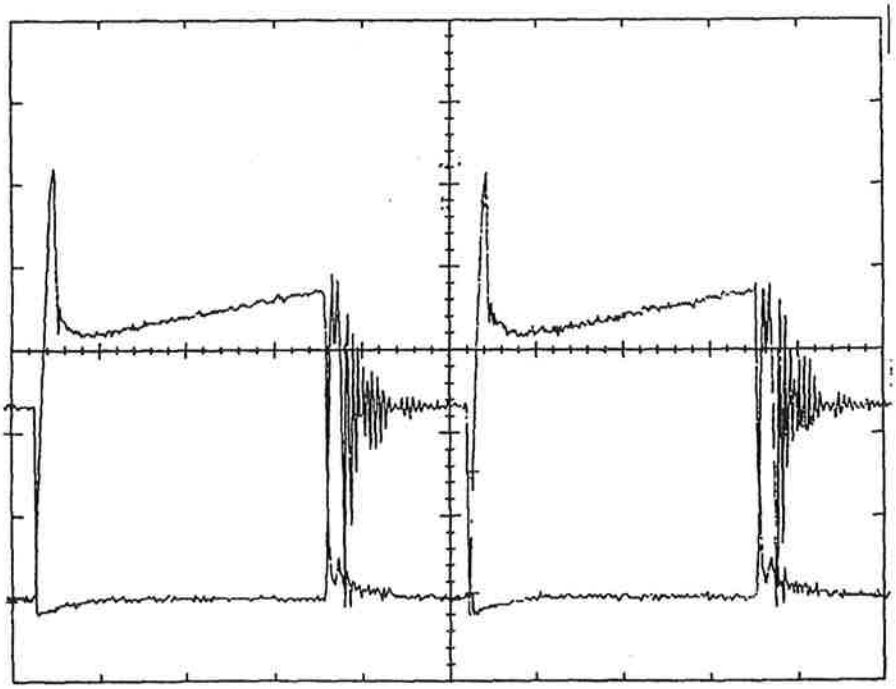
Lorsque l'on ouvre les interrupteurs, la résonance se poursuit, mais elle est alors centrée sur zéro.

Il faut noter que la charge pulsée ne fonctionne pas sur source de courant mais en discontinu : le courant dans l'inductance de charge est nul à chaque amorçage des IGBTs.

IV.3.3.2.3.Résultats expérimentaux

IV.3.3.2.3.1.Essais en hacheur

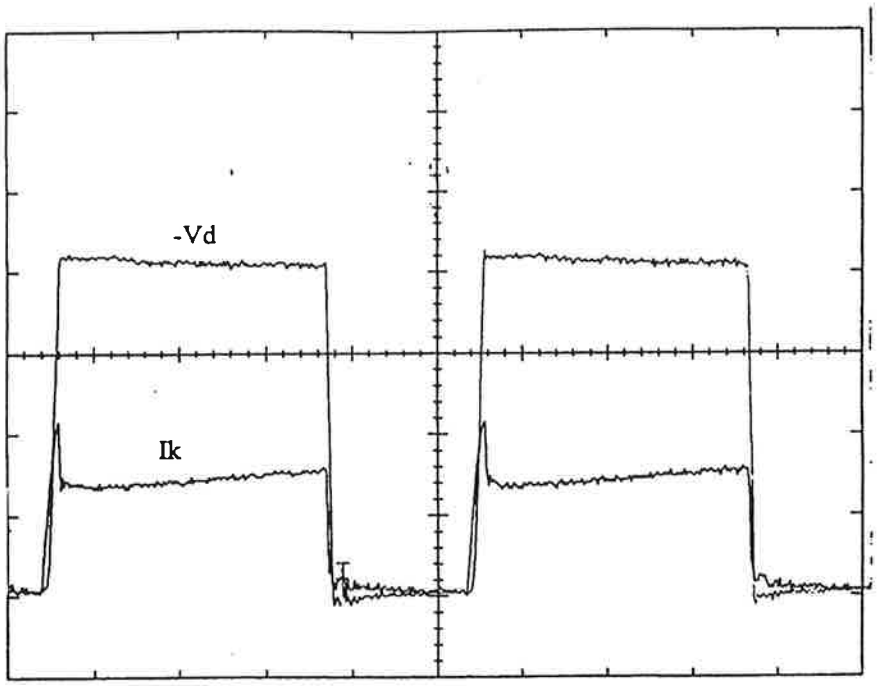
L'oscillogramme IV-1 présente la mesure du courant Ik et de la tension Vk d'un IGBT utilisé dans le montage. Le test est effectué dans un mode hacheur, sur une cellule de tension E=800V et de courant de sortie 5A. La fréquence de découpage est de 20kHz.



Oscillogramme IV-1 : Tension et courant sur un IGBT de l'interrupteur. (200V/div.2.5A/div.10µs).

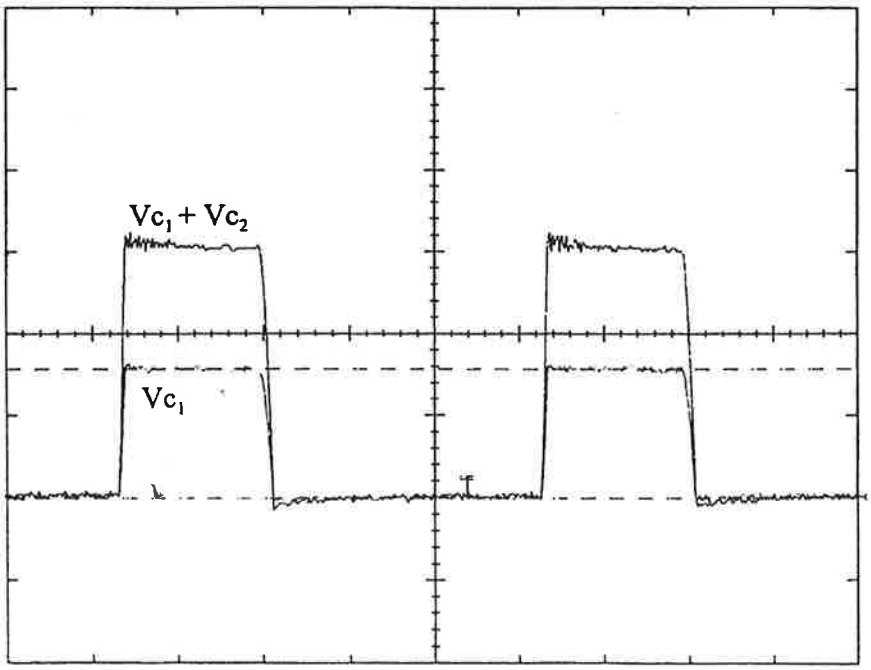
La tension est prise au moyen d'une sonde différentielle (d'où quelques imperfections dans la mesure). On voit apparaître une oscillation liée au blocage des diodes de l'interrupteur résonnant. Cette oscillation peut être amortie au moyen d'un réseau RC parallèle.

L'oscillogramme IV-2 présente les mesures du courant IGBT et de la tension aux bornes de la diode de roue libre pour le même essai.



Oscillogramme IV-2 : Courant dans un des IGBTs et tension aux bornes de la diode de roue libre (200V/div.5A/div.10µs/div).

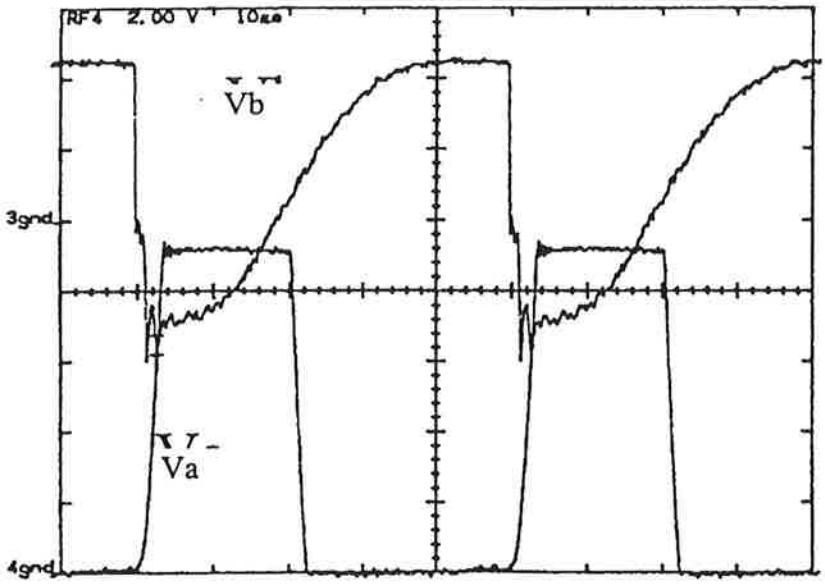
L'oscillogramme IV-3 présente les tensions aux bornes des capacités de deux étages en série lors d'un test en configuration hacheur (E=1500V Is=3.5A). La première courbe montre la tension totale aux bornes des deux capacités (Vc_1+Vc_2), la seconde celle de la première capacité (Vc_1). On trouve alors Vc_1=790V, soit Vc_2=710V. La différence est de 5% par rapport aux 750V nominaux, ce qui reste négligeable.



Oscillogramme IV-3 : Tensions sur deux étages en série (500V/div, 10µs/div).

IV.3.3.2.3.2.Essais en charge pulsée

Enfin, l'oscillogramme IV-3 présente les essais effectués sur la charge pulsée. La tension d'entrée est de 9kV, t_{on}=20µs, et la fréquence est de 20kHz.



Oscillogramme IV-4 : Tension Va aux bornes de la diode de roue libre de la charge pulsée, et tension Vb aux bornes du commutateur (10µs/div, Va : 2kV/div, Vb :5kV/div).

On peut remarquer Va, la tension pulsée de 9kV aux bornes de la diode de roue libre, et Vb, la tension aux bornes du commutateur K_2. La tension appliquée par la charge pulsée permet de charger C_1. L'amorçage du commutateur K provoque la chute de la tension Vb.

IV.3.4.Conclusion

Cette structure présente de nombreux avantages pour la mise en série :

- La répartition des inductances et des capacités est possible sur chaque étage.
- Le fonctionnement à fréquence fixe facilite les problèmes de régulation.
- La commande unique des deux interrupteurs facilite la réalisation de la commande en haute tension.
- La gestion de la commutation douce est aisée.

Ses inconvénients se situent dans le courant moyen au niveau des IGBTs. Dans le dimensionnement effectué ici, il n'est en effet pas aisé de concilier faible surcourant et fort rapport de transformation.

V. CONCLUSION

Les études présentées dans cette seconde partie ont concerné sur les différents aspects de la réalisation de convertisseurs haute tension utilisant la mise en série :

- Réalisation des éléments de filtrage, diodes de roue libre : la mise en série ou matrices de composants élémentaires améliore les performances de la fonction complète.

- Commande des interrupteurs : la commande doit être simple (étant donné le nombre d'étages à commander), assurer l'isolation, et doit présenter, pour les étages du point chaud, une faible capacité parasite avec l'environnement. Ce dernier point implique également de prendre soin du placement des cartes par rapport à la carcasse du convertisseur.

- Interrupteur haute tension : il faut trouver une structure performante en basse tension et adaptée à la mise en série, c'est à dire dans laquelle on peut répartir les éléments réactifs.

Deux structures ont été étudiées et validées en moyenne tension. La première utilise un interrupteur quasi résonnant. Elle a été validée expérimentalement pour trois étages commutant une tension de 1,5kV. Une seconde structure, plus originale, a été étudiée et validée expérimentalement à 9kV.

La première structure présente plutôt des avantages pour les pertes dans les IGBTs, puisque ceux-ci ont un courant moyen réduit (+12% de courant moyen par rapport à la commutation dure, contre 50% pour la seconde structure) et un blocage à courant nul. La seconde structure, par contre, est plus simple à mettre en œuvre au niveau commande, régulation, et offre l'avantage de ne pas introduire de potentiels supérieurs à la tension d'entrée, facilitant ainsi l'isolation.

REFERENCES BIBLIOGRAPHIQUES

Deuxième partie

[1] R. Guidini, « Interrupteurs rapides haute tension réalisés par mise en série de composants semi-conducteurs pour convertisseurs de forte puissance », Thèse soutenue le 13 Janvier 1995 à Montpellier II.

[2] A. Charroy, support de la formation AEMC.

[3] J.C. Tournier, « Etude des diodes en surcourant et en avalanche », rapport de stage ingénieur ESIM, 1994.

[4] D. Chatroux, Y. Guyon, R. Guidini, « Dispositif de commutation d'un circuit haute tension à transformateur d'impulsions », brevet français 95/00894.

[5] T.A. Meynard, « Commutation douce appliquée aux alimentations à découpage », Thèse soutenue le 06/10/1988 à Toulouse.

[6] J.P. Ferrieux, F. Forest, « Alimentations à découpage, convertisseurs à résonance », éditions Masson, 1994.

[7] W.A. Tabisz, F.C. Lee, « Zero Voltage Switching Multi Resonant Technique - A novel approach to improve performance of high frequency quasi resonant converters », IEEE PESC proceedings, 1988.

[8] R.W. De Doncker, J.P Lyons, « The auxiliary resonant commutated pole converter », IEEE IAS Proceedings., 1990.

[9] D. Sable, F.C. Lee, « A zero voltage switching bidirectionnal battery charger/discharger for NASA ESO satellite », IEEE Appl. Power Electronic Conference Proceedings, 1992.

[10] A. Cheriti, K. Al-Haddad, L.A. Dessaint, T.A. Meynard, D. Mukhedkar, « A rugged soft commutated PWM inverter for AC drives », IEEE transactions on power electronics, vol7, n°2, April 1992.

[11] T.A. Meynard, Y. Chéron, H. Foch, « Generalization of the resonant switch concept structures and performances », EPE Proceedings, Grenoble 1987.

[12] K.W.E. Cheng, P.D. Evans, « A family of extended period circuits for power supply applications, using high conversion frequencies », EPE Proceedings, Firenze 1991.

CONCLUSION GENERALE

CONCLUSION GENERALE

Au terme de ce travail, nous avons pu appréhender l'impact de la commutation douce sur la mise en série. Ce travail comporte deux volets, le premier s'attache aux principes de réalisation d'une mise en série d'interrupteurs en commutation douce, le second s'intéresse aux applications pour la conversion DC/DC haute tension.

Le premier volet a mis en évidence des aspects généraux de la mise en série en commutation douce. Une étude de l'influence des éléments réactifs dans le cadre de la mise en série a permis de mettre en évidence un point important : quand le nombre d'étages connectés en série devient important, la garantie de la commutation douce pour tous les étages, lors d'une commutation commandée, passe par la répartition de l'aide appropriée. En effet, la répartition de l'inductance à la mise en conduction réduit fortement les courants dus aux capacités parasites avec l'environnement, qui engendrent des pertes. La répartition de la capacité d'aide assure un dv/dt relativement équilibré sur les étages.

Pour améliorer la répartition de la tension sur les étages, la répartition des capacités résonnantes est souhaitée. Les structures commandées à l'amorçage peuvent en bénéficier, et elles ont alors leurs capacités et leurs inductances réparties. Dans certains cas, cela se traduit par une répartition des résonances sur chaque étage. L'inconvénient de ce genre de structures est que les courants résonnants ne sont plus nécessairement identiques d'un étage à l'autre. Les déséquilibres produits par une commutation se répercutent alors sur les cycles suivants. Ce phénomène accentue les déséquilibres en tension obtenus sur un cycle. Néanmoins, les déséquilibres obtenus sur une peuvent être maintenus à un faible niveau, et le déséquilibre final est, dans ce cas, modéré.

L'étude de l'influence des capacités parasites a mis en évidence plusieurs points. A l'amorçage commandé, la répartition des inductances d'aide réduit fortement les courants parasites. On peut alors quasiment gommer leur effet. Par contre, lors des phases résonnantes, et pour l'ouverture, les capacités parasites interagissent avec les capacités résonnantes. Suivant la structure, elles peuvent créer des déséquilibres en tension, en courant, et modifier les durées des phases résonnantes et d'ouverture, voire déséquilibrer les durées des phases résonnantes entre les différents étages. Les capacités parasites du point chaud (c'est à dire soumises au plus fort dv/dt), doivent être réduite en conséquence. Notons cependant que l'effet de ces capacités parasites est atténué par rapport à la commutation dure pour l'ouverture : en effet, dans le cadre de la commutation douce, les capacités parasites sont à comparer aux capacités résonnantes et non aux capacités intrinsèques des semi-conducteurs.

Ce premier volet nous a permis d'appréhender divers points concernant la mise en série en commutation douce, et d'établir quelques principes de conception. Dans le second volet, nous nous sommes attachés à les mettre en œuvre dans les convertisseurs DC/DC. Le premier point abordé a concerné des principes de réalisation généraux, dont, notamment, des moyens de réduire des capacités parasites avec l'environnement. Nous nous sommes ensuite intéressés à l'introduction de la mise en série en commutation douce dans les hacheurs. En effet, si l'on rencontre la mise en série dans les onduleurs fonctionnant en thyristor dual, nous n'avons pas rencontré dans la littérature d'applications aux hacheurs.

Une étude menée sur un certain nombre de structures nous a permis de dégager deux structures de hacheurs adaptées à la mise en série. La première est la structure quasi résonnante thyristor diode (bidirectionnelle en courant). Cette structure autorise la répartition de l'inductance et de la capacité résonnante, permettant une bonne répartition de la tension, et est adaptée à l'utilisation d'un IGBT, puisque le blocage s'opère à courant nul. Néanmoins, cette structure présente des défauts : fonctionnement à fréquence variable, surtension (2E) sur la diode de roue libre. Cette structure a fait l'objet d'une mise en série de trois étages sous une tension de 1,5kV.

La seconde structure développée présente entre autres l'avantage de la fréquence fixe. Son principal défaut est que la recherche d'un rapport cyclique important peut s'accompagner d'un accroissement du courant dans les semi-conducteurs. Elle autorise également la répartition de l'inductance et de la capacité, et est donc bien adaptée à la mise en série. Nous avons testé cette configuration à 9kV.

Cette dernière structure ouvre également des applications possibles sur les forts courants : il serait intéressant, par exemple, d'étudier l'utilisation du dual de l'interrupteur précédent (sans surcourant) pour la mise en parallèle.

ANNEXES

ANNEXE 1 :
BANC D'ESSAIS

1. Simulateur Analogique d'Electronique de Puissance

Les expérimentations ont été faites sur le Simulateur Analogique d'Electronique de Puissance (SAEP) de l'ESIM. Il s'agit d'un banc d'essai monocoup recréant pour un composant l'environnement d'un convertisseur. L'intérêt de la technique monocoup est de permettre de commuter une puissance instantanée importante en conservant une puissance installée réduite. L'autre avantage est de s'affranchir des problèmes thermiques : la température du composant peut alors être réglée de façon indépendante.

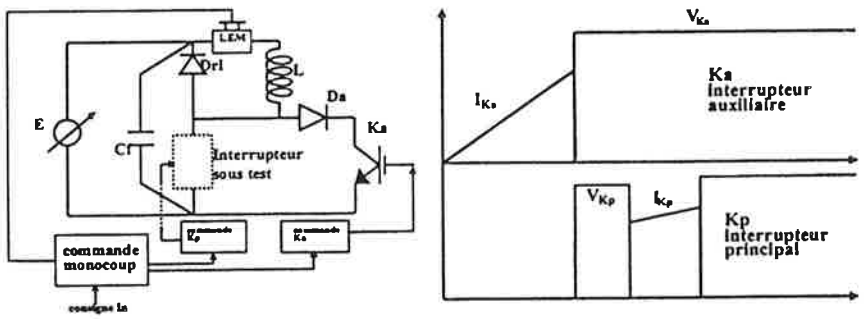


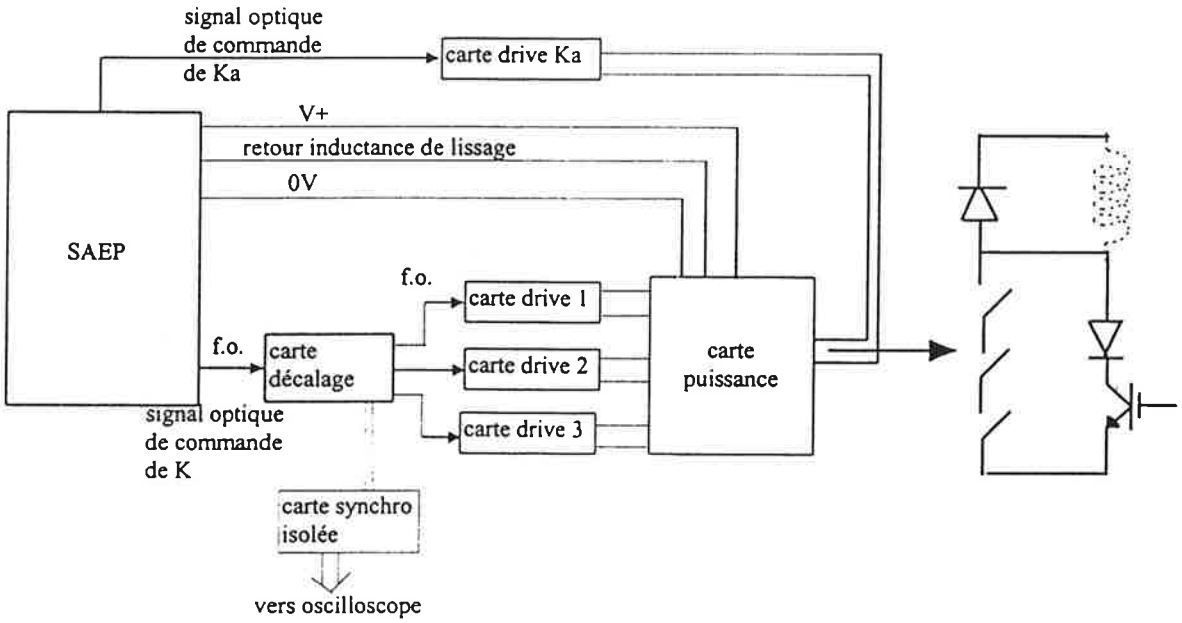
Figure 1 : Principe de fonctionnement du SAEP en commutation dure.

L'énergie du cycle de commutation est stockée dans la capacité de découplage Cf, laquelle est chargée sous courant réduit. Le cycle débute par la fermeture de Ka. Le courant croit alors linéairement dans L. Lorsqu'il atteint la valeur désirée I_0 , un ordre de blocage ouvre Ka, et le courant de l'inductance se roue libre à travers Drl. La tension aux bornes de l'interrupteur sous test K est alors E. Un ordre d'amorçage puis de blocage sur K permet de lui faire décrire un cycle complet de commutation dure dans une cellule de commutation de tension E et de courant I_0. La diode Da, en série avec Ka, limite les effets capacitifs de Ka lorsque K se ferme. Cette diode doit être rapide et de faible capacité parasite.

Les ordres de commande sur K et Ka sont transmis par fibre optique. Pour se connecter au SAEP, il faut réaliser une interface comprenant les éléments suivants :
- L'interrupteur Ka, sa diode série et sa commande (mise en forme des signaux de commande optique).
- La diode de roue libre Drl.
- L'interrupteur sous test K et sa commande.
- La capacité de découplage Cf.

2. Interface pour étude des mises en série en commutation commandée aidée

Le synoptique du banc d'essais est présenté ci dessous :



La carte de décalages reçoit les ordres de commande de K par fibre optique. Elle permet de régler les retards de commande entre les interrupteurs en série.

2.1. Fermeture

Le schéma d'étude d'une mise en série de deux composants est présenté ci dessous :

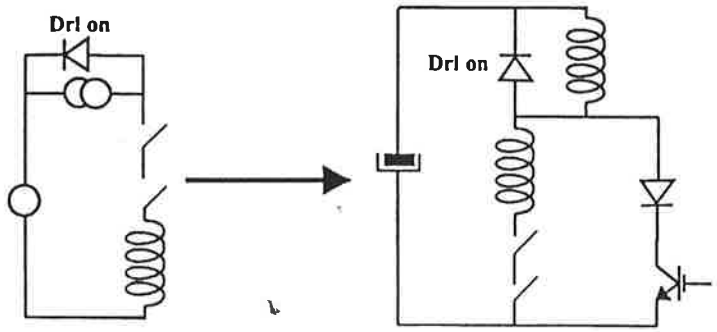


Figure 2 : Schéma d'étude de la fermeture commandée d'une mise en série de deux composants avec une inductance d'aide série.

Dans le montage étudié, on s'affranchit de tout système de récupération de l'énergie de l'inductance. En effet, une diode antiparallèle, par exemple, fausserait les mesures du fait de

sa capacité parasite (notamment à tension nulle). L'énergie est dissipée dans le composant à l'ouverture. Pour un IRF840, l'énergie maximum spécifiée (dans un test de type ouverture d'inductance série) est 500mJ. L'énergie contenue dans une inductance de 100µH parcourue par un courant de 10A est de 5mJ, ce qui laisse une marge confortable. Pour éviter tout problème de surtension, on utilise une résistance de grille pour l'ouverture 68kΩ qui limite donc fortement le dI/dt.

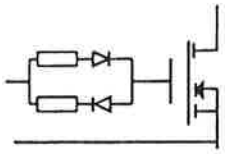


Figure 3 : Ouverture lente du MOS.

2.2. Ouverture

Le schéma d'étude d'une mise en série de deux composants est présenté ci dessous :

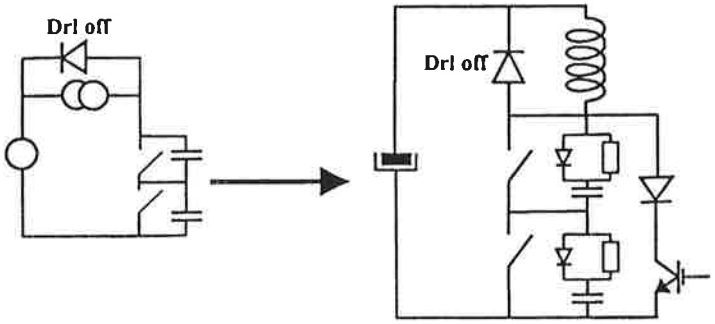


Figure 4 : Schéma d'étude de l'ouverture commandée d'une mise en série de deux composants avec une capacité d'aide parallèle.

La capacité d'aide est ici placée dans un réseau RCD qui limite ainsi les courants à la fermeture.

Ce montage permet d'étudier l'ouverture d'une mise en série de deux composants ainsi que l'état ouvert (mise en série de composants soumis à une rampe de tension).

ANNEXE 2
CARACTERISATION DES ELEMENTS

1. Mesure des capacités parasites des semi-conducteurs

Connaître la capacité parasite intrinsèque des semi-conducteurs est un point important pour l'étude des mises en série. Il faut caractériser cette capacité pour des tensions variant de zéro jusqu'à la tension maximale spécifiée par le constructeur. Le montage utilisé est présenté ci dessous :

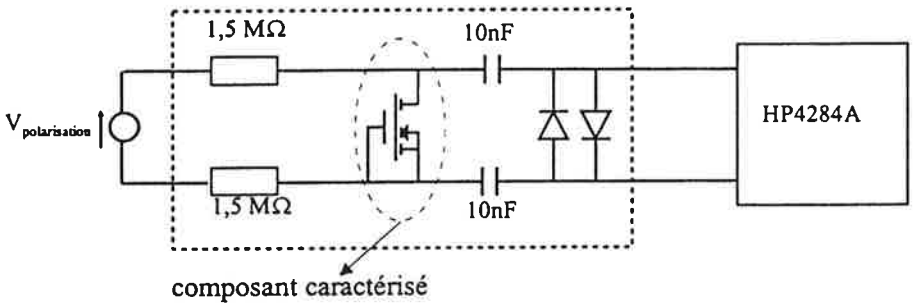


Figure 5 : Circuit de mesure de capacités parasites intrinsèques de semi-conducteurs.

Les deux diodes en entrée du montage servent d'écrêtage à ±1,8V (trois diodes en série). Les capacités servent à filtrer la composante continue issue de l'alimentation de polarisation. Les résistances de 1,5MΩ limitent les appels de courant.

Pour s'affranchir des éléments pouvant fausser les mesures (capacité parasite des diodes d'entrée, imperfections du HP4284A,...), un calibrage des mesures a été effectué avec des capacités de valeur connue, et pour différents niveaux de tension de polarisation.

Les résultats de ces mesures sont représentées ci dessous, pour l'IRF840 (Internationnal Rectifier) :

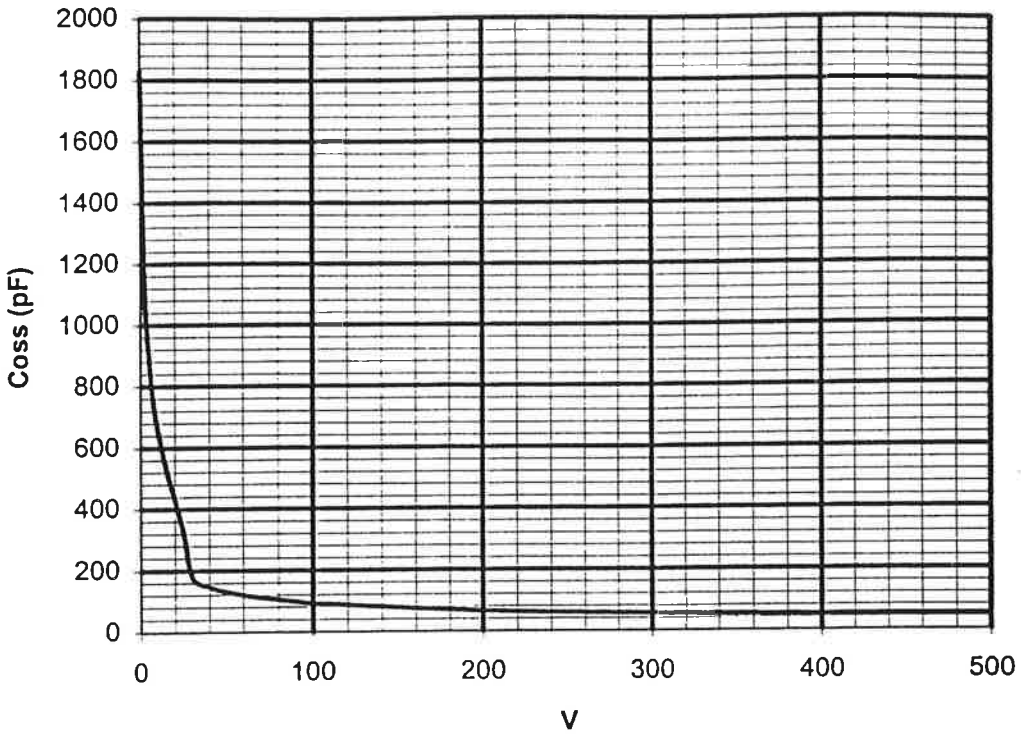


Figure 6 : Capacité parasite Coss d'un IRF840 de International Rectifier.

On peut caractériser, de la même façon, les capacités parasites des IGBTs et des diodes.

2. Mesure des capacités parasites des inductances

Un autre élément important à caractériser est la capacité parasite des inductances.

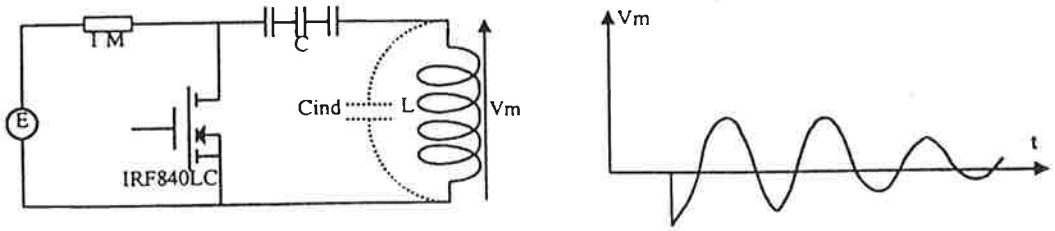


Figure 7 : Montage utilisé pour la mesure de la capacité parasite des inductances.

Le montage est tout d'abords polarisé à 300V. La tension Vm est nulle. Les capacités C supportent alors toute la tension. Lorsque l'on ferme le MOS, l'inductance L entre en résonance avec sa capacité parasite Cind en parallèle avec C. On obtient alors une oscillation de fréquence $f=1/2\pi\sqrt{(L(Cind+C))}$, que l'on mesure par la tension Vm. Connaissant L et C, on peut en déduire Cind.

$$C_{ind} = \frac{1}{(2\pi f)^2 L} - C$$

L'énergie d'oscillation est celle contenue avant la commutation dans C. Il est donc nécessaire que C ait une valeur suffisante, et que la commutation ne produise que peu de pertes. C'est pourquoi le MOS doit être rapide (IRF840LC, International Rectifier). D'un autre coté, C doit rester faible pour conserver une précision suffisante de la mesure de Cind. Nous avons choisi une valeur de 3,3nF.

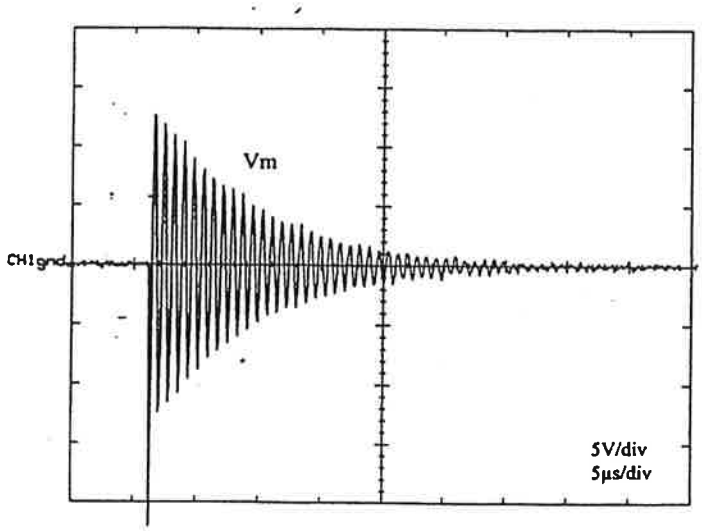


Figure 8 : Tension aux bornes de l'inductance.

Le chronogramme ci dessus présente la tension aux bornes d'une inductance de 200µH. On mesure une fréquence de 1,27 MHz. Sachant que la capacité C vaut 10/3=3,3pF, la valeur de la capacité parasite de l'inductance est de 75pF environ. Les mesures ont été effectuées avec les mêmes borniers que ceux utilisés pour les expériences. Les mesures incluent donc les capacités parasites de ces borniers (environ 5pF).

RESUME

Cette thèse étudie les possibilités et contraintes apportées par la commutation douce dans la mise en série, et se divise en deux parties.

La but de la première partie est de dégager des règles de conception d'alimentations haute tension fonctionnant sur ces principes. Deux points sont mis en avant : les déséquilibres liés aux décalages de commandes et aux hétérogénéités sur les composants, l'influence des capacités parasites avec l'environnement. Dans chaque cas, la disposition des éléments réactifs (localisés ou répartis entre les interrupteurs) est analysée. Cette étude montre que la répartition des éléments résonants entre les semi-conducteurs limite d'une part les déséquilibres en tension et les problèmes de surcourants liés aux capacités parasites avec l'environnement, et, d'autre part, autorise la commutation douce de tous les étages.

La seconde partie de ce mémoire met en application les principes exposés dans la première partie. Une étude bibliographique sur les topologies de hacheur permet de dégager deux topologies de commutation douce adaptées à la mise en série. Ces deux structures sont étudiées et font l'objet d'une réalisation.

ABSTRACT

This thesis studies the possibilities of soft switching principles application in serial connection. It is divided in two parts.

First, we aim at setting up rules to achieve high voltage converter using soft switching and serial connection. Two points are highlighted : voltage unbalance due to delays in drive and scattering in components characteristics, and effects of stray capacitances to earth. In each case, the different ways of connecting inductors and capacitors with switches are considered. The conclusion of this study is that distributing inductors and capacitors among switches limits voltage unbalance and parasitic overcurrents, and allows soft switching conditions for all th serial connected devices.

The second part of this thesis uses previous principles in high voltage choppers. A bibliographic study allows to highlight two soft switching topologies suitable for serial connection. Both are studied and tested.

MOTS CLEFS

Electronique de Puissance, Mise en série, Commutation douce, Haute tension